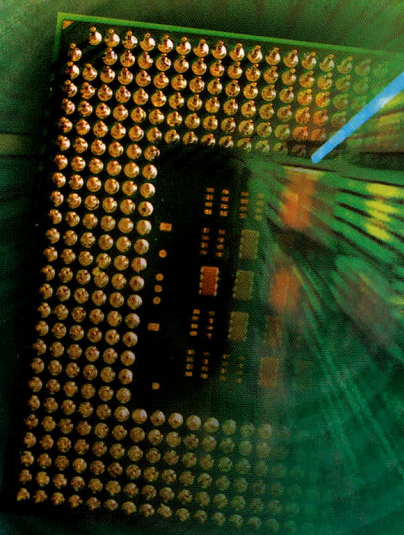


СОВРЕМЕННАЯ ЭЛЕКТРОНИКА

4

2005



Тема номера:
микропроцессоры,
микроконтроллеры

Компакт-диск
компании
RDC



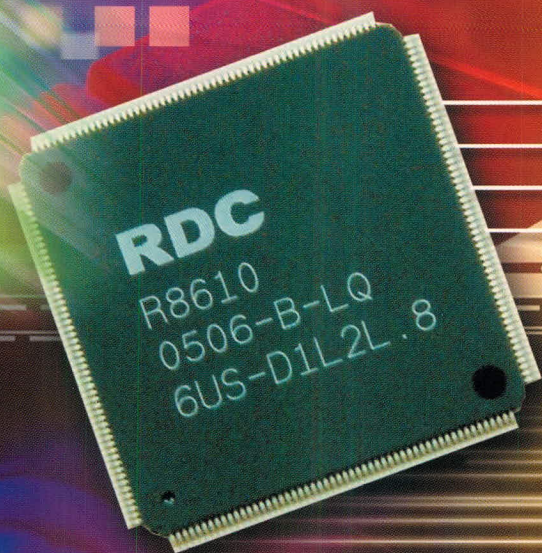
www.soel.ru

RDC®

R8610

Новый x86 микроконтроллер RDC R8610

Читайте подробнее на странице 12



- 133 МГц 32-бит RISC ядро
- Совместимость с архитектурой 80486SX
- 16Кб кэш первого уровня
- Двухпортовый хост-контроллер USB 2.0
- Контроллер PCI rev. 2.1
- 2 контроллера Fast Ethernet MAC
- Интегрированная периферия
 - контроллер прерываний
 - контроллер DMA
 - таймеры
- Внешние интерфейсы и память
 - Flash, ROM, SDRAM
 - 2 порта UART
 - LPC интерфейс
- 56 портов ввода-вывода общего назначения
- Поддержка WinCE, Linux и других ОС
- Питание ядра 1.8В, подсистемы ввода/вывода 3.3В

Доступен набор для разработчиков!

Основные достоинства

- Совместимость с популярной x86 архитектурой
- Обширные периферийные возможности
- Низкие затраты на разработку ПО
- Невысокая стоимость

Области применения

- промышленные компьютеры
- системы сбора данных
- оборудование для коммуникаций: коммутаторы пакетов, точки доступа, локальные маршрутизаторы и т.д.

ProSoft®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (095) 234-0636 • E-mail: info@prochip.ru • Web: www.prochip.ru

Главный редактор
Александр Майстренко

Научный редактор
Александр Масыкин

Ответственный секретарь
Татьяна Крюк

Дизайн и верстка
Татьяна Крюк, Александр Либков,
Дмитрий Юсим, Константин Седов

Web-мастер
Дмитрий Романчук

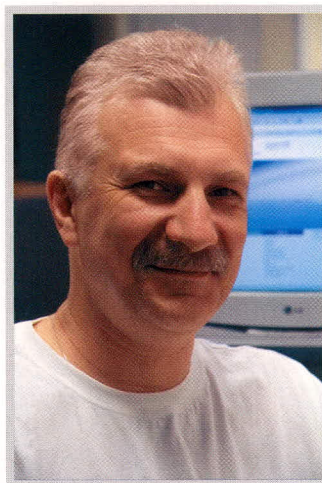
Служба распространения
Ирина Самохина (circul@soel.ru)

Издательство «СТА-ПРЕСС»
Директор Константин Седов
Почтовый адрес: 119313, Москва, а/я 26
Телефон: (095) 232-0087
Факс: (095) 232-1653
Сайт: www.soel.ru
E-mail: info@soel.ru

Тираж 15 000 экземпляров
Журнал зарегистрирован в Федеральной
службе по надзору за соблюдением
законодательства в сфере массовых
коммуникаций и охране культурного наследия
(свидетельство ПИ № ФС77-18792
от 28 октября 2004 года)
Цена договорная

Отпечатано:
Полиграфический комплекс
«Пушкинская площадь»
www.pkpp.ru

Перепечатка материалов допускается только
с письменного разрешения редакции.
Ответственность за содержание рекламы
несут рекламодатели.
Ответственность за содержание статей
несут авторы.
Материалы, переданные редакции,
не рецензируются и не возвращаются.
© СТА-ПРЕСС, 2005



Уважаемые читатели!

Тема этого журнала – наиболее сложные электронные компоненты: микропроцессоры, микроконтроллеры, ПЛИС, ПАИС.

В их кристаллах сконцентрирован интеллектуальный и технологический потенциал современной электронной промышленности всего мира. Ресурсы, необходимые для разработки и производства процессора нового поколения, зачастую столь велики, что превышают возможности одной, даже самой крупной компании. Объединяют свои усилия фирмы, расположенные не только в разных странах, но и на разных континентах. Русские математики разрабатывают архитектуру, американцы – новый технологический процесс, западноевропейские специалисты создают систему проектирования, корейцы строят фабрику нового поколения, индийские программисты создают матобеспечение, – так или примерно так может распределяться гигантский объём работы, необходимый для создания нового кристалла.

Кроме собственно микропроцессора, микроконтроллера или ПЛИС, разработчику необходимо иметь в своём распоряжении и соответствующие средства отладки. Мы учли это обстоятельство при формировании сводной таблицы наиболее активных российских поставщиков микропроцессоров, микроконтроллеров, ПЛИС и ПАИС: в ней участвуют продавцы не только компонентов, но и средств отладки для них.

Журнал не полностью посвящён процессорам, в нём есть интересные статьи на другие, не менее актуальные темы. Надеемся, он вам понравится.

*С наилучшими пожеланиями,
Александр Майстренко*

Содержание 4 2005



**Тема номера:
микропроцессоры,
микроконтроллеры**

Рынок

- 4 Российские поставщики микропроцессоров, микроконтроллеров, ПЛИС, ПАИС и средств отладки для них

Современные технологии

- 6 Источники света: вчера, сегодня, завтра
Юрий Широков

Компоненты

- 12 R8610 – новый x86-совместимый микроконтроллер компании RDC
Андрей Архипов
- 18 Микроконтроллеры фирмы Silicon Laboratories
Олег Николайчук
- 26 Сверхэкономичные 16-разрядные микроконтроллеры фирмы Cyan Technology
- 28 LPC: семейство «маленьких» микроконтроллеров фирмы Philips
Андрей Сошкин, Андрей Мамонтов
- 34 Обзор современных статических запоминающих устройств
Александр Пескин
- 40 Новости российских фирм

Проектирование и моделирование

- 42 Методы загрузки конфигурационных данных в программируемые аналоговые интегральные схемы Anadigm®
Александр Полищук
- 48 Программное обеспечение для перевода проектов ПЛИС из САПР Maxplus II в базис БМК
Алексей Королёв
- 52 Принципы проектирования транспондеров для системы RFID на поверхностных акустических волнах
Ольга Гуреева
- 58 Эволюция SPICE-совместимых макромоделей операционных усилителей (часть 1)
Сергей Лозицкий
- 68 Электромагнитная совместимость и ограничения при конструировании печатных плат (часть 3)

Программирование

- 72 Практикум программиста USB-устройств. Часть 1. EZ-USB FX2LP – универсальное USB-решение
Дмитрий Чекунов

Российские поставщики микропроцессоров, микроконтроллеров, ПЛИС, ПАИС и средств отладки для них

	ТЕЛЕФОН САЙТ	Actel	Alliance	Altera	AMD/Spansion	AMC	Anadigm	Analog Devices	ARM	Atmel	Brilliance	Cirrus Logic	Cyan	Cypress	Dallas/Maxim	Fujitsu	Holtek	Infineon
ПОСТАВЩИКИ КОМПОНЕНТОВ																		
АВТЭКС	(095) 334-9151 http://www.autex.ru							■										
Актел.ру	(812) 740-6209 http://www.actel.ru	■																
Атос	(095) 787-4805 http://www.atos.ru		■								■		■		■			
Галант Электроникс	(095) 268-7523, 107-1962 http://www.galant-e.ru												■		■			
Инлайн Групп	(095) 787-5940, 941-0338 http://www.plis.ru																	
Магнетик - Цифровые Системы	(343) 355-5516 http://www.magneticgroup.ru																	
МТ-Систем	(812) 325-3685 http://www.mt-system.ru																■	
ПРОСОФТ	(095) 234-0636 http://www.prochip.ru						■					■						
Радиотех-трейд	(095) 795-0805 http://www.rct.ru			■						■								
ПОСТАВЩИКИ СРЕДСТВ ОТЛАДКИ																		
Инлайн Групп	(095) 787-5940, 941-0338 http://www.plis.ru																	
Магнетик - Цифровые Системы	(343) 355-5516 http://www.magneticgroup.ru																	
ПРОСОФТ	(095) 234-0636 http://www.prochip.ru						S, C, P					S						
Фитон	(095) 904-8631, 904-8652 http://www.phyton.ru			P	E, P, S, C	P			J, P, S, C	E, P, S, C				P	J, P, S, C	P	P	E, P, S, C
ПРОДУКЦИЯ																		
Микропроцессоры архитектуры x86					■													
Микропроцессоры архитектуры ARM									■			■						
Микропроцессоры архитектуры RISC								■					■		■		■	
Микропроцессоры архитектуры CISC								■										
Специализированные МП												■						
Цифровые сигнальные процессоры (DSP)								■										■
Переферийные ИМС для МП								■				■			■		■	
Микроконтроллеры общего применения													■		■		■	
Микроконтроллеры с ядром ARM																		
Специализированные МК						■		■				■			■		■	
Микроконтроллеры серии 8051										■					■			
CAN-контроллеры								■		■			■		■			■
USB-контроллеры								■		■			■				■	
Ethernet-контроллеры								■				■	■		■			
Системы на кристалле (SoC)								■					■	■	■			
DRAM, SRAM, NVRAM и другие			■			■					■			■	■	■		■
EPROM, EEPROM, Flash					■	■				■						■	■	■
ПЛИС (FPGA, CPLD)		■		■						■				■				
ПАИС (FPAА)							■											

Источники света: вчера, сегодня, завтра

Юрий Широков (Москва)

В статье рассматривается проблема энергосбережения в освещении. Дано описание некоторых наиболее перспективных технологий и сделана попытка сравнения их в плане долгосрочных перспектив. Основное внимание уделено твердотельным источникам света, в качестве примера реализации которых рассматриваются светодиодные лампы серии XLamp™ компании CREE.

Немного истории

Более ста пятидесяти лет назад, в 1838 г., «Общество освещения газом Санкт-Петербурга» построило первый газовый завод. К концу XIX века почти во всех крупных городах России появились газгольдеры. Газом освещали улицы, железнодорожные станции, предприятия, театры и жилые дома. В Киеве инженером А.Е. Струве газовое освещение было устроено в 1872 г. Но прогресс не стоял на месте. Прошло сорок с небольшим лет, и мир увидел первую электрическую лампу накаливания.

Изобретателем электрической лампочки накаливания считают русского электротехника А.Н. Лодыгина. В 1872 г. он продемонстрировал образец лампы накаливания с угольной нитью и получил привилегию (патент) № 1847. В то же время другой изобретатель электрической лампочки, по другую сторону Атлантики, впервые задумался об использовании электрического освещения, когда газовая компания отключила газ в его мастерской за неуплату. Его имя – Томас Эдисон. На Всемирной выставке в 1881 г. он представил разработанную им систему освещения. Несколько лет спустя Эмиль Ратенау оснастил лампами

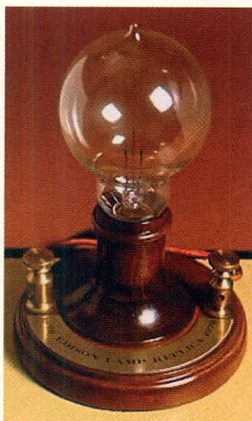


Рис. 1. Первая лампа накаливания с угольной нитью

накаливания Эдисона королевский театр в Мюнхене, чтобы продемонстрировать публике преимущества этого технического достижения. Впоследствии Эдисон принялся работать над лампой с угольной нитью накаливания, помещённой в стеклянный шар, из которого выкачан воздух (см. рис. 1). 27 января 1880 г. Эдисон получил патент на изобретение № 223898. Прошло более сотни лет, и человечество уже не мыслит себя

без электроэнергии и искусственного электрического света. В наши дни существует множество конкурирующих технологий его получения, но ни одна из них не является совершенной. И главная причина продолжающихся настойчивых поисков альтернатив – их низкая эффективность.

Почему же в наши дни так важна эффективность источников света?

По данным Министерства энергетики США, стоимость освещения складывается из составляющих, изображённых на рисунке 2.

Как видно, в стоимости освещения доминирует цена электроэнергии. По оценкам того же министерства,

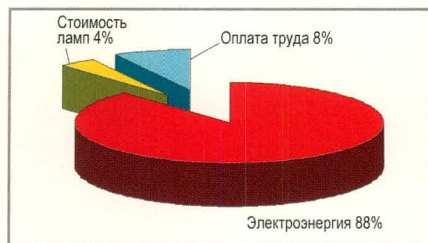


Рис. 2. Стоимость производства света

доля затрат энергии на освещение в крупных городах составляет 30%, а в целом от всей вырабатываемой в стране энергии она составляет 21%. В настоящее время лампы накаливания составляют приблизительно 42% всех используемых источников света; 41% составляют флуоресцентные лампы. Но именно лампы накаливания, вызывавшие такой заслуженный восторг более сотни лет назад, пожирают впустую львиную долю драгоценной электроэнергии. Каковы же наиболее интересные технологии, конкурирующие сегодня за право первенства? Для начала перечислим широко распространённые современные источники света:

- традиционные лампы на основе вольфрамовой спирали;
- вольфрамовые галогенные лампы;
- натриевые лампы низкого давления;
- натриевые лампы высокого давления;
- металлогалогенные лампы;
- ртутные лампы высокого давления;
- ртутные лампы низкого давления (флуоресцентные трубки);
- компактные флуоресцентные трубки;
- индукционные (ртутные, натриевые).

В таблице 1 перечислены основные достоинства и недостатки этих традиционных источников света. Как видно из таблицы, главный недостаток всех перечисленных типов ламп – их низкая эффективность.

Теперь посмотрим, насколько интересны перечисленные технологии получения света с точки зрения энергосбережения. По данным на конец 2004 года составлена сравнительная таблица эффективности разных источников света (см. табл. 2).

Более детальная картина преобразования энергии в лампах представлена в табл. 3. Лампы накаливания, не имеющие решительно никаких преимуществ перед другими источниками, кроме своей дешевизны, имеют КПД паровоза и в этом плане не могут кон-

Таблица 1. Преимущества и недостатки традиционных технологий получения света

Преимущества	Недостатки
Хорошая повторяемость характеристик Рентабельность производства Массовость производства Простые принципы работы Хорошо отлаженные технологии Развитая энергетическая инфраструктура Удобство для конечного пользователя Стандартизованность	Малая эффективность Большое выделение тепла Затруднённый контроль оптических параметров Небольшой срок службы Вышедшие из строя лампы загрязняют окружающую среду

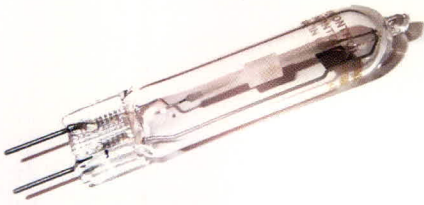


Рис. 3. Металлогалогидная лампа мощностью 20 Вт

курировать ни с одной из современных технологий. Практический интерес представляют газоразрядные и металлогалогидные источники света. Прежде чем мы несколько подробнее рассмотрим три наиболее интересные традиционные технологии, надо отметить, что вряд ли здесь можно ожидать качественного прорыва в их совершенствовании.

Керамические металлогалогидные лампы (CDM)

Внешний вид этих ламп показан на рисунке 3. Преимущества технологии:

- широкий диапазон мощностей – от 20 до 400 и более ватт;
- возможность создания колбы произвольной формы;
- импульсный режим запуска;
- высокая светоотдача – до 110 и выше лм/Вт;
- КПД почти в 6 раз выше, чем у традиционной лампы накаливания;
- компактная конструкция обеспечивает хорошие оптические характеристики.

При включении с электронным балластом (импульсный режим) время непрерывной работы таких ламп может достигать 20 тыс. ч.

Индукционные лампы

Внешний вид этих ламп показан на рисунке 4, а их преимущества перечислены ниже:

- до 100 тыс. ч непрерывной работы;
- светоотдача 12 клм при мощности 165 Вт;
- быстрый выход на рабочий режим;
- широкий диапазон рабочих температур;
- конструкция, практически не требующая обслуживания.

Принцип работы индукционной лампы (см. рис. 5) основан на идее Н. Тесла, выдвинутой им в конце XIX столетия. Индукционная лампа работает как обычная флюоресцентная, но при этом не имеет электродов. По сути она представляет собой трансформатор, в котором роль вторичной обмот-



Osram

Рис. 4. Индукционные лампы

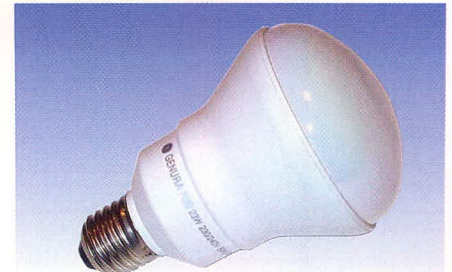
ки играет колба лампы, заполненная газом. Магнитное поле, создаваемое двумя катушками, порождает электрическое поле в замкнутом витке (колбе лампы). Оно, в свою очередь, порождает электрический ток, который разогревает плазму, излучающую в ультрафиолетовом диапазоне.

Технологии на основе электронных балластов

Эти технологии в основном направлены на совершенствование управления газоразрядными лампами, что позволяет получить следующие преимущества:

- полностью электронное управление;
- возможность использования не только флюоресцентных ламп;
- улучшенная эффективность;
- повышенная светоотдача;
- существенное энергосбережение;
- управление яркостью свечения лампы.

Рисунок 6 иллюстрирует повышение эффективности работы флюоресцентной лампы при использовании в схеме её подключения элект-



GE

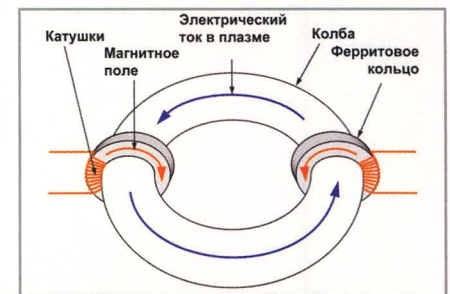


Рис. 5. Принцип действия индукционной лампы

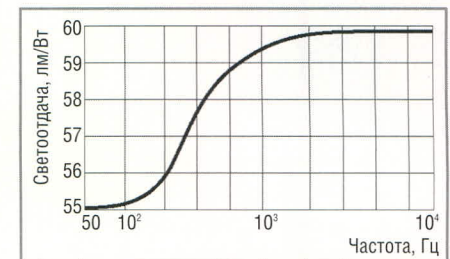


Рис. 6. Зависимость светоотдачи от частоты тока

ронного балласта. Светоотдача может достигать 110 лм/Вт.

В настоящее время электронные балласты активно вытесняют традиционные стартерно-дроссельные схемы включения люминесцентных ламп.

Что же дальше?

Развитие технологий Solid State Lightning (SSL) – твердотельных источников света

Когда мы говорим о SSL, то в первую очередь имеем в виду светодиодные (LED, СИД) источники (см. рис. 7). Они обладают рядом несомненных преимуществ, в числе которых экономичность, хорошая управляемость и опти-

Таблица 2. Сравнительная эффективность различных источников света

Тип	Светоотдача, лм/Вт
Обычные лампы накаливания	12
Вольфрамовые галогенные	20
Компактные флюоресцентные*	55
Индукционные	70
Металлогалогидные	90

*С индуктивным балластом

Таблица 3. Преобразование энергии в различных типах ламп

Тип лампы	% излучаемой энергии			% энергии на нагрев
	видимый свет	инфракрасное излучение	ультрафиолетовое излучение	
Традиционные лампы накаливания	9	84	<0,1	7
Галогенные с вольфрамовой спиралью	13	79	0,1	8
Флюоресцентные	25	35	0,4	40
Натриевые высокого давления	30	47	0,3	23
Натриевые низкого давления	26	44	0	30
Ртутные	14	49	2,0	35
Металлогалогидные	20	50	3	27
Лампы дневного света	53	42	5	0

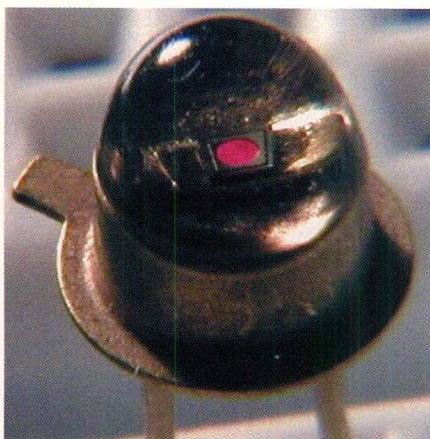


Рис. 7. Один из первых коммерческих светодиодов

ческая совместимость, малые габариты, долговечность, высокая механическая прочность. Эти источники практически безынерционны и не боятся работы в режиме частых включений/отключений. Кроме того, низкое напряжение питания делает их незаменимыми в условиях высокой влажности, в агрессивных и взрывоопасных средах.

Электролюминесценция

Первые открытия в области электролюминесценции были сделаны в России и, как часто бывает, совершенно случайно. В 1923 г. российский физик О.В. Лосев обнаружил эффект слабого свечения кристаллов карборунда при пропускании через них электрического тока. Так был открыт эффект прямого преобразования энергии электрического тока в световую.

Однако КПД и световая мощность созданного источника света были настолько малы, что он представлял лишь научный интерес, хотя Лосев уже тогда наметил возможную область применения открытого им эффекта. Он писал: «...Светящийся дете-

ктор может быть пригоден в качестве светового реле как безынертный источник света».

Практическая же реализация твердотельных светоизлучающих приборов, представляющая коммерческий интерес, стала возможной лишь в 60 – 70 гг. после обнаружения эффективной люминесценции фосфида и арсенида галлия и их твердых растворов. На их основе были созданы первые светодиоды, и таким образом был заложен фундамент новой отрасли техники – оптоэлектроники.

Существенный вклад в развитие данной области внесли советские ученые. Ж.И. Алфёров (академик, директор Физико-технического института им. А.Ф. Иоффе, лауреат Ленинской премии) получил золотую медаль Американского физического общества за исследования гетероструктур на основе $Ga_{1-x}Al_xAs$ ещё в 70-х годах. В 2000 г., когда стало ясно, как велико значение этих работ для развития науки и техники, ему была присуждена Нобелевская премия.

В настоящее время одним из наиболее перспективных материалов для создания светодиодов считается нитрид галлия (GaN).

Технологии, базирующиеся на нитриде галлия, развиваются весьма бурными темпами. В 1989 г. Ш. Накамура (компания Nichia Chemical) начал первые исследования плёнок нитридов элементов III группы, выращенных методом газовой эпитаксии из металлоорганических соединений.

Уже в 1999 г. компании Nichia Chemical Corp., Hewlett-Packard, CREE выпускали по несколько десятков миллионов голубых и зелёных светодиодов в месяц. В июле 1999 г. Накамура сообщил, что светотдачу

этих приборов удалось довести до 60 лм/Вт, а мощность жёлтых СИД на основе InGaN – до 6 мВт.

Вообще же структуры на основе нитрида галлия (GaN) являются объектом пристальных исследований во всём мире на протяжении последних 12 лет. Сейчас количество компаний и исследовательских центров, занимающихся этой тематикой, перевалило за пять сотен. Для сравнения можно сказать, что в 2000 г. их насчитывалось около 350. Несомненных коммерческих успехов добились производители голубых, зелёных и белых светодиодов на основе GaN. В 2004 г. объёмы продаж превысили 3 млрд. долл., из них около 50% пришлось на СИД белого свечения. В 2005 г., по прогнозу Strategies Unlimited, объёмы продаж достигнут 3,95 млрд. долл. Оптимистичные прогнозы развития рынка СИД на основе GaN главным образом связаны со сверхъяркими светодиодными лампами, ультрафиолетовыми излучателями, а также лазерными диодами. Последние найдут себе применение в новых поколениях оптических устройств хранения информации.

Остановимся на SSL-источниках видимого излучения. Со времён изобретения первой электрической лампочки ни одна из технологий получения искусственного света не выдерживает конкуренции со светодиодной в плане перспектив сбережения энергии. Лучшие образцы белых СИД-ламп в настоящее время имеют эффективность более 200 лм/Вт (CREE Lighting). Для примера можно сказать, что весьма популярные ксеноновые газоразрядные лампы для автомобильных фар обеспечивают светотдачу порядка 90...120 лм/Вт. Таким образом, мы вплотную подошли к эре «холодного» света (см. рис. 8). По цене одного произведённого люмена SSL-технологии достигли рубежа единиц центов за люмен, и этот показатель стремительно улучшается (см. рис. 9).

Что же собой представляют современные светодиодные источники света?

Общее устройство светодиодной лампы на примере изделия Luxeon фирмы Lumileds Lighting показано на рисунке 10. Понятно, что показатели КПД определяются не только самой лампой, но также и её источником питания. Борьба за высокую экономич-

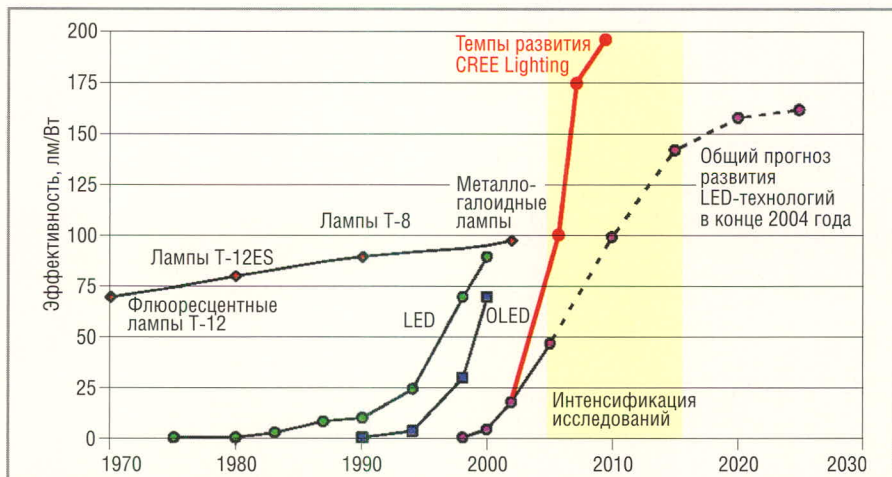


Рис. 8. Прогноз совершенствования SSL-технологий

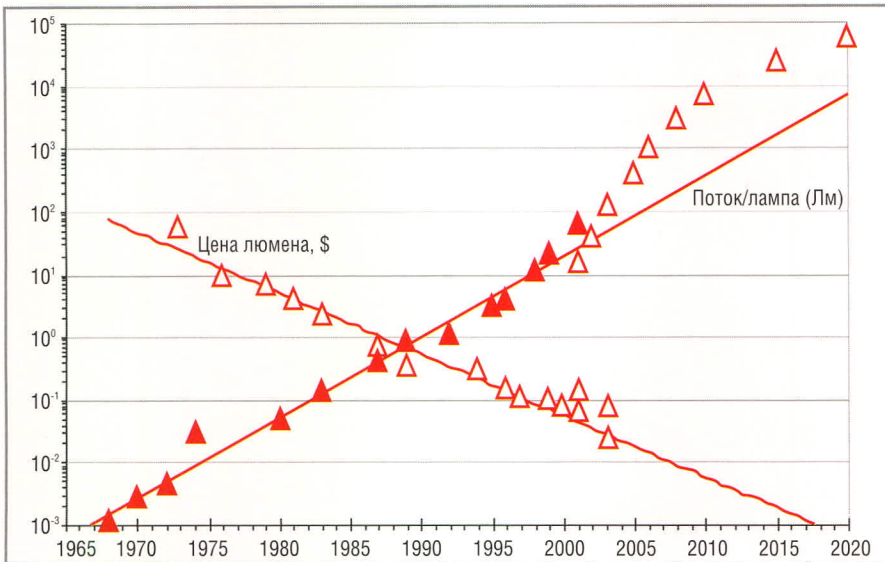


Рис. 9. Прогноз стоимости 1 лм для SSL-источников

Белые значки отражают динамику изменений для SSL-источников белого света, красные – соответственно красных

ность идёт и в сфере специализированных микросхем для источников питания SSL-устройств. В последнее время большое распространение получили так называемые драйверы светодиодов. По сути они являются источниками тока, обеспечивающими работу LED в точке его вольт-амперной характеристики, где достигается наибольший КПД. В большинстве случаев такие драйверы работают по принципу широтно-импульсного регулирования и способны поддерживать оптимальный режим работы диода в широком диапазоне питающих напряжений с КПД преобразования, достигающим 95 и более процентов, что весьма актуально для применений с автономными источниками питания.

Где мы находимся сейчас?

Большие надежды возлагаются сегодня на следующие направления совершенствования технологий SSL, позволяющих повысить КПД, продлить срок службы и снизить цену:

- повышение внутренней квантовой эффективности кристаллов;
- совершенствование технологий выращивания и формы кристаллов;

- повышение прямого рабочего напряжения;
- разработка более эффективных люминофоров;
- совершенствование технологий корпусирования;
- термостабилизация кристаллов для работы в более жёстких режимах;
- стандартизация корпусов.

Астрономические средства, вкладываемые в совершенствование технологий производства кристаллов, обеспечивают быстрый прогресс в этой области (см. рис. 11). Слабые места пока существуют на этапах производства из кристаллов готовых приборов, создания систем освещения на их основе и адаптации систем освещения к разным сферам применения. Проблема заключается в том, что перечисленными сферами ведают уже не производители кристаллов, а значит, здесь требуется согласованность действий всех участников цепочки, ведущей к потребителю.

Практические успехи и достижения

Значительным шагом на пути создания конкурентоспособного СИД-ис-



Рис. 11. Точки приложения усилий по внедрению СИД-технологий

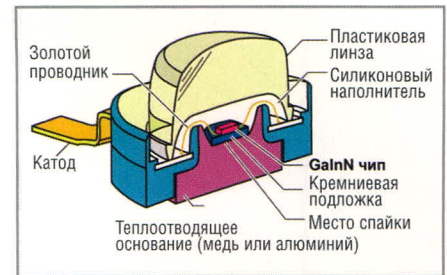


Рис. 10. Устройство светодиодной лампы

точника света стал выпуск компанией CREE светодиодных ламп серии XLamp™ 7090 (см. рис. 12). Эта компания является сейчас безусловным лидером в производстве кристаллов для сверхъярких светодиодов голубого и белого свечения. На сегодняшний день она производит самые яркие из коммерчески доступных однокристалльных светодиодных ламп. Серия этих ламп состоит из источников восьми основных цветов: белого, светло-голубого, голубого, бирюзового, зелёного, янтарного, красно-оранжевого и красного. Успехи компании CREE видны из приведённой диаграммы (см. рис. 8), отражающей прогнозы эффективности SSL-источников на конец 2004 г. Уже в 2005 г. показатель лм/Вт изделий фирмы доходит до 250. Технологии, предлагаемые компанией, значительно опережают самые смелые прогнозы специалистов фирмы Lumileds Lighting – одного из лидеров в производстве ярких и сверхъярких светодиодов. Лучшие образцы продукции этой компании уступают изделиям CREE по светоотдаче втрое.

Весьма важен, как уже упоминалось, вопрос корпусирования кристаллов СИД. Наиболее перспективной и прогрессивной считается технология поверхностного монтажа – Chip-On-Board (COB). При таком способе монтажа обеспечивается наилучший теплоотвод. Именно в таких корпусах (см. рис. 12) производятся СИД-лампы CREE. Для обеспечения

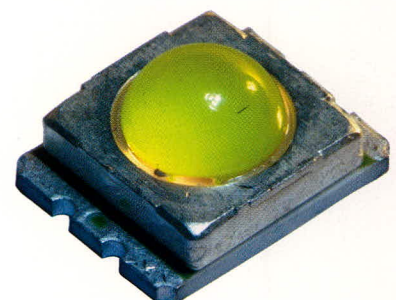


Рис. 12. Лампа серии XLamp™ 7090 производства компании CREE

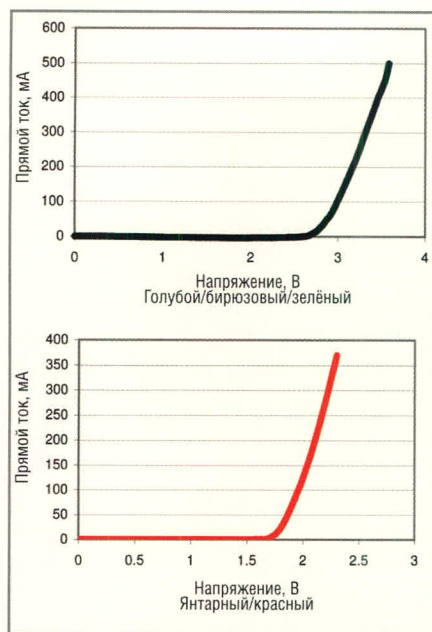


Рис. 13. Вольт-амперные характеристики XLamp™ 7090

гарантий заявленных характеристик полученные кристаллы делятся на группы в соответствии с преимущественной длиной волны излучения и яркостью. Каждой группе присвоен соответствующий код. В таблице 4 приведены диапазоны длин волн для светодиодных ламп разных цветов серии 7090, а в таблице 5 – величины светового потока, излучаемого лампами различных групп. Эти лампы рассчитаны на номинальный рабочий ток 350 мА при прямом напряжении до 3,5 В. Вольт-амперные характеристики приборов разного цвета свечения приведены на рисунке 13, а зависимости интенсивности свечения от прямого тока – на рисунке 14.

Специалистами компании ПРОСОФТ, официального дистрибьютора продукции CREE в России, разработаны оптимальные конструкции

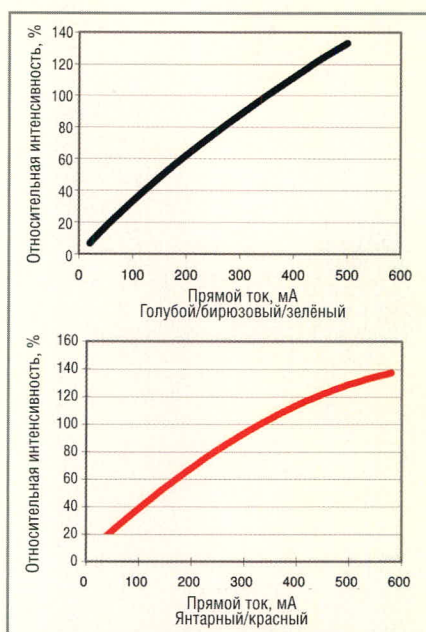


Рис. 14. Зависимость интенсивности излучения от тока для XLamp™ 7090

драйверов для питания этих светодиодных ламп. Ознакомиться с действующими образцами и получить исчерпывающие консультации можно приехав в московский офис компании.

Наиболее значимыми игроками рынка LED-ламп на сегодняшний день являются компании:

- Cree (США);
- Nichia Chemical Corp. (Япония);
- Kingbright Electronics (Тайвань);
- OSRAM Optosemiconductors (Германия);
- Lumileds Lighting (США);
- Agilent Technologies (США).

Направление развивается так динамично, а перспективы получения прибыли для производителей настолько привлекательны, что практически все серьёзные игроки рынка электронных компонентов уделяют внимание этой тематике. На рисунке 15 схемати-

чески показаны тенденции замещения LED-источниками осветительных приборов в разных сферах деятельности человека, таких как:

- световые указатели и сигнализация;
- транспорт;
- мобильные устройства;
- различные виды подсветки;
- военно-космические применения;
- коммуникационные системы;
- бытовые применения.

Светодиодные лампы со стандартными цоколями, полностью взаимозаменяемые с галогенными, серийно выпускают фирмы Lumileds Lighting, OSRAM и многие другие. В настоящее время существуют даже экспериментальные лампы для автомобильных фар, не уступающие традиционным по излучаемому световому потоку. Вообще для автомобильной индустрии твердотельные источники света оказались весьма интересны. В подсветке приборных панелей и салона, габаритных и стоп-сигналах такие производители, как «Мерседес», БМВ, «Ауди», применяют сверхъяркие светодиоды. Светодиодная подсветка всё чаще используется в приборных панелях летательных аппаратов и локомотивов. Помимо большого времени наработки на отказ и хорошей экономичности, производителей привлекает механическая прочность и безынерционность твердотельных источников. Уже достаточно давно производятся и коммерчески доступны светодиодные источники света для специальных применений. Их используют шахтёры, спелеологи, спасатели, военные (см. рис. 16). Достоинства светодиодных фонарей оценили и туристы. Оборудование на основе СИД для

Таблица 4. Диапазоны длин волн ламп CREE

Цвет	Код группы	Максимальная основная длина волны, нм	Минимальная основная длина волны, нм
Светло-голубой	4	455	460
	5	460	465
Голубой	3	465	470
	4	470	475
Бирюзовый	2	500	505
	3	505	510
Зелёный	2	520	525
	3	525	530
	4	530	535
Янтарный	2	585	590
	3	590	595
Красно-оранжевый	3	610	615
	4	615	620
Красный	2	620	625
	3	625	630
	4	630	635

Таблица 5. Световые потоки ламп CREE

Группа	Минимальный световой поток, лм	Максимальный световой поток, лм
C	4,8	6,3
D	6,3	8,2
E	8,2	10,7
F	10,7	13,9
G	13,9	18,1
H	18,1	23,5
J	23,5	30,6
K	30,6	39,8
M	39,8	51,7
N	51,7	67,2
P	67,2	87,4
Q	87,4	113,6
R	113,6	147,7
S	147,7	192
T	192	249,6

Прогноз - искусственное освещение завтра



Рис. 15. Тенденции замещения СИД-источниками традиционных осветительных приборов

подсветки фасадов зданий и офисов, витрин магазинов, архитектурных памятников, фонтанов не удивляет уже никого. Следующим шагом, видимо, будет использование этих источников для освещения производственных и общественных помещений, тоннелей, станций метро и других

аналогичных объектов. Судя по стремительной динамике развития и удешевления технологий, лет через пять, а может быть, и гораздо раньше, мы станем свидетелями массового прихода СИД-ламп в сферу бытового освещения. И это будет начало конца эры лампочки Эдисона.



Рис. 16. Примеры применения СИД-ламп

ЛИТЕРАТУРА

1. Отчёты корпорации Nichia Chemical Corp.
2. Forecast Strategies Unlimited, прогнозы развития направления.
3. Лосев О.В. У истоков полупроводниковой техники. Избранные труды. Л., 1972.
4. Сайт компании CREE: <http://www.cree.com>.
5. Техническая документация CREE на лампы серии XLamp™ 7090.
6. Лаврус В.С. Искусственное освещение.
7. Сайт компании ПРОСОФТ: www.prochip.ru.



Яркая идея для Вашего бизнеса

Самые яркие в мире светодиодные лампы XLamp™ 7090

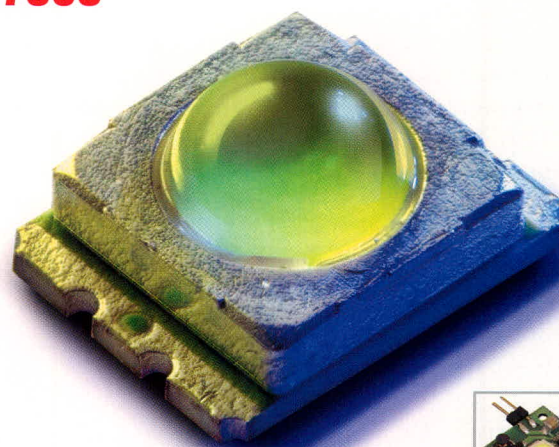


ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ЛАМП XLAMP™

- Яркость до 87 лм
- Потребляемый ток 350 мА
- Мощность 1 Вт

ОБЛАСТИ ПРИМЕНЕНИЯ

- Автономные источники света
- Взрывобезопасное осветительное оборудование
- Уличные и бытовые светильники
- Ландшафтная и архитектурная подсветка
- Светофоры и сигнальные устройства
- Автомобильное осветительное оборудование



Для ламп XLamp™ разработаны и производятся контроллеры!



PROSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (095) 234-0636 • E-mail: info@prochip.ru • Web: www.prochip.ru

R8610 – новый x86-совместимый микроконтроллер компании RDC

Андрей Архипов (Москва)

В одном из предыдущих номеров журнала (№ 2, 2004) мы рассказывали о спектре 186-совместимых микроконтроллеров фирмы RDC. Недавно линейка продукции этой фирмы пополнилась новой моделью 32-битного x86-совместимого RISC-микроконтроллера со встроенными PCI-, USB- и MAC-контроллерами, а также возможностью работы с такими известными операционными системами, как Windows и Linux.

ВВЕДЕНИЕ

На рынке промышленной автоматизации заслуженной популярностью пользуются микропроцессорные устройства, выполненные на основе x86-совместимых процессоров. Это обусловлено наличием разнообразных средств разработки программного обеспечения для этой платформы, архитектура которой проверена годами.

С каждым годом периферия промышленных систем автоматизации пополняется новыми устройствами и интерфейсами, в том числе теми, которые привычны в настольных и портативных персональных компьютерах. Например, стандарт Fast Ethernet является весьма распространённым интерфейсом связи между элементами систем автоматизации; широко применяются в промышленных системах автоматизации USB- и PCMCIA-устройства. На смену шине ISA пришла более совершенная и скоростная PCI. Для удобства разработки программного обеспечения всё чаще применяются операционные системы Windows и Linux. В связи с этим

микроконтроллеры (МК), предназначенные в первую очередь для систем промышленной автоматизации, получают аппаратную поддержку перечисленных интерфейсов и возможность работы с популярными операционными системами.

ОПИСАНИЕ МК R8610

Ярким примером такого МК является модель R8610 фирмы RDC Semiconductor. МК построен по 32-битной RISC-архитектуре и совместим с x86-платформами Windows, Linux и другими 32-битными RTOS. Среди встроенной периферии МК – кэш первого уровня объёмом 16 Кб, 32-битный интерфейс PCI rev. 2.1, работающий на частоте 33 МГц, контроллер SDRAM/ROM-памяти, контроллер Fast Ethernet 10/100 и USB 2.0 Host. Конструктивно МК выполнен в 216-выводном корпусе LQFP. Блок-диаграмма МК приведена на рисунке 1. Рассмотрим его основные блоки.

Процессор: 32-битное RISC-ядро

Ядро МК построено по 32-битной RISC-архитектуре и имеет 6-ступенча-

тый конвейер. Частота работы ядра – 133 МГц. В сочетании с блоком управления памятью (MMU), имеющим 32 TLB-буфера (Translation Look aside buffer), процессор совместим с такими популярными многозадачными операционными системами, как Windows и Linux. В набор инструкций входят все команды процессора 486SX, дополненные командами, улучшающими производительность. Совместно с 16-килобайтным кэшем первого уровня ядро микроконтроллера можно считать весьма производительным.

Контроллер SDRAM-памяти и интерфейс X-BUS

Микроконтроллер содержит модуль для подключения динамической памяти с 16- или 32-разрядной шиной данных. Частота работы шины памяти составляет 133 МГц. Микроконтроллер R8610 имеет тринадцать мультиплексированных линий адреса и два банка SDRAM-памяти и поддерживает до 128 Мб адресного пространства.

Кроме того, МК имеет интерфейс X-Bus для подключения загрузочной Flash ROM-памяти или микросхемы DOC (Disk On Chip). Поддерживаются 8- и 16-разрядные шины данных, имеются выводы выбора микросхемы (ROMCS_n) для подключения X-Bus Flash ROM. Объём загрузочной ROM – от 64 Кб до 8 Мб.

Контроллер прерываний

R8610 имеет ISA-совместимый контроллер прерываний, функционально построенный на двух контроллерах прерываний типа 82C59, соединённых последовательно (см. рис. 2). Таким образом, обрабатывается 13 внешних и три внутренних прерывания.

Каждый из двух субконтроллеров может быть запрограммирован отдельно, после чего они могут функционировать в различных режимах (по умолчанию – в режиме 80x86).

Контроллер DMA

Микроконтроллер R8610 имеет семь каналов прямого доступа к па-

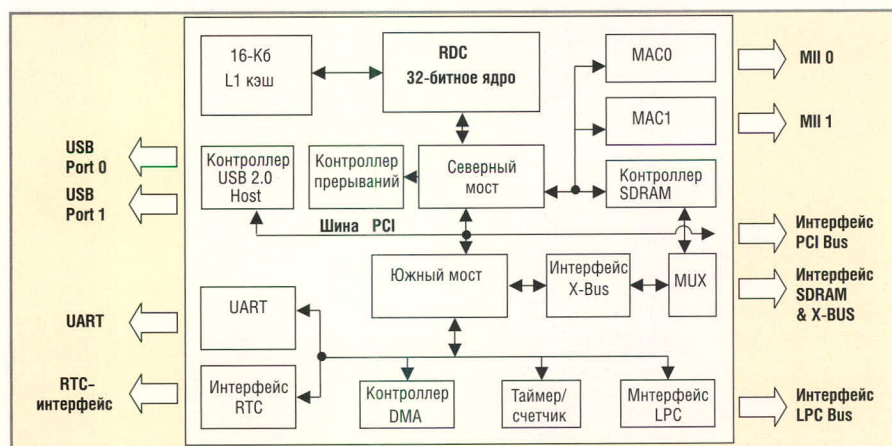


Рис. 1. Блок-диаграмма МК R8610

мости. Реализованы они последовательным включением двух контроллеров 82C37 (см. рис. 3). Таким образом, четвёртый канал одного контроллера (Master) используется для подсоединения второго (Slave) субконтроллера и не может быть использован для другого назначения.

Каналы 0 – 3 предназначены для передачи 8-битных потоков данных (count-by-bytes transfers), каналы 5 – 7 – для 16-битных (count-by-words) со сдвигом адреса. R8610 обеспечивает контроль времени передачи и размера передаваемых данных при обмене данными между памятью (ISA или DRAM) и ISA-шиной ввода/вывода.

FIFO UART

Микроконтроллер содержит два последовательных UART-порта ввода/вывода. Каждый порт содержит 16-байтный буфер FIFO, позволяющий записывать передаваемые и принимаемые данные. Длина слова, скорость передаваемых данных, прерывание последовательного порта могут быть установлены программно. Порты полностью поддерживают все управляющие линии модема. Прерывания позволяют осуществлять приём/передачу данных в фоновом режиме, освободив процессорное время для работы с другими задачами.

LPC-интерфейс

Шина LPC (Low Pin Count) позволяет подключать к МК различные периферийные устройства (Super IO, клавиатуру, мышь и т.п.) без использования шины ISA, уменьшая стоимость разработки по сравнению с использованием стандартных устройств ISA. Помимо этого, шина LPC позволяет увеличить объём ROM с 16 Мб до 4 Гб, а объём кода BIOS – более 1 Мб. Для шины LPC не требуется каких-либо специальных драйверов, и она совершенно «прозрачна» для программ. Шина совместима со стандартом LPC rev. 1.0, поддерживает интерфейс на основе Firmware HUB, а также режим прямого доступа к памяти (LPC DMA).

GPIO-интерфейс

(порты общего назначения)

Микроконтроллер имеет 56 выводов общего назначения, каждый из которых может быть сконфигурирован как цифровой вход или выход. Есть также возможность программ-

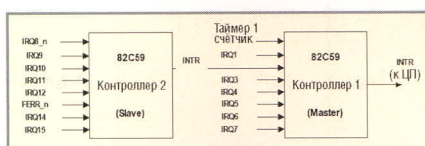


Рис. 2. Блок-схема контроллера прерываний МП K8610

ного подключения к каждому выводу встроенного резистора, «подтягивающего» вывод либо к шине питания, либо к «земле».

Таймеры-счётчики

В составе МК имеется три программируемых таймера-счётчика, совместимых с микросхемой 82C54. Каждый из трёх таймеров выполняет свою ключевую системную функцию: например, канал 0 подключен к прерыванию IRQ0 и обеспечивает счёт текущего времени, тайм-аут контроллера дискета и другие системные функции по подсчёту времени, канал 1 используется для управления обновлением памяти, а канал 2 – для генерации сигнала для подключаемого динамика.

Контроллер USB 2.0

Контроллер хоста USB 2.0 содержит два порта и хост-контроллер спецификации OHCI, которая была разработана совместно фирмами Compaq, Microsoft и National Semiconductor, а также хост-контроллер спецификации EHCI 1.0, разработанной фирмой Intel.

Контроллер USB 1.1 поддерживает устройства, работающие на низкой (1,5 МГц) и полной (12 МГц) скоростях, четыре вида передачи данных (control, bulk, interrupt, isochronous), может поддерживать до 127 устройств одновременно. Также контроллер содержит 64-байтный FIFO-буфер.

Контроллер USB 2.0 поддерживает устройства, работающие на высокой (480 МГц) скорости, четыре вида передачи данных (control, bulk, interrupt, isochronous), возможность работы с устройствами USB 1.1. и подключения до 127 устройств одновременно. Также контроллер содержит два килобайтных FIFO-буфера – отдельно для передаваемого и принимаемого потока данных.

Контроллер PCI

Отличительной особенностью МК является наличие шины PCI, позволя-

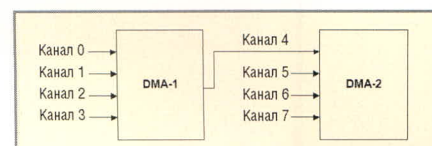


Рис. 3. Блок-схема контроллера DMA в МП K8610

ющей подключать широкий спектр периферийных PCI-устройств (видеоадаптер, контроллер IDE/RAID и т.п.). Шина соответствует стандарту PCI rev. 2.1, имеет разрядность 32 бита и частоту передачи данных 33 МГц (что соответствует скорости 133 Мб/с). Микроконтроллер может быть на шине как ведущим (master), так и ведомым (slave) устройством. Также поддерживается до трёх ведущих (master) устройств на шине. Для этой шины выделено четыре прерывания.

Контроллер Fast Ethernet

В состав R8610 входят два MAC-контроллера, которые позволяют совместно с внешним драйвером физического уровня подключаться к локальным сетям и осуществлять обмен данными по протоколу Fast Ethernet. Наличие интегрированных MAC-контроллеров определяет широкий спектр применения МК в области систем сбора данных, коммутации пакетов и т.п., при этом существенно снижая стоимость конечных систем. Следует также отметить, что благодаря совместимости с архитектурой x86 упрощается написание ПО для устройств на основе этого МК, работающих в локальных сетях по протоколу TCP/IP, поскольку программная реализация TCP/IP-стека для этой архитектуры довольно распространена и включена в большинство x86-совместимых операционных систем.

ПО для микроконтроллера R8610

Можно заметить, что архитектура микроконтроллера R8610 имеет прямое сходство с архитектурой процессора 80486SX, и, по заявлению фирмы-производителя, МК полностью совместим с этим известным процессором. Следовательно, можно использовать стандартные средства разработки ПО для 32-битной платформы x86 и популярные операционные системы для архитектуры x86.

Средства разработки ПО для R8610 целесообразно выбирать в зависимости от сложности и типа устройства, в

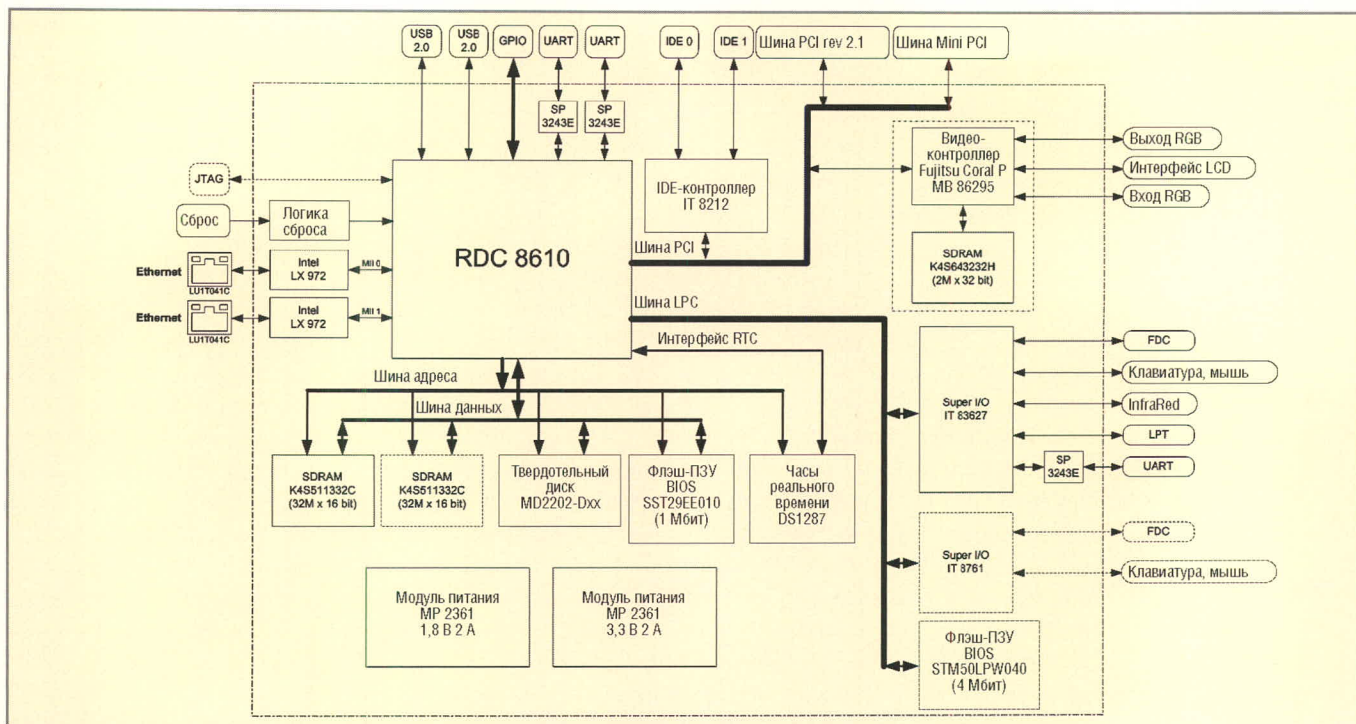


Рис. 4. Детальная блок-схема промышленного компьютера на базе МК RDC 8610

котором применяется данный МК. Для создания сложных систем управления с графическим интерфейсом можно использовать операционные системы Linux, Windows и другие популярные RTOS совместно со стандартными средствами разработки ПО для них. Для создания относительно простых приложений можно использовать операционную систему DOS и компиляторы Turbo C++, Microsoft C, а также Ассемблер. Помимо этого, доступны средства разработки третьих компаний, например, Paradigm (www.devtools.com), в которое входит отладчик, компилятор языка Си и Ассемблер. Использовать этот программный пакет целесообразно для разработки быстродействующих решений, в первую очередь устройств для коммутации пакетов и коммуникационных устройств.

Для отладки программ и внутрисхемной эмуляции можно использовать аппаратный интерфейс JTAG, имеющийся в составе микроконтроллера.

Аппаратная часть устройства на R8610

В качестве примера использования МК R8610 на рисунке 4 приведена детальная блок-схема промышленного компьютера, построенного на базе этого МК. Промышленный компьютер имеет следующие характеристики:

- процессор – 32-бит RDC RISC, 133 МГц (совместим с 80486SX);

- L1-кэш объемом 16 Кб;
- RAM – 64 или 128 Мб;
- микросхема BIOS (поддержка загрузки с IDE-устройств);
- микросхема Disk-On-Chip для загрузки ОС;
- часы реального времени
- шина PCI rev 2.1 (слоты PCI и Mini PCI);
- 2 IDE-канала;
- устройства ввода/вывода Super I/O: клавиатура, мышь, IrDa, LPT, контроллер FDC;
- 2 порта USB 2.0;
- 2 порта UART (с использованием контроллера Super I/O – до 4 портов);
- 2 канала Fast Ethernet;
- наличие выводов общего назначения;
- выход RGB на монитор с разрешением до 1024 × 768 пикселей;
- вход RGB для подключения внешних источников видеосигнала;
- цифровой интерфейс для подключения LCD-панели;
- графический адаптер с поддержкой функций 2D- и 3D-ускорения с видеопамью объемом 8 Мб;
- питание – однополярное, 5 В.

Рассмотрим подробнее узлы этого компьютера.

Микроконтроллер имеет встроенный тактовый генератор с умножителем. Для работы МК на номинальной частоте требуется внешний резонатор на частоту 25 МГц.

К параллельной шине МК подключены:

- оперативная память динамического типа, которая обслуживается встроенным контроллером SDRAM-памяти. В данной схеме используется одна или две микросхемы памяти фирмы Samsung типа K4S511332C с организацией 32M × 16 бит, что соответствует 64 или 128 Мб оперативной памяти;
- микросхема Disk-On-Chip MD2202, на которой может быть записана загрузочная операционная система и пользовательские программы. Объем Flash-памяти этой микросхемы может быть от 16 до 1024 Мб;
- микросхема FLASH BIOS ROM SST29EE010 объемом 1 Мбит. Эта микросхема служит для начальной загрузки системы, позволяя далее загружаться с устройств IDE, FDC и USB. Следует отметить, что FLASH BIOS ROM может быть подключена как по параллельному интерфейсу, так и по интерфейсу LPC.

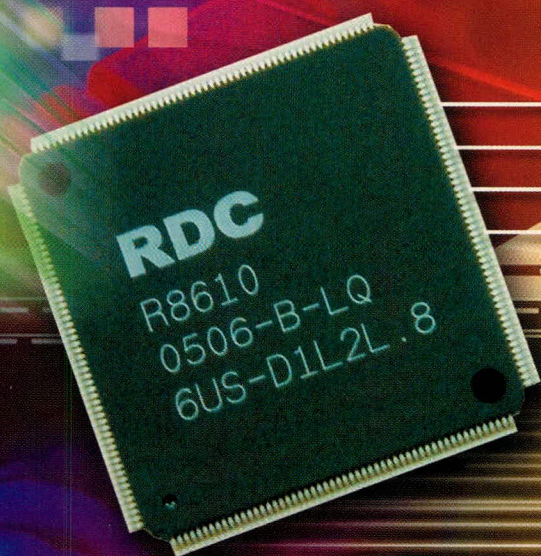
Часы реального времени (RTC)

У МК имеется RTC-интерфейс, к которому подключена микросхема часов реального времени DS1287. Конструктивно эта микросхема представляет собой единый блок, содержащий контроллер часов реального времени, CMOS-память, батарейку для сохранения хода часов и содержимого CMOS-памяти при выключе-

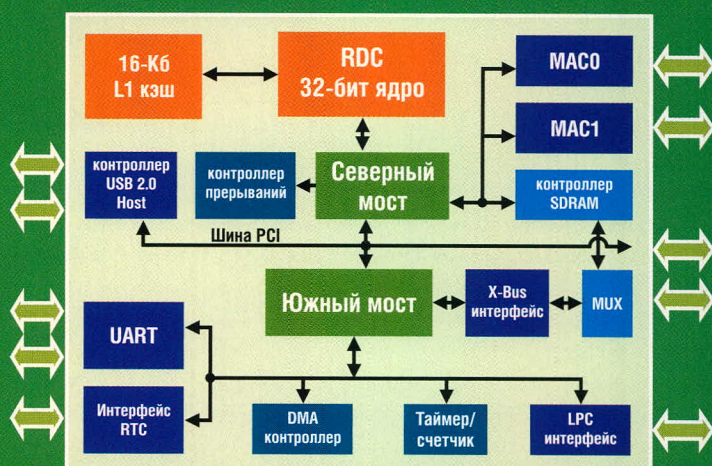
RDC®

R8610

Новый x86 микроконтроллер RDC R8610



- 133 МГц 32-бит RISC ядро
- Совместимость с архитектурой 80486SX
- 16Кб кэш первого уровня
- Двухпортовый хост-контроллер USB 2.0
- Контроллер PCI rev. 2.1
- 2 контроллера Fast Ethernet MAC
- Интегрированная периферия
 - контроллер прерываний
 - контроллер DMA
 - таймеры
- Внешние интерфейсы и память
 - Flash, ROM, SDRAM
 - 2 порта UART
 - LPC интерфейс
- 56 портов ввода-вывода общего назначения
- Поддержка WinCE, Linux и других ОС
- Питание ядра 1.8В, подсистемы ввода/вывода 3.3В



Доступен набор для разработчиков!

Основные достоинства

- Совместимость с популярной x86 архитектурой
- Обширные периферийные возможности
- Низкие затраты на разработку ПО
- Невысокая стоимость

Области применения

- промышленные компьютеры
- системы сбора данных
- оборудование для коммуникаций: коммутаторы пакетов, точки доступа, локальные маршрутизаторы и т.д.

ProSOFT®**ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА**

Телефон: (095) 234-0636 • E-mail: info@prochip.ru • Web: www.prochip.ru

нии питания, а также кварцевый генератор.

Fast Ethernet

Компьютер имеет два канала Fast Ethernet, которые реализованы на встроенных в МК MAC-контроллерах. Для реализации физического уровня применены контроллеры Intel LX 972 и разъёмы LU1T041C со встроенным развязывающим трансформатором и двумя светодиодами. Для работы LX 972 требуется тактовая частота 25 МГц, которая может быть получена от встроенного генератора с подключением внешнего кварцевого резонатора либо от тактового генератора МК.

Порты USB

Разъёмы USB подключаются непосредственно к выводам встроенного в МК контроллера USB 2.0 через согласующие дроссели.

Порты UART

Порты последовательных интерфейсов UART подключаются через внешние драйверы SP3243E, реализующие физический интерфейс RS-232. При необходимости можно реализовать физический интерфейс RS485, более распространённый в промышленных системах, применив для этой цели соответствующую микросхему драйвера порта.

Шина LPC

К шине LPC подключен контроллер устройств Super I/O ввода/вывода IT 83627, который обеспечивает интерфейс с FDD (накопителем на флоппи-дисках), клавиатурой, мышью, инфракрасным портом IrDa. Также контроллер имеет интерфейс параллельного принтерного порта (LPT) и два последовательных порта UART, которые могут служить дополнением к имеющимся в составе микроконтроллера. Для тактирования IT 83627 необходим внешний кварцевый резонатор с частотой 32 КГц.

Вместо контроллера IT 83627 или в качестве дополнения к нему можно использовать более простой IT 8761, обладающий меньшим набором функций.

Также к шине LPC, как уже писалось выше, можно подключить микросхему FLASH BIOS ROM, например STM50LPW040 объёмом 4 Мбит.

Шина PCI

Промышленный компьютер также имеет универсальную 32-битную шину PCI, к которой могут подключаться как внешние, так и внутренние периферийные устройства. Для этого на плате компьютера может быть предусмотрен стандартный PCI-слот, а также слот Mini PCI, служащий, как правило, для подключения промышленных периферийных PCI-устройств.

Из PCI-устройств, присутствующих непосредственно на плате компьютера, можно выделить контроллер IDE-устройств типа IT 8212. Он имеет два канала для подключения устройств IDE, например, накопителей на жестком диске или приводов CD-ROM.

Также к PCI-шине может быть подключен видеоконтроллер. В данном примере используется видеоконтроллер фирмы Fujitsu, модель MB 86295 из серии Coral P. Этот видеоконтроллер имеет достаточно высокую производительность, аппаратные функции 2D- и 3D-ускорения, поддержку альфа-канала и аппаратных слоёв изображения, что позволяет производить обработку изображений и видео в реальном масштабе времени при невысокой скорости основного МК. MB 86295 оснащён встроенным контроллером SDRAM-памяти, работающим при частоте шины до 133 МГц и разрядности шины данных 32 бита. К примеру, можно использовать микросхему SDRAM-памяти Samsung K4S643232H, имеющую организацию 2 Мбит × 32 бит, что соответствует 8 Мб видеопамати. Видеоконтроллер имеет стандартный RGB-выход для подключения монитора и RGB-вход для захвата внешнего видеосигнала, а также цифровой интерфейс для подключения LCD-панели, что особенно удобно для создания компактных устройств. Максимальное графическое разрешение этого видеоконтроллера – 1024 × 768 точек. Фирма-производитель предоставляет пакет программных драйверов к MB 86295 для большинства операционных систем, включая Windows CE и Linux, и гарантирует полную совместимость видеоконтроллера с этими операционными системами.

Источник питания

Для питания промышленного компьютера необходим источник нестабилизированного ($\pm 10\%$) напряже-

ния 5 В. На плате компьютера оно преобразуется в напряжение 3,3 В, необходимое для питания периферии МК (как встроенной, так и внешней), а также в напряжение 1,8 В, необходимое для питания ядра процессора. Эти функции берут на себя модули питания на базе импульсных DC/DC-преобразователей MP 2361 производства фирмы MPS. Основное достоинство контроллеров питания этой фирмы – минимальное рассеивание тепла при сравнительно больших токах нагрузки и как следствие – миниатюрность корпусов микросхем при хороших нагрузочных характеристиках. Благодаря высокой частоте преобразования (1,4 МГц) габариты внешнего дросселя источника питания также минимальны. Кроме того, количество остальных внешних компонентов для этой микросхемы сравнительно невелико. Таким образом импульсные источники питания на базе микросхемы MP 2361 получают очень компактными.

MP 2361 размещена в 10-выводном корпусе QFN размерами всего 3 × 3 мм. При входном напряжении от 4,75...23 В и токе нагрузки до 2 А микросхема обеспечивает стабилизированное регулируемое выходное напряжение от 0,92...16 В (задаётся внешним резистором).

Благодаря малым размерам преобразователей и минимальным создаваемым ими помехам, при грамотной трассировке печатной платы оба источника могут быть размещены в непосредственной близости к МК, вплоть до монтажа под микроконтроллером с обратной стороны печатной платы, сокращая тем самым длину питающих шин и, соответственно, – падение напряжения на них и наводки.

СОВЕТЫ ПО ПРОЕКТИРОВАНИЮ

При трассировке печатной платы необходимо учитывать, что по возможности длина проводников параллельной шины МК должна быть примерно одинаковой, хотя фирма-производитель оговаривает это условие как желательное, но не обязательное. То же самое относится и к высокочастотным линиям, передающим тактовые импульсы. Также по возможности нужно использовать минимальное количество переходных отверстий для этих проводников.

Необходимо уделить внимание питающим шинам и особенно «земле» – по возможности делать её как можно шире и короче. По всей площади печатной платы должны быть установлены керамические конденсаторы 0,1 мФ в цепях питания, а около разъёмов USB и PCI (Mini PCI) – ещё и электролитические конденсаторы достаточно большой ёмкости.

Возможные области применения и преимущества R8610

Являясь практически системой на кристалле, МК R8610 может найти применение в таких сферах, как построение на его основе недорогих промышленных одноплатных компьютеров, так называемых Tablet PC, систем интерфейса с пользователем для различных систем автоматизации, коммуникационных продуктов, таких как свитчи, точки доступа, локальные маршрутизаторы, платформы VoIP/VoDSL и т.п.

Микроконтроллер является оригинальным и высокоинтегрированным решением с относительно низкой сто-

имостью и способен конкурировать с подобными решениями других известных фирм. Для примера проведём сравнение RDC R8610 с похожим 32-битным x86-совместимым МК, недавно выпущенным фирмой AMD, – Elan SC520. В частности, сравним периферию этих МК (см. таблицу).

Как можно заметить, R8610 имеет более богатый набор встроенной периферии, значительно упрощающей схемотехнику устройств, построенных на базе этого МК, и сводящей к минимуму количество внешних компонентов. Необходимо также отметить, что хотя R8610 уступает Elan SC520 по производительности, но зато он гораздо дешевле – R8610 доступен в России по цене около 13 долл., а AMD Elan SC520 – около 35 долл.

Отсюда можно сделать вывод, что микроконтроллер R8610 является решением, ориентированным на применение в устройствах, где желательно минимальное количество используемых компонентов (и, возможно, малые габариты); где не требуется максимально возможная производительность процессора, но конечная

Сравнение RDC R8610 и AMD Elan SC520

Периферия	RDC R8610	AMD Elan SC520
32-битный PCI rev 2.1 мост	+	+
USB 2.0 хост-контроллер, портов	2	–
UART 16550, шт.	2	2
RTC (часы реального времени)	+	+
MAC-контроллер, портов	2	–
GPIO – порты общего назначения	56	32
Количество внешних/внутренних каналов IRQ	13/3	15/16
Контроллер SDRAM	+	+
Таймеры-счётчики/Watchdog-таймер	3/1	3/1
GP-шина	–	+
LPC-шина	+	–
Корпус	LQFP	BGA

цена устройства и стоимость разработки играют далеко не последнюю роль. Такие устройства занимают большую часть российского рынка разработок, в том числе систем промышленной автоматизации и управления, из чего можно сделать вывод, что микроконтроллер R8610 может найти весьма широкое применение в России.



Новости мира News of the World Новости мира

Airgo: изменения в линейке беспроводных чипсетов

Компания Airgo Networks анонсировала два новых беспроводных MIMO-чипсета – True G и True AG. Как заявлено, существенно увеличена производительность новых чипсетов, а их цена будет сравнимой с текущими ценами на продукцию 802.11g, выпускаемую конкурентами. Поставки True G и True AG планируется начать в течение месяца. Одновременно компания объявила о снижении цен на ранее выпущенный чипсет True MIMO, что, по ее словам, позволит снизить цены на 20...25% в сегменте наиболее производительного Wi-Fi оборудования.

www.3dnews.ru

Samsung начала массовый выпуск памяти нового поколения

Компания Samsung одной из первых начала серийное производство микросхем памяти GDDR3 ёмкостью 512 Мбайт.

Чипы GDDR3, разработанные инженерами Samsung в декабре прошлого года, предназначены для использования в игровых консолях и графических платах ПК. Максимальная скорость передачи данных новинок составляет 1,6 Гбайт/с.

Samsung также поделилась планами по выпуску чипов GDDR3 с максимальной скоростью передачи данных 2 Гбайт/с, которые работают с графическими приложениями на 50% быстрее, чем уже выпускаемые образцы.

Вслед за Samsung серийное производство памяти GDDR3 начнут также компании Hynix Semiconductor и Infineon Technologies.

itware.com.ua

LT3434 – монолитный высоковольтный регулятор напряжения типа step-down, характеризуется широким диапазоном входных напряжений 3,3...60 В, быстрой переходной характеристикой, током покоя ниже 100 мкА, выходным током 3 А, сопротивлением 0,1 Ом. Регулятор напряжения работает на тактовой частоте 200 кГц с источником опорного напряжения 1,2 В. Диапазон рабочих температур –40...+125°C. Выпускается в термических корпусах TSSOP-16E.

www.linear.com

Корпорация Microchip выпустила в продажу серию 12-битных датчиков температуры. Датчики характеризуются максимальной ошибкой измерения $\pm 1^\circ\text{C}$ и спо-

собны работать в диапазоне температур –10...+85°C. Время преобразования сигнала и передачи на микропроцессор около 30 мс. Цифровые датчики имеют интерфейс I2C/SMBus. Все датчики серии MCP980x характеризуются потреблением тока 200 мкА в активном состоянии и 1 мкА в режиме ожидания. Устройства выпускаются в корпусах MSOP-8, SOT-23 и SOIC-8.

www.microchip.com

Представлен новый AD7328 8-канальный 12-битный (плюс 1 знаковый бит) аналого-цифровой преобразователь с биполярным входом и последовательным интерфейсом со скоростью преобразования до 1 MSPS и потребляемой мощностью 25 мВт. АЦП может работать в трех диапазонах входного напряжения: ± 10 В, ± 5 В, $\pm 2,5$ В, а при однополярном входном сигнале – в диапазоне 0...10 В. Каждый канал может быть запрограммирован на свой входной диапазон независимо посредством внутренних регистров. Доступен также 4-канальный вариант – AD6324 и 2-канальный – AD7322. Преобразователи выпускаются в корпусах TSSOP.

www.analog.com

Микроконтроллеры фирмы Silicon Laboratories

Олег Николайчук (г. Кишинев, Молдова)

Настоящая статья знакомит читателей с современным набором микроконтроллеров фирмы Silicon Laboratories (SiLabs), являющихся наиболее мощными и быстродействующими из современных 8-разрядных микроконтроллеров.

Одной из компаний, наиболее динамично развивающих рынок современных 8-разрядных x51-совместимых микроконтроллеров, является компания Silicon Laboratories (SiLabs) [1]. Микроконтроллеры этой фирмы впервые появились на рынке в начале 2000 года. В то время их выпускала фирма Cygnal [2] (полное название – Cygnal Integrated Products), основанная в 1999 г. в городе Austin (столице штата Техас) за счёт инвестиций ряда известных компаний, таких, например, как Cirrus Logic, Austin Ventures, Jato Tech, Sanyo Semiconductor. В то время фирму Cygnal возглавили три известные и опытные личности: Derrell C. Coker, до этого бывший вице-президентом Dallas Semiconductor и главным менеджером Mostek Corporation; Donald E. Alfano, также работавший до этого в Dallas Semiconductor, и Douglas R. Holberg, доктор наук (PhD), являвшийся видным специалистом в области создания смешанных аналого-цифровых CMOS-узлов и работавший до этого директором по изображениям и видеопродуктам на Crystal Semiconductor и Cirrus Logic. Фирма Cygnal просуществовала около пяти лет и в конце 2003 года была поглощена фирмой Silicon Laboratories, расположенной в том же городе [2 – 4].

Существует несколько отличительных черт современных микроконтроллеров фирмы SiLabs.

Во-первых, специалистам фирмы Silicon Laboratories (а до этого – Cygnal) удалось обобщить все достижения многих других производителей x51-совместимых микроконтроллеров, а также перенять некоторые приёмы повышения быстродействия, применяемые в со-

временных микропроцессорах. Результатом такого обобщения стало мощное модифицированное ядро CIP-51, построенное по конвейерному принципу, полностью совместимое по кодам команд со стандартным ядром i8051. Такая модификация позволила выполнять до 70% инструкций за один период тактовой частоты, что соответственно обеспечило повышение пиковой производительности в 12 раз по сравнению со стандартным ядром i8051. Благодаря этому, многие семейства микроконтроллеров фирмы SiLabs развивают пиковую производительность до 25 MIPS (Million Instruction per Second – миллионов инструкций в секунду) при тактовой частоте 25 МГц, а целый ряд новых семейств могут развивать пиковую производительность до 50 и 100 MIPS (при тактовой частоте 50 и 100 МГц соответственно). Таким образом, на сегодняшний день микроконтроллеры фирмы SiLabs являются самыми высокопроизводительными x51-совместимыми 8-разрядными микроконтроллерами в мире.

Во-вторых, важнейшей отличительной чертой является уникальный комплект аналоговой периферии, которой оснащаются практически все микроконтроллеры. Многие микроконтроллеры имеют один или два аналого-цифровых преобразователя (с разрядностью 8, 10, 12, 16 или 24), которые оснащены входным аналоговым мультиплексором (с количеством аналоговых входов до 32), работающим как в однополярном, так и в дифференциальном режимах. В нескольких семействах имеется также программируемый масштабирующий усилитель (с коэффициентами

усиления 0,5; 1; 2; 4; 8; 16; 128), включенный между выходом мультиплексора и входом аналого-цифрового преобразователя. Практически все аналого-цифровые преобразователи имеют так называемую «оконную» функцию, которая представляет собой два цифровых компаратора, сравнивающих выходной код с предустановленными значениями и вырабатывающих прерывания (или устанавливающих флаг) в случае нахождения выходного кода либо между предустановленными значениями, либо за их пределами. Кроме того, имеется функция выравнивания, позволяющая выравнивать выходной код влево или вправо в пределах разрядной сетки слова. Если микроконтроллер оснащён двумя аналого-цифровыми преобразователями, то обычно первый из них имеет более высокую разрядность, но меньшую скорость преобразования. Ранние модели микроконтроллеров оснащались первыми аналого-цифровыми преобразователями с быстродействием 100 ksp/s (тысяч слов в секунду), более поздние модели микроконтроллеров оснащаются первым аналого-цифровым преобразователем с быстродействием 200 ksp/s. Второй аналого-цифровой преобразователь, если он имеется, как правило, имеет быстродействие до 500 ksp/s. Имеется семейство с двумя 16-разрядными сверхбыстродействующими первыми аналого-цифровыми преобразователями, имеющими быстродействие до 1 Msp/s и механизмом прямого доступа в память для прямой записи данных во встроенный буфер оперативной памяти. Другое семейство оснащено 24-разрядным аналого-цифровым преобразователем с быстродействием 1 ksp/s.

Кроме аналого-цифровых преобразователей в комплект аналоговой периферии входят, как правило, два 12-разрядных цифро-аналоговых преобразователя с выходом по напряжению (реже – по току). Эти

преобразователи также имеют функцию выравнивания кода и синхронизацию переключения выхода.

Во многих микроконтроллерах имеется встроенный источник опорного напряжения. Имеется также возможность использования внешнего опорного напряжения.

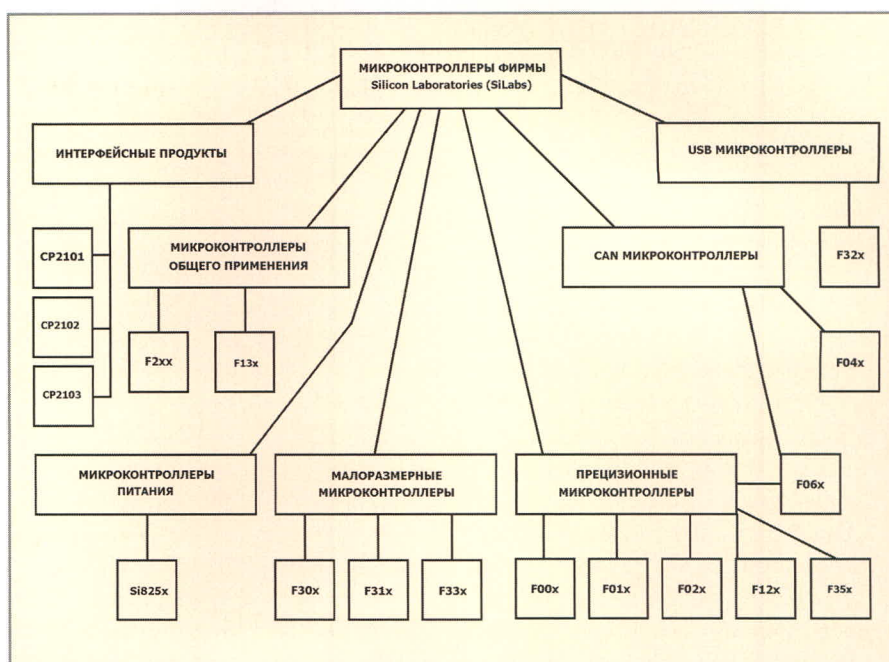
Кроме того, многие микроконтроллеры оснащаются встроенными компараторами (от 1 до 3) с программируемыми петлями гистерезиса и временем срабатывания.

Третьей важной особенностью является наличие во всех микроконтроллерах большого объема Flash-памяти программ (1...128 Кб) с возможностью модификации записей в процессе выполнения программы и встроенным механизмом внутрисхемного программирования и отладки через интерфейсы JTAG или C2.

Четвертой особенностью является то, что многие микроконтроллеры имеют встроенную дополнительную оперативную память с объемом 256...8448 байт, расположенную в пространстве адресов внешней памяти. Это позволяет производить достаточно сложные вычисления, не прибегая к увеличению объема аппаратной обвязки. Кроме того, для очень больших систем в ряде микроконтроллеров имеется встроенный аппаратный интерфейс внешней памяти, программируемый на работу как в мультиплексированном, так и в немultipлексированном режимах.

Пятой особенностью является расширенный обработчик прерываний (22 вектора у большинства микроконтроллеров), позволяющий гибко обрабатывать события от многочисленной встроенной аналоговой и цифровой периферии.

Еще одной особенностью является наличие ряда полезных узлов: модифицированная система защиты кода; аппаратный охранный таймер WDT; монитор питания; встроенная развитая система тактирования, позволяющая микроконтроллеру работать как от внешнего генератора, так и со встроенным тактовым генератором, оснащённым кварцевым резонатором, конденсатором или вообще без дополнительных элементов с возможностью изменения источ-



Классификация микроконтроллеров фирмы SiLabs

ника тактирования «на лету». В некоторых микроконтроллерах имеется два тактовых генератора. Для работы на высоких частотах многие микроконтроллеры имеют аппаратные умножители частоты, позволяющие ядру работать на частоте 88,5 МГц, например, при установленном кварце генератора 22,1184 МГц. Некоторые модели имеют встроенные прецизионные калибруемые генераторы, позволяющие работать без кварцевых резонаторов.

Следующей важной особенностью является наличие у микроконтроллеров фирмы SiLabs большого количества разнообразных интерфейсов. Практически все микроконтроллеры имеют встроенные аппаратно реализованные стандартные интерфейсы UART, SMBus (I²C), SPI. Благодаря особенностям ядра CIP-51, интерфейс UART при частоте тактового генератора 11,059 МГц может работать на скорости передачи данных 115200 без ошибок. Кроме этого, многие микроконтроллеры имеют дополнительные интерфейсы, такие как второй UART, CAN, USB и т.д.

Имеются микроконтроллеры со стандартным количеством портов (4 порта, 32 линии ввода-вывода), а также с расширенным (8 портов, 64 линии ввода-вывода) и усечённым (до 1 порта) количеством портов.

Микроконтроллеры выпускаются в ряде оригинальных современных

корпусов: TQFP-100, TQFP-64, TQFP-48, LQFP-32, MLP-28, MLP-20, MLP-11. Например, семейство, выпускаемое в корпусе MLP-11, имеет размеры 3 × 3 мм и представляет самые маленькие микроконтроллеры в мире, оставаясь при этом достаточно мощным по производительности и оснащению аналоговой и цифровой периферией.

Следует также отметить, что все микроконтроллеры, кроме одного семейства, имеют рабочий диапазон температур -40...+85°C. Напряжение питания большинства микроконтроллеров 2,7...3,6 В.

Существует несколько классификаций микроконтроллеров фирмы SiLabs [3, 4]. Прежде всего, рассмотрим оригинальную классификацию фирмы Silicon Laboratories, она приведена на рисунке.

Отметим, что все микроконтроллеры фирмы SiLabs условно разделены на семейства (по признаку наибольшей близости структурной схемы и организации коммутатора ресурсов), каждое из которых состоит из базовой модели (обычно – самого мощного микроконтроллера) и ряда усечённых моделей.

По состоянию на 1 мая 2005 г. выпускается 15 различных семейств микроконтроллеров, объединяющих 87 моделей. Семейства имеют различное количество моделей: от 2 до 12.

По классификации фирмы Silicon Laboratories имеются следующие группы микроконтроллеров:

- прецизионные микроконтроллеры смешанных сигналов (Precision Mixed-Signal MCUs);
- микроконтроллеры общего применения (General Purpose MCUs);
- малоразмерные микроконтроллеры (Small Form Factor MCUs);
- микроконтроллеры с интерфейсом CAN (CAN MCUs);
- микроконтроллеры с интерфейсом USB (USB MCUs);
- интерфейсные микросхемы (USB to UART Bridge);
- микроконтроллеры питания (Digital Power MCUs).

Первая группа прецизионных микроконтроллеров смешанных сигналов является самой большой. Она объединяет 6 семейств микроконтроллеров с общим количеством моделей 34. В группу входят:

- семейство C8051F0xx (или сокращенно F0xx), объединяющее модели F000...F002, F005...F007, F010...F012, F015...F017 [5];
- семейство C8051F01x, объединяющее модели F018 и F019 [6];
- семейство C8051F02x, объединяющее модели F020...F023 [7];
- семейство C8051F12x, включающее модели F120...F127 [8];
- часть семейства C8051F06x, включающая модели F064...F067 [9];
- семейство C8051F35x, содержащее модели F350...F353 [10].

Основными особенностями этой группы являются: наиболее мощная и разнообразная аналоговая периферия, большие объёмы Flash-памяти программ (данных) и оперативной памяти; большое количество линий ввода/вывода (портов ввода/вывода). Большое количество стандартных интерфейсов UART, MSBus, SPI. Основные параметры микроконтроллеров этой группы приведены в таблице 1.

Следует отметить, что в этой группе находятся три из наиболее популярных в настоящее время семейств: F02x, F12x и F35x. Семейство F02x является наиболее популярным и распространённым семейством благодаря большому количеству аналоговой и цифровой периферии, полному объёму Flash-памяти – 64 Кб, достаточно большому объёму оперативной памяти – 4352 байт, пиковой производительности до 25 MIPS и относительно простой организации, и при всем этом с оптимальным соотношением цена/качество. Се-

мейство F12x полностью совместимо с предыдущим семейством по составу и качеству периферии, разводке выводов, но имеет 128 Кб Flash-памяти программ со страничной организацией, в два раза больший объём встроенной оперативной памяти – 8448 байт, обеспечивает пиковую производительность до 100 MIPS. Микроконтроллеры этого семейства имеют многостраничную карту SFR-регистров и более сложную внутреннюю архитектуру. Семейство F35x оснащается прецизионным 24- или 16-битным аналого-цифровым преобразователем с системой встроенных фильтров и усилителей.

Вторая группа микроконтроллеров общего применения объединяет всего два семейства микроконтроллеров с общим количеством моделей 11. В группу входят: семейство F13x, объединяющее четыре модели F130 – F133 [8], и семейство F2xx, включающее модели F206, F220, F221, F226, F230, F231 и F236 [11]. Семейство F13x является несколько упрощённым вариантом семейства F12x с таким же высоким быстродействием, но с отсутствующим вторым аналого-цифровым преобразователем и цифро-аналоговыми преобразователями. Семейство F2xx имеет максимальный по количеству входов аналоговый мультиплексор первого аналого-цифрового преобразователя, позволяющий подключать его к любой из 32 линий портов ввода/вывода. В семействе имеются модели с 12-битным (F206) и 8-битными (F220, F221, F226) аналого-цифровыми преобразователями. Основные параметры микроконтроллеров этой группы приведены в таблице 2.

Третья группа малоразмерных микроконтроллеров объединяет 3 семейства, включающих 19 моделей. В группу входят: семейство F30x, объединяющее модели F300...F305 [12]; семейство F31x, включающее модели F310...F315 [13]; и семейство F33x, включающее микроконтроллеры F330...F335 и F330D [14]. Семейство F30x включает самые маленькие микроконтроллеры в мире, имеющие размеры всего 3 × 3 мм. Семейство F33x является ещё одним из пятерки наиболее популярных микроконтроллеров фирмы SiLabs. Основные параметры микроконт-

роллеров этой группы приведены в таблице 3.

Четвертая группа микроконтроллеров с интерфейсом CAN объединяет 2 семейства, включающих 12 моделей. В группу входят: семейство F04x, объединяющее модели F040...F047 [15], и семейство F06x, включающее модели F060...F063 [9]. Оба семейства имеют интерфейс CAN версии 2.0B. Кроме этого, семейство F04x имеет в своём составе высоковольтный усилитель, работающий до входных напряжений 60 В. Семейство микроконтроллеров F06x включает в себя два 16-битных быстродействующих аналого-цифровых преобразователя (1 Msps), оснащённых механизмами прямого доступа в память для записи выходных двухбайтных слов непосредственно в буфер встроенной оперативной памяти без участия ядра микроконтроллера для последующей обработки. Основные параметры микроконтроллеров этой группы приведены в таблице 4.

Пятая группа микроконтроллеров с интерфейсом USB состоит пока из одного семейства F32x, включающего два микроконтроллера F320 и F321 [16]. Кроме интерфейса USB микроконтроллеры этой группы имеют ещё один очень интересный узел – встроенный линейный аналоговый регулятор напряжения, преобразующий входное напряжение +5 В в напряжение питания микроконтроллера 3,3 В, которое позволяет кроме собственно микроконтроллера питать внешние микросхемы током до 100 мА. Благодаря этим особенностям микроконтроллеры этой группы также входят в пятерку наиболее популярных микроконтроллеров фирмы SiLabs. Основные параметры микроконтроллеров этой группы приведены в таблице 5.

Вышеперечисленные пять групп охватывают все модели собственно микроконтроллеров. Кроме этих групп существуют ещё две специальные группы, которые также относятся к x51-совместимым микроконтроллерам.

Группа интерфейсных микросхем USB и UART-моста (конвертора) представляют собой оригинально-запрограммированные микроконтроллеры группы F32x [17 – 19].

Таблица 1. Основные технические данные прецизионных микроконтроллеров смешанных сигналов

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность (ksps)	Второй аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность (ksps)	Цифро-аналоговые преобразователи: разрядность (бит)/число каналов	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Семейство C8051F0xx																		
C8051F000	20	32	256	–	32	UART, SMBus, SPI	4	5	20,0	12/8/100	–	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F001	20	32	256	–	16	UART, SMBus, SPI	4	5	20,0	12/8/100	–	12/2	+	+	2	–	–	48-pin 9x9 TQFP
C8051F002	20	32	256	–	8	UART, SMBus, SPI	4	5	20,0	12/4/100	–	12/2	+	+	1	–	–	32-pin 9x9 LQFP
C8051F005	25	32	2304	–	32	UART, SMBus, SPI	4	5	20,0	12/8/100	–	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F006	25	32	2304	–	16	UART, SMBus, SPI	4	5	20,0	12/8/100	–	12/2	+	+	2	–	–	48-pin 9x9 TQFP
C8051F007	25	32	2304	–	8	UART, SMBus, SPI	4	5	20,0	12/4/100	–	12/2	+	+	1	–	–	32-pin 9x9 LQFP
C8051F010	20	32	256	–	32	UART, SMBus, SPI	4	5	20,0	10/8/100	–	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F011	20	32	256	–	16	UART, SMBus, SPI	4	5	20,0	10/8/100	–	12/2	+	+	2	–	–	48-pin 9x9 TQFP
C8051F012	20	32	256	–	8	UART, SMBus, SPI	4	5	20,0	10/4/100	–	12/2	+	+	1	–	–	32-pin 9x9 LQFP
C8051F015	25	32	2304	–	32	UART, SMBus, SPI	4	5	20,0	10/8/100	–	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F016	25	32	2304	–	16	UART, SMBus, SPI	4	5	20,0	10/8/100	–	12/2	+	+	2	–	–	48-pin 9x9 TQFP
C8051F017	25	32	2304	–	8	UART, SMBus, SPI	4	5	20,0	10/4/100	–	12/2	+	+	1	–	–	32-pin 9x9 LQFP
Семейство C8051F01x																		
C8051F018	25	16	1280	–	32	UART, SMBus, SPI	4	5	20,0	10/8/100	–	–	+	+	2	–	–	64-pin 12x12 TQFP
C8051F019	25	16	1280	–	16	UART, SMBus, SPI	4	5	20,0	10/8/100	–	–	+	+	2	–	–	48-pin 9x9 TQFP
Семейство C8051F02x																		
C8051F020	25	64	4352	+	64	2 UARTs, SMBus, SPI	5	5	20,0	12/8/100	8/8/500	12/2	+	+	2	–	–	100-pin 16x16 TQFP
C8051F021	25	64	4352	+	32	2 UARTs, SMBus, SPI	5	5	20,0	12/8/100	8/8/500	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F022	25	64	4352	+	64	2 UARTs, SMBus, SPI	5	5	20,0	10/8/100	8/8/500	12/2	+	+	2	–	–	100-pin 16x16 TQFP
C8051F023	25	64	4352	+	32	2 UARTs, SMBus, SPI	5	5	20,0	10/8/100	8/8/500	12/2	+	+	2	–	–	64-pin 12x12 TQFP
Семейство C8051F12x																		
C8051F120	100	128	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	12/8/100	8/8/500	12/2	+	+	2	–	16x16 MAC	100-pin 16x16 TQFP
C8051F121	100	128	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	12/8/100	8/8/500	12/2	+	+	2	–	16x16 MAC	64-pin 12x12 TQFP
C8051F122	100	128	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	8/8/500	12/2	+	+	2	–	16x16 MAC	100-pin 16x16 TQFP
C8051F123	100	128	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	8/8/500	12/2	+	+	2	–	16x16 MAC	64-pin 12x12 TQFP
C8051F124	50	128	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	12/8/100	8/8/500	12/2	+	+	2	–	–	100-pin 16x16 TQFP
C8051F125	50	128	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	12/8/100	8/8/500	12/2	+	+	2	–	–	64-pin 12x12 TQFP
C8051F126	50	128	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	8/8/500	12/2	+	+	2	–	–	100-pin 16x16 TQFP
C8051F127	50	128	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	8/8/500	12/2	+	+	2	–	–	64-pin 12x12 TQFP
Семейство C8051F06x																		
C8051F064	25	64	4352	+	59	2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	–	–	–	+	3	–	–	100-pin 16x16 TQFP
C8051F065	25	64	4352	–	24	2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	–	–	–	+	1	–	–	64-pin 12x12 TQFP
C8051F066	25	32	4352	+	59	2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	–	–	–	+	1	–	–	100-pin 16x16 TQFP
C8051F067	25	32	4352	–	24	2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	–	–	–	+	1	–	–	64-pin 12x12 TQFP
Семейство C8051F35x																		
C8051F350	50	8	768	–	17	UART, SMBus, SPI	4	3	2,0	8/24/2001	–	8/2	+	+	1	–	–	32-pin 9x9 LQFP
C8051F351	50	8	768	–	17	UART, SMBus, SPI	4	3	2,0	8/24/2001	–	8/2	+	+	1	–	–	28-pin 5x5 QFN
C8051F352	50	8	768	–	17	UART, SMBus, SPI	4	3	2,0	8/16/2001	–	8/2	+	+	1	–	–	32-pin 9x9 LQFP
C8051F353	50	8	768	–	17	UART, SMBus, SPI	4	3	2,0	8/16/2001	–	8/2	+	+	1	–	–	28-pin 5x5 QFN

Таблица 2. Основные технические данные микроконтроллеров общего применения

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность	Второй аналого-цифровой преобразователь	Цифро-аналоговые преобразователи	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Семейство C8051F13x																		
C8051F130	100	128	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	-	-	+	-	2	-	16x16 MAC	100-pin 16x16 TQFP
C8051F131	100	128	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	-	-	+	-	2	-	16X16 MAC	64-pin 12x12 TQFP
C8051F132	100	64	8448	+	64	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	-	-	+	-	2	-	16X16 MAC	100-pin 16x16 TQFP
C8051F133	100	64	8448	+	32	2 UARTs, SMBus, SPI	5	6	2,0	10/8/100	-	-	+	-	2	-	16X16 MAC	64-pin 12x12 TQFP
Семейство C8051F2xx																		
C8051F206	25	8	1280	-	32	UART, SPI	3	-	20,0	12/32/100	-	-	-	-	2	-	-	48-pin 9x9 TQFP
C8051F220	25	8	256	-	32	UART, SPI	3	-	20,0	8/32/100	-	-	-	-	2	-	-	48-pin 9x9 TQFP
C8051F221	25	8	256	-	22	UART, SPI	3	-	20,0	8/32/100	-	-	-	-	2	-	-	32-pin 9x9 LQFP
C8051F226	25	8	1280	-	32	UART, SPI	3	-	20,0	8/32/100	-	-	-	-	2	-	-	48-pin 9x9 TQFP
C8051F230	25	8	256	-	32	UART, SPI	3	-	20,0	-	-	-	-	-	2	-	-	48-pin 9x9 TQFP
C8051F231	25	8	256	-	22	UART, SPI	3	-	20,0	-	-	-	-	-	2	-	-	32-pin 9x9 LQFP
C8051F236	25	8	1280	-	32	UART, SPI	3	-	20,0	-	-	-	-	-	2	-	-	48-pin 9x9 TQFP

Таблица 3. Основные технические данные малоразмерных микроконтроллеров

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность	Второй аналого-цифровой преобразователь	Цифро-аналоговые преобразователи: разрядность (бит)/число каналов	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Семейство C8051F3xx																		
C8051F300	25	8	256	-	8	UART, SMBus	3	3	2,0	8/8/500	-	-	+	-	1	-	-	11-pin 3x3 QFN
C8051F301	25	8	256	-	8	UART, SMBus	3	3	2,0	-	-	-	-	-	1	-	-	11-pin 3x3 QFN
C8051F302	25	8	256	-	8	UART, SMBus	3	3	20,0	8/8/500	-	-	+	-	1	-	-	11-pin 3x3 QFN
C8051F303	25	8	256	-	8	UART, SMBus	3	3	20,0	-	-	-	-	-	1	-	-	11-pin 3x3 QFN
C8051F304	25	4	256	-	8	UART, SMBus	3	3	20,0	-	-	-	-	-	1	-	-	11-pin 3x3 QFN
C8051F305	25	2	256	-	8	UART, SMBus	3	3	20,0	-	-	-	-	-	1	-	-	11-pin 3x3 QFN
Семейство C8051F31x																		
C8051F310	25	16	1280	-	29	UART, SMBus, SPI	4	5	2,0	10/21/200	-	-	+	-	2	-	-	32-pin 9x9 LQFP
C8051F311	25	16	1280	-	25	UART, SMBus, SPI	4	5	2,0	10/17/200	-	-	+	-	2	-	-	28-pin 5x5 QFN
C8051F312	25	8	1280	-	29	UART, SMBus, SPI	4	5	2,0	10/21/200	-	-	+	-	2	-	-	32-pin 9x9 LQFP
C8051F313	25	8	1280	-	25	UART, SMBus, SPI	4	5	2,0	10/17/200	-	-	+	-	2	-	-	28-pin 5x5 QFN
C8051F314	25	8	1280	-	29	UART, SMBus, SPI	4	5	2,0	-	-	-	-	-	2	-	-	32-pin 9x9 LQFP
C8051F315	25	8	1280	-	25	UART, SMBus, SPI	4	5	2,0	-	-	-	-	-	2	-	-	28-pin 5x5 QFN
Семейство C8051F33x																		
C8051F330	25	8	768	-	17	UART, SMBus, SPI	4	3	2,0	10/16/200	-	10/1	+	+	1	-	-	20-pin 4x4 QFN
C8051F330D	25	8	768	-	17	UART, SMBus, SPI	4	3	2,0	10/16/200	-	10/1	+	+	1	-	-	20-pin 4x4 DIP
C8051F331	25	8	768	-	17	UART, SMBus, SPI	4	3	2,0	-	-	-	-	-	1	-	-	20-pin 4x4 QFN
C8051F332	25	4	768	-	17	UART, SMBus, SPI	4	3	2,0	10/16/200	-	-	+	+	1	-	-	20-pin 4x4 QFN
C8051F333	25	4	768	-	17	UART, SMBus, SPI	4	3	2,0	-	-	-	-	-	1	-	-	20-pin 4x4 QFN
C8051F334	25	2	768	-	17	UART, SMBus, SPI	4	3	2,0	10/16/200	-	-	+	+	1	-	-	20-pin 4x4 QFN
C8051F335	25	2	768	-	17	UART, SMBus, SPI	4	3	2,0	-	-	-	-	-	1	-	-	20-pin 4x4 QFN

Группа включает в себя три модели микросхем. Основные параметры этой группы приведены в таблице 6.

Совсем недавно появилось ещё одно специфическое семейство микроконтроллеров питания Si825x. Семейство содержит 6 моделей. Основные параметры этой группы приведены в таблице 7.

Микроконтроллеры питания семейства Si825x имеют x51-совместимое модифицированное вычисли-

тельное ядро CIP-51, такое же, как у других семейств микроконтроллеров фирмы SiLabs, обеспечивающее пиковую производительность до 50 MIPS. Все модели микроконтроллеров имеют 32 Кб или 16 Кб Flash-памяти программ/данных и 12-разрядный 8-канальный аналого-цифровой преобразователь. Заложена возможность загрузки программ с помощью встроенного программного загрузчика. Семейство имеет

встроенный температурный датчик и источник опорного напряжения. В некоторых микроконтроллерах есть встроенный высокоскоростной программируемый компаратор. Описываемые микроконтроллеры оснащены последовательными интерфейсами SMBus (I2C) и UART. Кроме этого, в состав цифровой периферии также входят четыре универсальных 16-битных таймера/счётчика, трёхканальный программируемый счёт-

Таблица 4. Основные технические данные микроконтроллеров с интерфейсом CAN

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Кол. линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность	Второй аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность	Цифро-аналоговые преобразователи: разрядность (бит)/число каналов	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Семейство C8051F04x																		
C8051F040	25	64	4352	+	64	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	12/13/100	8/8/500	12/2	+	+	3	-	60V PGA	100-pin 16x16 TQFP
C8051F041	25	64	4352	+	32	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	12/13/100	8/8/500	12/2	+	+	3	-	60V PGA	64-pin 12x12 TQFP
C8051F042	25	64	4352	+	64	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	8/8/500	12/2	+	+	3	-	60V PGA	100-pin 16x16 TQFP
C8051F043	25	64	4352	+	32	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	8/8/500	12/2	+	+	3	-	60V PGA	64-pin 12x12 TQFP
C8051F044	25	64	4352	+	64	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	-	-	+	+	3	-	60V PGA	100-pin 16x16 TQFP
C8051F045	25	64	4352	+	32	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	-	-	+	+	3	-	60V PGA	64-pin 12x12 TQFP
C8051F046	25	32	4352	+	64	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	-	-	+	+	3	-	60V PGA	100-pin 16x16 TQFP
C8051F047	25	32	4352	+	32	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	10/13/100	-	-	+	+	3	-	60V PGA	64-pin 12x12 TQFP
Семейство C8051F06x																		
C8051F060	25	64	4352	+	59	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	10/8/200	12/2	+	+	3	-	-	100-pin 16x16 TQFP
C8051F061	25	64	4352	-	24	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	10/8/200	12/2	+	+	3	-	-	64-pin 12x12 TQFP
C8051F062	25	64	4352	+	59	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	10/8/200	12/2	+	+	3	-	-	100-pin 16x16 TQFP
C8051F063	25	64	4352	-	24	CAN2.0B, 2 UARTs, SMBus, SPI	5	6	2,0	16/2/1000	10/8/200	12/2	+	+	3	-	-	64-pin 12x12 TQFP

Таблица 5. Основные технические данные микроконтроллеров с интерфейсом USB

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность (ksps)	Второй аналого-цифровой преобразователь	Цифро-аналоговые преобразователи	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Семейство C8051F32x																		
C8051F320	25	16	2304	-	25	USB 2.0, UART, SMBus, SPI	4	5	1,5	10/17/200	-	-	+	+	2	+	-	32-pin 9x9 LQFP
C8051F321	25	16	2304	-	21	USB 2.0, UART, SMBus, SPI	4	5	1,5	10/13/200	-	-	+	+	2	+	-	28-pin 5x5 QFN

чик/массив PCA для общих целей или для организации дополнительных ШИМ-выходов, а также два умощнённых однобайтных порта ввода/вывода. Кроме описанных общесистемных узлов, позволяющих использовать модели этого семейства в качестве универсальных микроконтроллеров, имеются также специальные узлы для эффективной организации систем питания (функций управления конверторами), называемые «сигнальным процессором». В состав этих узлов входит 6-битный аналого-цифровой преобразователь с дифференциальными входами и узел обновления выходных результатов, работающий на постоянной частоте 10 МГц (независимо от программного обеспечения), петлевой фильтр, ПИД-регулятор, двухпроходный фильтр, высокоэффективный ШИМ с независимыми фазовыми выходами (до 6), узел программируемого аппаратного ограничения импульсных токов и узел

программируемой аппаратной защиты от перегрузок.

Как уже было сказано выше, существуют и другие классификации микроконтроллеров фирмы SiLabs [3, 4]. Например, по времени выпуска (и соответственно, особенностям структуры и архитектуры) микроконтроллеры подразделяются на 2 поколения: первое поколение объединяет семейства F0xx, F01x, F02x, F2xx и F30x; второе поколение – остальные микроконтроллеры.

Ещё одним критерием для классификации микроконтроллеров фирмы является организация так называемых регистров специальных функций – SFR (Special Function Registers) – массива регистров, через которые вычислительное ядро микроконтроллеров имеет доступ ко всем периферийным (по отношению к ядру) подсистемам. Дело в том, что в ходе разработки новых семейств микроконтроллеров специалисты фирмы SiLabs постоянно

модифицировали их архитектуру, расширяя набор встроенных периферийных подсистем и соответственно изменяя структуру SFR-регистров. При этом количество используемых SFR-регистров соответственно увеличивалось. Так, для самого маленького из микроконтроллеров семейства F30x количество SFR-регистров составляло 65 (50% от стандартной SFR-карты), а для одного из наиболее мощных семейств F06x – 172 (134%). Естественно, что в этом случае разработчики фирмы вынуждены были изменить размеры SFR-карты и впервые применили механизм многостраничной SFR-карты. К семействам с многостраничной SFR картой относятся семейства F04x, F06x, F12x и F13x. В них используются особые приёмы программирования, и проектирование систем на базе этих микроконтроллеров считается более сложным [4].

Микроконтроллеры фирмы SiLabs также подразделяются в зависимо-

Таблица 6. Основные технические данные интерфейсных микросхем

Тип	Пиковая производительность, MIPS	Flash-память программ, бит	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Количество каналов PCA	Встроенный генератор	Первый аналого-цифровой преобразователь	Второй аналого-цифровой преобразователь	Цифро-аналоговые преобразователи	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
CP2101	25	512, EEPROM	1000	–	13	UART to USB Bridge	–	–	+	–	–	–	–	–	–	+	–	28-pin 5x5 QFN
CP2102	25	1024, EEPROM	1000	–	13	UART to USB Bridge	–	–	+	–	–	–	–	–	–	+	–	28-pin 5x5 QFN
CP2103	25	1024, EEPROM	1000	–	13	UART to USB Bridge	–	–	+	–	–	–	–	–	–	+	–	28-pin 5x5 QFN

Таблица 7. Основные технические данные микроконтроллеров питания

Тип	Пиковая производительность, MIPS	Flash-память программ, Кб	Оперативная память, байт	Интерфейс внешней памяти	Количество линий ввода/вывода	Последовательные интерфейсы	Количество таймеров	Наличие каналов PCA	Разброс частоты встроенного генератора, %	Первый аналого-цифровой преобразователь: разрядность (бит)/число каналов/производительность (ksps)	Второй аналого-цифровой преобразователь (разрядность (бит)/производительность (ksps))	Температурный датчик	Источник опорного напряжения	Аналоговые компараторы	Регулятор напряжения	Дополнительные возможности	Корпус
Si8250-IM	50	32	1280	–	16	UART, SMBus	4	+	2,0	12/8/100	6/10	+	+	1	–	6 DPWM	28-pin 5x5 QFN
Si8250-IQ	50	32	1280	–	16	UART, SMBus	4	+	2,0	12/8/100	6/10	+	+	1	–	6 DPWM	32-pin 9x9 LQFP
Si8251-IM	50	16	1280	–	16	UART, SMBus	4	+	2,0	12/8/100	6/10	+	+	1	–	6 DPWM	28-pin 5x5 QFN
Si8251-IQ	50	16	1280	–	16	UART, SMBus	4	+	2,0	12/8/100	6/10	+	+	1	–	6 DPWM	32-pin 9x9 LQFP
Si8252-IM	50	16	1280	–	16	SMBus	4	+	2,0	12/8/100	6/10	+	+	–	–	3 DPWM	28-pin 5x5 QFN
Si8252-IQ	50	16	1280	–	16	SMBus	4	+	2,0	12/8/100	6/10	+	+	–	–	3 DPWM	32-pin 9x9 LQFP

сти от количества линий ввода/вывода (портов ввода/вывода) на: многопортовые (у которых имеются модели с количеством портов более 4) – F02x, F04x, F06x, F12x и F13x; стандартные (у которых число портов базовой модели равно 4) – F0xx, F01x и F2xx; и малопортовые (с числом портов менее 4) – F30x, F31x, F32x, F33x и F35x.

Кроме этого, обычно говорят, что существуют микроконтроллеры SiLabs стандартного быстродействия (20...25 MIPS) – F0xx, F01x, F02x, F04x, F06x, F2xx, F30x, F31x, F32x и F33x; повышенного быстродействия (до 50 MIPS) – F124 – F127, F35x, Si825x; и высокого быстродействия (до 100 MIPS) – F120 – F123, F13x.

Таким образом, мы рассмотрели современные модели микроконтроллеров фирмы SiLabs. Имеется ряд сообщений и о ближайших планах фирмы SiLabs, например, на сайте [21] приведена диаграмма, отражающая выпускаемые и перспективные семейства. В приведённом источнике указывается, что планируются к выпуску ряд новых оригинальных изделий, таких как однократно программируемые микроконтроллеры, микроконтроллеры с расширенным (автомобильным) температурным диапазоном, микроконтроллеры сверхнизкого потребления, микроконтроллеры с интерфейсом USB, но без аналого-цифрового преобразователя, интерфейсные микросхемы UART – Ethernet, микроконтроллеры с беспроводным интерфейсом ZigBee. Видимо, будут модифицироваться и выпускаемые семейства микроконтроллеров.

В заключение отметим, что на сегодняшний день микроконтроллеры фирмы Silicon Laboratories:

- имеют наилучшие аналоговые подсистемы, включающие аналого-цифровые и цифро-аналоговые преобразователи, аналоговые мультиплексоры, программируемые усилители, источники опорного напряжения, масштабирующие узлы кодов аналого-цифровых и цифро-аналоговых преобразователей, аналоговые компараторы питания, линейные регуляторы напряжения и мониторы питания;
- имеют наиболее богатую цифровую периферию, включающую один или два последовательных интерфейса UART, интерфейсы

SMBus (I²C), SPI, USB, CAN, параллельные аппаратные интерфейсы внешней памяти, охранный таймер WDT, от 3 до 6 каналов программируемого счётчика-массива PCA, расширенную систему прерываний (до 22 векторов прерываний), большой набор таймеров и тактовых генераторов. Некоторые модели имеют также аппаратные умножители чисел;

- имеют максимальную производительность среди 8-разрядных x51-совместимых микроконтроллеров (25...100 MIPS);
- имеют малое энергопотребление (0,3...0,6 мА/MIPS) и низкое напряжение питания (2,7...3,6 В);
- имеют широкий диапазон рабочих температур (–40...+85°C);
- выпускаются в сверхнизких малогабаритных корпусах TQFP, LQFP и MLP с размерами от 16 × 16 мм (TQFP-100) до 3 × 3 мм (MLP-11).

Таким образом, микроконтроллеры фирмы Silicon Laboratories являются идеальным выбором для широкого спектра микроконтроллерных изделий.

ЛИТЕРАТУРА

1. <http://www.silabs.com>.
2. <http://www.cygnal.com>.
3. Николайчук О. X51-совместимые микроконтроллеры фирмы Silicon Laboratories. М.: СКМЕН, 2004.
4. Николайчук О. Анализ SFR-совместимости микроконтроллеров фирмы SiLabs. Схемотехника. 2004, № 3 – 2005, № 11. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F0xx.pdf.
6. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F01x.pdf.
7. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F02x.pdf.
8. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F12x-13x.pdf.
9. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F06x.pdf.
10. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Precision_Mixed-Signal/en/C8051F35x.pdf.
11. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/General_Purpose/en/C8051F2xx.pdf.
12. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Small_Form_Factor/en/C8051F30x.pdf.
13. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Small_Form_Factor/en/C8051F31x.pdf.
14. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Small_Form_Factor/en/C8051F33x.pdf.
15. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/CAN/en/C8051F04x.pdf.
16. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/USB/en/C8051F32x.pdf.
17. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Interface/en/cp2101.pdf.
18. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Interface/en/cp2102.pdf.
19. https://www.silabs.com/public/documents/tpub_doc/dsheet/Microcontrollers/Interface/en/cp2103.pdf.
20. http://www.silabs.com/public/documents/tpub_doc/dsheet/Digital_Power/Digital_Power/en/Si8250.pdf.
21. <http://www.efo.ru/doc/Silabs/Silabs.pl?1163>.





SILICON LABORATORIES

Семейство микроконтроллеров C8051Fxx компании Silicon Laboratories оптимально подходит для построения устройств требующих высокой производительности, точности измерений, большой степени интеграции и малого потребления.

Микроконтроллеры C8051Fxxx SILICON LABORATORIES включают:

- производительность до 100 MIPS
- энергонезависимая FLASH-память от 2 Кб до 128 Кб
- встроенная оперативная память до 8448 Кбайт
- конвейерная архитектура
- 16x16 двухтактный умножитель. аккумулятор
- встроенный CAN Bus 2.0B контроллер
- встроенный USB 2.0 до 12 Мбс SLAVE контроллер
- параллельный интерфейс для внешней памяти
- многоканальные 16-разрядные АЦП, ск-ть преобразования 1Мпс
- и многое другое



г. Москва, Ул. Усиевича 24/2, Тел./ Факс: (095) 787-4805
www.atos.ru info@atos.ru

Сверхэкономичные 16-разрядные микроконтроллеры фирмы Cyan Technology

Компания Cyan Technology, Великобритания (www.cyantechnology.com), предлагает производственные сверхэкономичные 16-разрядные микроконтроллеры с развитой периферией в комплекте с современными средствами поддержки разработки новых устройств. Компания использует оригинальный подход в политике продвижения своей продукции. Вместо наращивания номенклатуры изделий, отличающихся друг от друга техническими параметрами (объемом памяти, количеством портов, различным сочетанием аналоговой периферии и т.п.) и, соответственно, ценой, как это делают широко известные микроконтроллерные фирмы, Cyan разработал всего несколько модификаций универсальных микроконтроллеров с техническими параметрами «на все случаи жизни», привлекательные по цене. Микроконтроллер Cyan может использоваться как для достаточно сложных разработок, так и для относительно простых конструкций, а производитель, заказывая большее количество микроконтроллеров одной номенклатуры, выигрывает в цене и дополнительно экономит на логистике.

ОБЩЕЕ ОПИСАНИЕ БАЗОВОГО МИКРОКОНТРОЛЛЕРА ECOG1 ОТ ФИРМЫ CYAN

Сверхэкономичный 16-разрядный микроконтроллер eCOG1™ с Flash-памятью программ обладает развитой периферией, встроенными модулями управления памятью и интерфейсами, а также возможностью внутрисхемного программирования и отладки. Основная сфера применения микроконтроллеров семейства eCOG1™ – рынок телекоммуникаций. Это идеальное решение для нового поколения устройств, использующих Ethernet, Bluetooth или WiFi-интерфейсы. Круг применений данного микроконтроллера чрезвычайно широк, но наиболее перспективно его использование в удаленных системах сбора телеметрической информации, портативных измерительных приборах, PDA, электронных кассовых аппаратах, рекордерах данных, системах разграничения доступа и других интеллектуальных приложениях. И, как положено классу микроконтроллеров, призванных занять почетное место на рынке встраиваемых приложений, он сопровождается полнофункциональным недорогим отладочным моду-

лем и программно-аппаратным комплексом CyanIDE™.

ОСНОВНЫЕ ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ МИКРОКОНТРОЛЛЕРА ECOG1

Ядро микроконтроллера (CPU):

- полноценное RISC-ядро;
- адресуемая память до 32 Мб;
- гарвардская архитектура;
- шина данных 16 разрядов, 25 МГц.

Flash-память программ:

- 64 Кб Flash-памяти программ организованы в $32\text{K} \times 16$ слов;
- память разбита на 8 блоков с индивидуальной защитой от чтения/записи;
- время сохранности данных в памяти программ не менее 100 лет;
- минимальный стираемый блок 256 байт;
- количество перезаписей более 200 тысяч раз;
- одно напряжение питания для питания, записи и стирания Flash-памяти программ.

Сверхнизкое энергопотребление:

- 400 нА в режиме Standby (CPU остановлен);
- 10,1 мкА при тактовой частоте 16 кГц;
- 1 мА при тактовой частоте 25 МГц.

Блок управления памятью (MMU):

- встроенный модуль MMU поддерживает реализацию виртуальной памяти;
- модуль MMU адресует до 32 Мб встроенной или внешней памяти со смешанной адресацией.

Аналоговая периферия:

- встроенный 12-разрядный АЦП;
- встроенный датчик температуры;
- встроенный монитор напряжения питания.

Кэш памяти программ:

- встроенный кэш (2 Кб) существенно повышает экономичность;
- кэш может быть использован как память данных.

Последовательные интерфейсы:

- 2 USART;
- 2 UART;
- I²C;
- SPI (режимы master и slave);
- ISO 7816 Smart Card интерфейс;
- IR/IrDA-совместимый интерфейс с поддержкой ASK, PM, PPM кодировок.

Тактирование:

- 14 индивидуальных режимов тактирования;
- каждый блок может тактироваться индивидуально от 500 Гц до системной тактовой частоты;
- встроенный PLL генерирует частоты 25 и 100 МГц при тактировании от 32 кГц или 5 МГц соответственно;
- выход из режима Sleep по прерыванию;
- любая периферия может быть остановлена.

Отладчик eICE:

- внутрисхемный порт отладки позволяет производить отладку в режиме реального времени с неограниченным числом точек останова;
- состояние микроконтроллера отображается в окнах отладчика в режиме реального времени.

Интерфейс с внешней памятью (EMI):

- конфигурируемый интерфейс с внешней памятью позволяет прямое обращение к внешней SDRAM, другим типам памяти, микроконтроллерам и периферии;
- поддержка режимов big-endian или little-endian;
- обращение в внутренней памяти и I/O-регистрам с использованием или без использования DMA.

ОЗУ:

- 4 Кб ОЗУ могут быть использованы для хранения данных или кода программы.

Корпусные исполнения:

- eCOG1k: 128-выводной корпус LQFP с шагом выводов 0,4 мм, 88 цифровых линий ввода/вывода, 29 линий ввода/вывода могут быть источниками внешних прерываний;
- µCOG1m: 81-выводной корпус LFBGA с шагом выводов 0,8 мм, площадь 8 мм², 60 цифровых линий ввода/вывода, 29 линий ввода/вывода могут быть источниками внешних прерываний.

ПРОГРАММНО-АППАРАТНЫЙ ОТЛАДОЧНЫЙ КОМПЛЕКС ДЛЯ МИКРОКОНТРОЛЛЕРОВ ECOG1

В состав программно-аппаратного отладочного комплекса Eval1-EU входят насыщенная интерфейсными и индикаторными средствами аппаратная часть и интегрированная программная среда CyaniDE, которая позволяет разрабатывать, конфигурировать, конструировать, тестировать и отлаживать любые разработки с использованием микроконтроллеров Cyap, не нуждаясь в каких-либо дополнительных средствах. Кроме полноточности, интересной особенностью данных средств является графический интерфейс, позволяющий графическими средствами в кратчайшие сроки конфигурировать периферию, что значительно снижает время разработки новых устройств, избавляя специалиста от изучения особенностей программирования периферии.

В состав программной части входят:

- полнофункциональный компилятор ANSI C;

- ассемблер;
- линкер;
- все необходимые библиотеки языка C;
- симулятор;
- внутрисхемный программатор;
- внутрисхемный эмулятор/отладчик.

В состав аппаратной части входят:

- микроконтроллер eCOG1;
- контроллер 10/100 BaseT Ethernet;
- 8 Мб SDRAM;
- символьный ЖКИ 16 знаков × 2 строки;
- пьезоизлучатель;
- 4 разноцветных светодиода;
- 3 порта RS-232;
- разъём для внутрисхемного программирования и отладки;
- все выводы микроконтроллера выведены на разъёмы;
- макетное поле;
- все необходимые соединители и источник питания.

ООО «АТОС компонент»

+7 (095) 787-4805

<http://www.atos.ru>

info@atos.ru

Новости мира News of the World Новости мира

Фирма Vishay анонсирует серию высокоскоростных 10 MBd оптронов SFHxxT в корпусе SOIC-8. Диапазон рабочих температур -40...+100 °C. Коэффициент CMR до 10000 В/мкс, типовое искажение ширины импульса (PWD) 2,9 нс, время распространения 50 нс, в том числе нарастания 23 нс и спада 7 нс.

www.vishay.com

Texas Instruments презентовала прецизионный КМОП операционный усилитель с диапазоном 20 МГц. ОУ выполнен по новой технологии e-trim. ОРА727 может использоваться при построении активных фильтров, трансимпедансных усилителей, медицинских приборов, аудиоусилителей и измерительных устройств. ОУ характеризуется минимальным напряжением смещения нуля 150 мкВ и малым температурным коэффициентом 1,5 мкВ/°C, скорость нарастания выходного напряжения 30 В/мкс. Диапазон питающих напряжений 4...12 В. Потребляемый ток до 6 мкА. Диапазон рабочих температур -55...+125°C. ОРА727 и ОРА728 выпускается в корпусах MSOP-8 и DFN-8 (3 × 3 мм).

www.ti.com

Компания Epcos представила новую серию миниатюрных танталово-полимерных чип-конденсаторов, способных работать в диапазоне температур до +125 °C. Серия B4529W предназначена к использованию в миниатюрных импульсных источниках питания с высокой плотностью размещения активных и пассивных элементов на печатной плате, где температура может превышать 100°C. Новые конденсаторы выпускаются в корпусах с размерами D и E. Диапазон емкостей лежит в пределах 100...680 мкФ, диапазон рабочих напряжений 2,5...10 В, ESR не превышает 35 мкОм.

www.epcos.com

Фирма Vishay выпустила серию высокоточных SMD-резисторов, изготовленных по технологии Bulk Metal Z-foil. Резисторы серии VSMP1206 имеют мощность 300 мВт при 70 °C и долговременную стабильность 0,01% (0,005% для 200 мВт). Выпускается линейка в диапазоне 10 Ом...30 кОм с точностью ±0,01%. Внешние габариты изделия 3,2 × 1,57 × 0,64 мм.

www.vishay.com

ON Semiconductor изготовила кремниевый диод Шоттки с напряжением пробоя 250 В и током насыщения 40 А, предназначенный для использования в плазменных излучателях, источниках питания и автомобильных системах. Одновременно фирма расширила представление 200-вольтных диодов Шоттки двумя новыми моделями, выполненными в корпусах типа SMC: MBRS4201 и MBRS3201 с током насыщения соответственно 4 А и 3 А.

Новый диод MBR40250 имеет напряжение насыщения менее 1 В (тип. 0,8 В) и ток утечки 50 мкА. Тепловое сопротивление 2 °C/Вт. Диапазон рабочих температур -65...+ 150 °C. Выпускается в корпусе TO-220.

www.onsemi.com

Фирма Fairchild разработала наименьший MOSFET-транзистор с допустимым постоянным током, превышающим 1 А. Транзистор изготовлен в сверхминиатюрном корпусе SuperSot-6 FLMP (Flip-chip in a Leaded Molded Package) площадью 9 кв. мм и высотой 0,8 мм.

www.fairchildsemi.com

LPC: семейство «маленьких» микроконтроллеров фирмы Philips

Андрей Сошкин (Московская обл.), Андрей Мамонтов (Москва)

В статье детально рассказывается о структуре микроконтроллеров семейства LPC фирмы Philips. Описаны дополнительные SFR-регистры, введённые в этом семействе, и даны рекомендации по работе с ними. Приведены фрагменты программ.

ВВЕДЕНИЕ

Современный отечественный разработчик ориентируется в основном на импортную элементную базу, которая стараниями многочисленных дистрибьюторов стала весьма доступной. Жёсткая конкуренция заставляет фирмы – производители микросхем выпускать всё более функциональные и экономичные продукты. Область же микроконтроллеров (МК) обладает некоторой инерционностью, которая обусловлена необходимостью наличия некоторой материальной и интеллектуальной платформы у каждого разработчика микроконтроллерных

устройств; далеко не все отечественные разработчики могут позволить себе наиболее современные, а значит, и недешёвые платформы.

Семейство 51 МК имеет давнюю историю, и новые разработки фирмы Philips должны вызвать несомненный интерес у отечественных проектировщиков, – ведь для работы с ним необходима лишь небольшая модернизация имеющейся платформы, но при этом возможен качественный «скачок» в создании конкурентоспособных приборов.

Выбор типа МК для решения конкретной задачи определяется рядом разнообразных факторов, основные

из которых – особенности архитектуры, открытость наработанного программного обеспечения, доступность и качество среды проектирования и отладки, конструктивное исполнение, относительное (в классе аналогичных) быстродействие и энергопотребление.

В области 8-разрядных микроконтроллеров есть три конкурирующие друг с другом ветви. Это семейства 51-, PIC- и AVR-микроконтроллеров. Все они призваны решать схожие задачи, и весь вопрос заключается в том, насколько оптимально данная задача решается тем или иным из них.

Новое семейство 51 МК фирмы Philips позволяет, не расставаясь с материалом, наработанным годами, широко применять микроконтроллеры первой ветви. У каждого представителя этого семейства есть всё, чем обладает стандартный 51 МК, кроме количества выведенных на ножки микросхемы портов ввода/вывода (ножек всего восемь, и две из них использованы для питания МК). Однако и этот недостаток разработчики также попытались компенсировать, предложив ряд функционально отличающихся изделий и трёхкратное совмещение различных функций на выводах МК.

Главная особенность новых МК P89LPC901...908¹ – это маленький корпус SOIC-8, что в совокупности с другими достоинствами позволяет провозгласить лозунг: «микроконтроллеры везде». Структурная схема МК P89LPC901 показана на рисунке 1.

Необходимость управления конфигурацией выводов вызвала появление в памяти МК многочисленных новых регистров специальных функций – SFR. Изучение возможностей МК фактически эквивалентно задаанию взаимосвязей, устанавливаемых и определяемых этими регистрами, а также их функционального смысла. Функциональные отличия между МК семейства приведены в таблице 1, и, наверное, многие разработчики смогут найти в этом ряду подходящий именно для их целей МК.

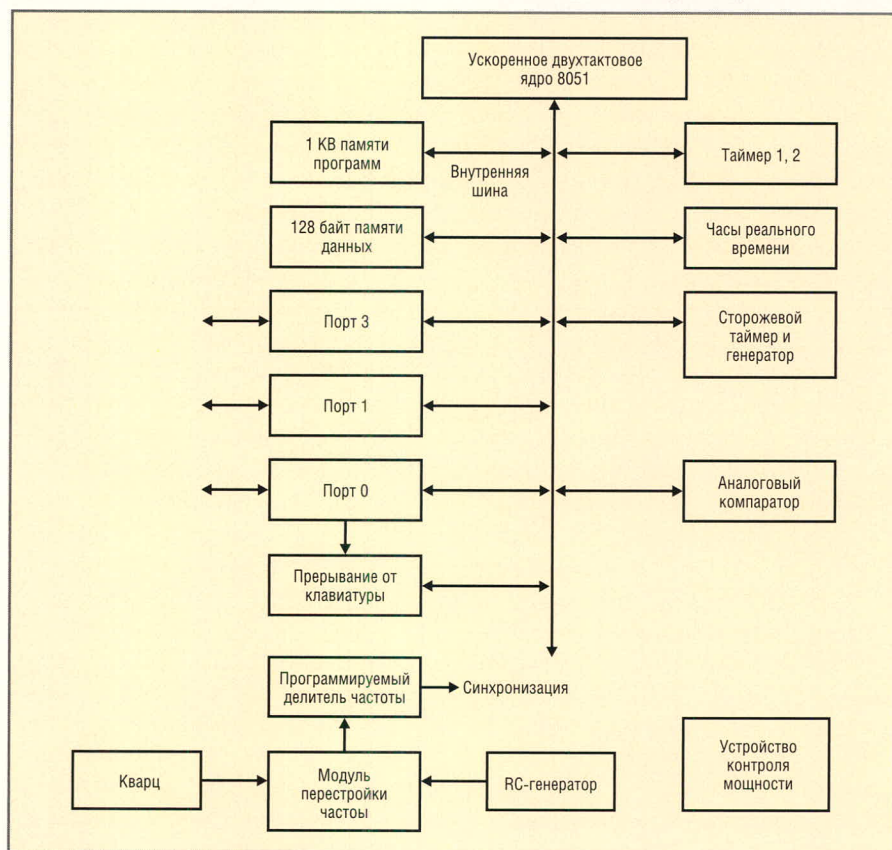


Рис. 1. Структурная схема МК P89LPC901

¹За исключением P89LPC905, который не рассматривается в статье, так как его выпуск только намечается.

Таблица 1. Функциональный состав МК P89LPC901...908

Микроконтроллер P89LPC...	Синхронизация	Таймеры	Аналоговые элементы	Входы вспомогательной клавиатуры	UART
901	Внутренний RC-генератор 7,3728 МГц; внешний кварцевый резонатор до 12 МГц; выход генератора	2 таймера; внешний выход T0	1 компаратор: входы +, –	2 входа	Нет
902	Внутренний RC-генератор 7,3728 МГц	2 таймера	2 компаратора: один – входы +, –; выход; второй – вход +; выход	5 входов	Нет
903	Внутренний RC-генератор 7,3728 МГц	2 таймера	2 компаратора: один – входы +, –; выход; второй – вход +	3 входа	TxD, RxD
904	Внутренний RC-генератор 7,3728 МГц; внешний вход	2 таймера	2 компаратора: один – входы +, –; второй – вход +; АЦП, ЦАП	3 входа	TxD, RxD
906	Внутренний RC-генератор 7,3728 МГц; внешний кварцевый резонатор до 12 МГц; выход генератора	2 таймера	1 компаратор: входы +, –; выход	3 входа	Нет
907	Внутренний RC-генератор 7,3728 МГц	2 таймера; вход/выход T0	1 компаратор: входы +, –; выход	3 входа	TxD
908	Внутренний RC-генератор 7,3728 МГц	2 таймера	1 компаратор: входы +, –; выход	3 входа	TxD, RxD

Общими для микроконтроллеров P89LPC901...908 являются следующие предоставляемые пользователю ресурсы:

- перепрограммируемая Flash-память объемом 1 Кб;
- два 16-разрядных счётчика-таймера;
- 23-битный системный таймер-счётчик (часы реального времени);
- один или два аналоговых компаратора;
- универсальный асинхронный приёмопередатчик (в моделях 901, 902 и 906 отсутствует);
- внутренний RC-генератор 7,3728 МГц;
- питание 2,4...3,6 В с возможностью работы портов с внешними устройствами, имеющими источник питания 5 В;
- шестикратно ускоренное двухтактное ядро 51 семейства;
- режимы уменьшенного энергопотребления;
- контроль кратковременного пропадаания питания;
- последовательное внутрисхемное программирование;
- программная доступность Flash-памяти для энергонезависимого хранения данных;
- возможность защиты кодов программы от несанкционированного копирования;
- сторожевой таймер со встроенным генератором;
- пять перепрограммируемых портов ввода/вывода с повышенной нагрузочной способностью (до 20 мА) для всех выводов микросхемы; один порт ввода;
- два переключаемых регистра указателя данных (DPTR).

В таблицах 2, 3 перечислены все возможные функции, на выполнение которых могут быть запрограммированы выводы МК P89LPC901...908.

Поскольку МК P89LPC901...904 и P89LPC906...908 различаются расположением выводов питания и сброса, что делает невозможным механический перенос на печатной плате микросхем одной группы на место микросхем другой группы, эти группы МК разнесены в разные таблицы.

ОСОБЕННОСТИ УСТРОЙСТВА МК СЕМЕЙСТВА LPC И ИХ ОТЛИЧИЯ ОТ СЕМЕЙСТВА 51

Организация памяти

Организация памяти МК P89LPC901...908 показана на рисунке 2. Как видно из рисунка, область оперативной памяти не отличается от стандартной памяти 51 семейства,

надо только отметить, что область регистров специальных функций более заполнена. В то же время возможности работы с Flash-памятью значительно расширены. Можно стереть любой сектор размером 256 байт или страницу размером 16 байт. Функции стирания и записи байта доступны в программе пользователя, что позволяет использовать Flash-память для энергонезависимого хранения данных. Эта операция выполняется при помощи четырёх SFR-регистров: FMCON (регистр управления Flash-памяти), FMDATA (регистр данных Flash-памяти), FMADRL (младший байт адреса Flash-памяти), FMADRH (старший байт адреса Flash-памяти).

Таблица 2. Функциональное назначение выводов МК P89LPC901...904

Вывод	P89LPC901	P89LPC902	P89LPC903	P89LPC904
1	V _{DD}	V _{DD}	V _{DD}	V _{DD}
2	XTAL1/P3.1	P0.2/CIN2A/KBI2	P0.2/CIN2A/KBI2	AD11/P0.2/CIN2A/KBI2
3	CLCOUT/XTAL2/P3.0	P0.0/CMP2/KBI0	P1.1/RxD	P1.1/RxD
4	RST/P1.5	RST/P1.5	RST/P1.5	RST/P1.5
5	P1.2/T0	P0.6/CMP1/KBI6	P1.0/TxD	P1.0/TxD
6	P0.5/CMPREF/KBI5	P0.5/CMPREF/KBI5	P0.5/CMPREF/KBI5	P0.5/CMPREF/KBI5/CLKIN
7	P0.4/CIN1A/KBI4	P0.4/CIN1A/KBI4	P0.4/CIN1A/KBI4	P0.4/CIN1A/KBI4/AD13/DAC1
8	V _{SS}	V _{SS}	V _{SS}	V _{SS}

Таблица 3. Функциональное назначение выводов МК P89LPC906...908

Вывод	P89LPC906	P89LPC907	P89LPC908
1	RST/P1.5	RST/P1.5	RST/P1.5
2	V _{SS}	V _{SS}	V _{SS}
3	P0.6/CMP1/KBI6	P0.6/CMP1/KBI6	P0.6/CMP1/KBI6
4	XTAL1/P3.1	P1.2/T0	P1.1/RxD
5	CLCOUT/XTAL2/P3.0	P1.0/TxD	P1.0/TxD
6	V _{DD}	V _{DD}	V _{DD}
7	P0.5/CMPREF/KBI5	P0.5/CMPREF/KBI5	P0.5/CMPREF/KBI5
8	P0.4/CIN1A/KBI4	P0.4/CIN1A/KBI4	P0.4/CIN1A/KBI4

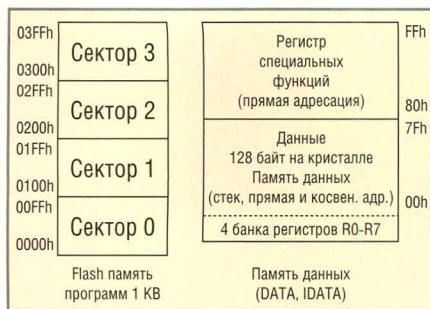


Рис. 2. Организация памяти МК P89LPC901...908

Данная функция даёт возможность реализовать, например, режимы автокалибровки в приборе, выполненном на базе этих МК, позволяя при этом хранить корректирующие коэффициенты. Любая операция перепрограммирования занимает 2 мс. Flash-память допускает не менее 100 тыс. циклов стирания/записи и как минимум десятилетний срок хранения записанной информации.

Ниже приведён пример подпрограммы стирания элементов Flash-памяти.

```
;Ввод:
; R5 = данные для записи (байт)
; R7 = адрес (байт)
;
CONF EQU 6CH
;определение режима работы
WR_ELEM:
    MOV FMADRL,R7
;запись адреса
    MOV FMCON,#CONF
;загрузка режима
    MOV FMDAT,R5
;запись данных
    MOV R7,FMCON
;копирование состояния
;для возврата
    MOV A,R7
;чтение состояния
    ANL A,#0FH
;сохранение четырех младших битов
    JNZ BAD
;анализ ошибки
    CLR C
;отсутствие ошибок
    RET
```

Таблица 4. Конфигурация выводов портов

PxM1.y	PxM2.y	Режим вывода порта
0	0	Квазидвухнаправленный
0	1	Двухтактный
1	0	Только ввод
1	1	Открытый сток

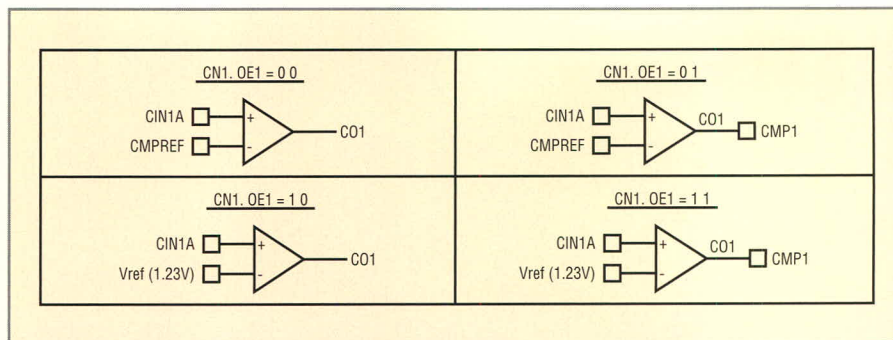


Рис. 3. Варианты конфигурирования выводов компараторов

```
;возврат
BAD:
    SETB C
;наличие ошибки
    RET
;возврат
```

В МК LPC имеются два специальных перепрограммируемых элемента: загрузочный вектор и загрузочный бит состояния. Если этот бит равен 0, запуск программы происходит с нулевого адреса. Это заводская установка. В противном случае в качестве старшего байта используется значение загрузочного вектора.

Защита от несанкционированного чтения предусмотрена для каждого сектора в отдельности. Для программирования МК серии LPC разработана программа Flash Magic, которая доступна на сайте [1].

Порты ввода/вывода

Все порты, кроме P1.5/RST, могут быть перенастроены пользователем. Состояние каждой ножки микроконтроллера определяется индивидуально посредством регистров PxM1, PxM2.y (где x – номер порта; y – номер бита) и PTOAD. Их значения показаны в таблице 4.

Если выводы МК запрограммированы для работы в аналоговом режиме, то цифровые функции блокируются установкой соответствующих битов в регистре PTOAD. Следует учитывать, что после сброса МК к его выводам оказываются вновь подключёнными цифровые функции, поэтому пользователь должен предусмотреть корректную программную установку регистров управления выводами. Уже после выпуска в работе этих микросхем были обнаружены ошибки, которые, к счастью, легко могут быть исправлены программно. А именно: в начале главной программы пользо-

вателя необходимо откорректировать конфигурацию портов ввода/вывода. Все они должны быть установлены в квазидвухнаправленный режим работы. Это достигается посредством нижеприведённого фрагмента программы:

```
ANL    P0M1,#00000000B
ANL    P1M1,#00000000B
ANL    P3M1,#00000000B
```

Аналоговые компараторы

Компараторы могут опрашиваться программно или вызывать прерывание. На выходе компаратора будет присутствовать логическая единица в случае, если напряжение на положительном входе больше, чем на отрицательном. Все режимы работы компаратора задаются в регистре CMP(n), где n – номер компаратора. После установки бита CEn, разрешающего работу компаратора, пользователь должен организовать задержку длительностью 10 мкс. Отрицательный вход может быть подключён к внутреннему опорному напряжению (1,23 В) или к выводу МК. Наличие аналоговых мультиплексоров на входах компараторов позволяет проектировать схемы с минимальным количеством внешних компонентов. Варианты конфигурации компараторов показаны на рисунке 3.

Компараторы могут функционировать при уменьшенном напряжении питания (до 2,4 В). Ниже приведён фрагмент подпрограммы настройки компаратора:

```
CMPINIT:
    MOV PTOAD,#030h
;Отключение цифровых входов для
;работы с аналоговыми значениями:
    CIN, CMPREF
    ANL P0M2,#0CFh
;Реконфигурация порта P0,
;только вход
```



```

    ORL P0M1, #030h
    MOV CMP1, #024h
;Задание режимов работы
;компаратора:
; - отрицательный вход
;с CMPREF-входа микросхемы.
; - Разрешение выхода
;компаратора.
    CALL delay10us
;Задержка старта компаратора
;на 10 мкс
    ANL CMP1, #0Feh
;Обнуление флага прерывания
;компаратора
    SETB EC
;Разрешение прерывания
;от компаратора
;Приоритеты не изменяем
    SETB EA
;Разрешение системного прерывания
    RET
;Возврат в основную программу

```

Синхронизация

Пользователь может выбрать один из нескольких вариантов синхронизации работы МК: от внутреннего резистивного-емкостного (RC) генератора частотой 7,3728 МГц, внешнего генератора или при помощи внешнего кварцевого резонатора (для МК 901 и 906), а также от внутреннего генератора сторожевого таймера (watchdog) с частотой 400 кГц. Вариант синхронизации задаётся при программировании МК в регистре UCFG1 (по умолчанию задана синхронизация от RC-генератора). Работа МК 901 и 906 аппаратно оптимизируется для низких (20...100 кГц), средних (100 кГц...4 МГц) и высоких (4...12 МГц) частот.

Частота внутреннего RC-генератора может быть подстроена при помощи регистра TRIM. Если частота генератора при этом менее 8 МГц, то возможна программная установка бита AUXR1.7, позволяющая уменьшить потребляемую МК мощность.

Частота работы МК может быть уменьшена с помощью регистра DIVM:

$$f_{\text{МК}} = f_{\text{osc}} / 2N,$$

где $N = 0...255$ – содержание регистра DIVM.

Такая особенность позволяет задавать МК режим работы на пониженной частоте, тем самым уменьшая потребляемую мощность. Это может быть полезно, например, при разра-

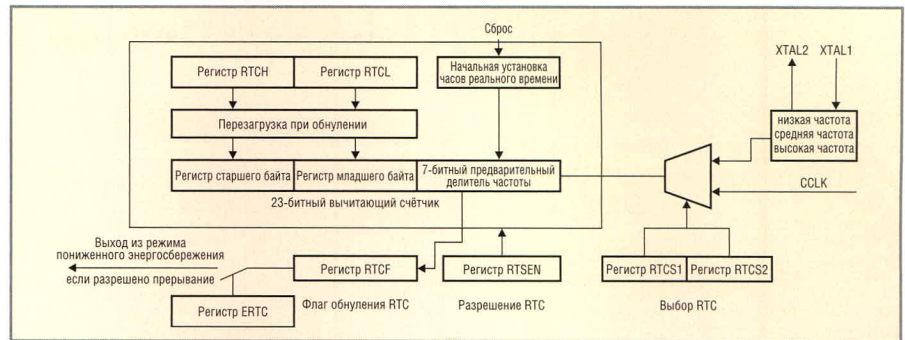


Рис. 4. Структурная схема блока системного таймера

ботке подпрограмм задержки в случаях очень жёстких требований к потребляемой мощности.

Таймеры-счётчики

Режимы работы таймеров-счётчиков полностью соответствуют стандартному семейству 51; максимальная частота счёта составляет 1/4 частоты синхронизации МК. Дополнительно к стандартным режимам у таймера 0 в МК 901 и 907 имеется режим 6, в котором аппаратно осуществляется загрузка содержимого регистра TH0 в регистр TL0. Предусмотрены два режима загрузки: по положительному и отрицательному фронтам. В первом случае загружается значение 256 – TH0, во втором – TH0. Таким образом, имеется возможность формировать на выходе T0 импульсы с программируемой скважностью (простейший широтно-импульсный модулятор).

Часы реального времени

Часы реального времени (системный таймер) позволяют пользователю продолжать отсчёт времени, когда часть устройств МК отключена. Кроме того, они могут служить источником прерывания для перехода МК из режима уменьшенного энергопотребления (спящего) в рабочий режим. Для управления часами реального времени используются три регистра: RTCCON, RTCH, RTC2. Организация работы системного таймера показана на рисунке 4.

Прерывания

В микроконтроллерах LPC реализована четырёхуровневая структура приоритетов прерываний, которая определяется содержанием регистров IP0, IP0H, IP1 и IP1H. В таблице 5 показано, как задаются приоритеты прерываний. Сами же источники прерываний сведены в таблицу 6.

Необходимо обратить внимание на прерывания от вспомогательной клавиатуры. Они задаются в трёх SFR-регистрах: KBPATN – регистр шаблона, KBMASK – регистр маски, KBCON – регистр управления. Флаг прерывания KBIF в регистре KBCON нуждается в программном сбросе.

Сторожевой таймер (watchdog)

Зависание МК может быть вызвано как аппаратными сбоями (внешними помехами), так и программными ошибками, что совершенно не важно для потребителя, но является основополагающим для разработчика. В то же время требования к надёжности функционирования аппаратуры постоянно растут. Доля программной части в готовом изделии, а следовательно, и её сложность, также увеличиваются. Именно эти факторы и желание минимизировать возможные потери в случае несоответствия работы программы заданному алгоритму привело к появлению в составе современных МК сторожевых таймеров. Режим работы сторожевого таймера задаётся при программировании МК в битах WDTR (USFG1.7) и WDSE (USFG1.4) байта конфигурации (см. табл. 7). Структура сторожевого таймера показана на рисунке 5.

Указанные на рисунке биты управления расположены в регистре WDCON. Необходимо обратить внимание на строгую очередность загрузки регистров сторожевого таймера. Пример фрагмента програм-

Таблица 5. Приоритеты прерываний

Бит приоритета		Уровень приоритета прерывания
IPxH	IPx	
0	0	Уровень 0 (низкий приоритет)
0	1	Уровень 1
1	0	Уровень 2
1	1	Уровень 3 (высокий приоритет)

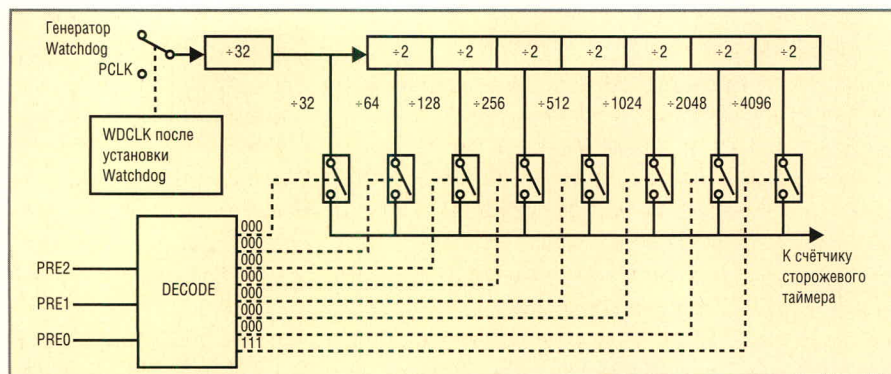


Рис. 5. Структура сторожевого таймера

мы инициализации сторожевого таймера:

```
MOV ACC, WDCON
; считываем WDCON
SETB ACC.2
; устанавливаем бит старта
WD_RUN=1
MOV WDL, #0FFh
; загружаем новое значение
; счётчика
CLR EA
; запрещаем прерывания
MOV WDCON, ACC
; восстановление значения WDCON
; (после разрешения работы
; сторожевого таймера установка
; значений в нём должна быть
; произведена немедленно)
MOV WFEED1, #0A5h
; запись первой части
```

```
MOV WFEED2, #05Ah
; запись второй части
SETB EA
; разрешение системного прерывания
```

Если для синхронизации МК используется генератор сторожевого таймера (400 кГц), то временной диапазон срабатывания сторожевого таймера будет составлять от 82,5 мкс до 2,62 с, а при использовании для синхронизации внешнего кварцевого резонатора с частотой 12 МГц – от 5,5 мкс до 174,8 мс.

Меры, призванные обеспечить максимальную надёжность функционирования в жёстких реальных условиях, не ограничиваются введением в состав МК сторожевого таймера. Дополнительно введены ещё две функции: обнаружения кратко-

временных провалов напряжения и включения питания. Для использования данных функций необходимо разблокировать при программировании МК бит конфигурации BOE (USFG1.5).

Режимы

пониженного энергопотребления

Управление этими режимами осуществляется через регистр PCON битами PMOD1 (PCON.1) и PMOD0 (PCON.0).

Состояние «00» определено по умолчанию и означает отключение режимов энергосбережения.

Состояние «01» – спящий режим. Разрешена работа периферийных устройств, активизирующих работу процессора через прерывания.

В режиме, соответствующем состоянию «10», выключается генератор. Выход из этого режима возможен через любой сброс, прерывания от кратковременного провала напряжения, от клавиатуры, системного и сторожевого таймеров или компаратора. Напряжение питания в этом режиме может быть уменьшено до значения, обеспечивающего сохранение информации в ОЗУ. При пробуждении запускается генератор, стабильность которого гарантирована через 1024 цикла.

Состояние «11» – режим максимальной экономии энергии. Прерывания от кратковременного провала напряжения и от компаратора заблокированы. «Пробуждение» возможно при возникновении прерывания от клавиатуры или сторожевого таймера.

Универсальный асинхронный приёмопередатчик

Отличие от стандартного приёмопередатчика 51 семейства состоит в том, что таймер 2 не может быть использован для задания скорости передачи. Для этого можно использовать генератор (выходная частота делится на константу), таймер 1 или независимый генератор.

Дополнительно реализованы функции поиска ошибки в кадровой синхронизации, автоматическое опознавание адреса и несколько вариантов прерывания.

В МК P89LPC907 нет выхода RxD, то есть UART способен работать только на передачу. Для управления работой UART используются следующие

Таблица 6. Параметры источников прерываний

Описание	Бит флага прерывания	Адрес вектора прерывания	Бит разрешения прерывания	Приоритет прерывания	Ранг арбитража
Прерывание таймера 0	TF0	000Bh	ET0 (IEN0.1)	IP0H.1, IP0.1	3
Прерывание таймера 1	TF1	001Bh	ET1 (IEN1.3)	IP0H.3, IP0.3	5
Последовательный порт Tx и Rx	TI & RI	0023h	ES/ESR (IEN0.4)	IP0H.4, IP0.4	8
Последовательный порт Rx	RI				
Обнаружение провалов напряжения	BOF	002Bh	EBO (IEN0.5)	IP0H.5, IP0.5	1
Стороживой таймер/часы реального времени	WDOVF/RTCF	0053h	EWDR (IEN0.6)	IP0H.6, IP0.6	2
Прерывание клавиатуры	KBIF	003Bh	EKBI (IEN1.1)	IP1H.1, IP1.1	4
Прерывание компаратора	CMF	0043h	EC (IEN1.2)	IP1H.2, IP1.2	6
Последовательный порт Tx	TI	006Bh	EST (IEN1.6)	IP1H.6, IP1.6	7

Таблица 7. Режимы работы сторожевого таймера

WDTE (USFG1.7)	WDSE (UCFG1.4)	Функция
0	x	Сброс сторожевого таймера запрещён. Таймер может быть применён как внутренний таймер и для выработки прерываний. WDSE недоступен
1	0	Сброс сторожевого таймера разрешён. Пользователь может установить WDCLK для выбора источника частоты
1	1	Сброс сторожевого таймера разрешён наряду с дополнительными сохранёнными возможностями: 1. WDCLK установлен в 1 (используется сторожевой генератор) 2. WDCON- и WDL-регистры могут быть записаны только один раз 3. WDRUN установлен в 1 и не может быть очищен программно

щие регистры: PCON, SCON, SBUF, SADDR, SADEN, SSAT, BRGRI, BRGRO, BRCON.

Режимы сброса

О режимах сброса в МК семейства LPC следует поговорить отдельно. Использовать или нет внешний вход RST – решается при программировании микросхемы. Если бит PRE (USFG1.6) установлен в 1, данный вход МК будет использоваться для внешнего сброса, в противном случае это будет цифровой вход P1.5. Следует обратить внимание на то, что при включении питания этот вход используется для сброса и внешняя схема, подключённая к этому выводу, не должна устанавливать на нём лог. 0 во время сброса.

Организовать сброс можно одним из следующих способов: извне (когда бит PRE = 1), из функций выключения питания и определения провалов напряжения, посредством сторожевого таймера, программно и из UART. Для каждого источника сброса предусмотрен соответствующий флаг в регистре RSTSRC.

В заключение необходимо сказать ещё об одном регистре – AUXR1. Он не адресуется побитно, но значение каждого бита очень важно, и поэтому опишем все входящие в него биты отдельно:

- DPS (AUXR1.0) выбирает один из двух 16-разрядных регистров указателей данных DPTR; не выбранный DPTR регистр недоступен для программы;
- AUXR1.2 всегда находится в 0. Это позволяет переключать указатели данных при помощи команд сложения;
- SRST (AUXR1.3) позволяет организовать программный сброс МК, равноценный аппаратному сбросу;
- ENT0 (AUXR1.4) подключает выход таймера 0 к выводу микросхемы (для МК 901 и 907);
- EBRR (AUXR1.6) разрешает прерывания от UART;
- CLKLP (AUXR1.7) обеспечивает снижение потребляемой мощности при частоте синхронизации менее 8 МГц.

ЛИТЕРАТУРА

1. www.philips.com.
2. www.semiconductors.philips.com/microcontrollers.



Новости мира News of the World

Фирма Vishay выпустила две новые серии высокоточных SMD-катушек с током насыщения до 70 А и сопротивлением DCR от 0,81 Ом, выполненных в корпусах 2525. Новые модели входят в семейство IHLP. Диапазон индуктивностей 0,1...2,2 мкГн (IHLP-2525EX-05) и 3,3...10 мкГн (IHLP-2525EZ-01). Катушки могут работать в диапазоне частот до 5 МГц. Диапазон температур –55...+125 °С. Габариты изделия 6,47 × 6,86 × 5 мм.

www.vishay.com

Компания MAXIM представила DS1088 – недорогой кремниевый высокостабильный генератор. Генератор вырабатывает прямоугольную последовательность в диапазоне частот от 312 кГц до 133 МГц с точностью ±0,3% (для 3,3 В и 25°C). Максимальное отклонение ±1% для диапазона напряжений питания 2,7...3,6 В и диапазона рабочих температур –20...85 °С. DS1088 предназначен для использования в устройствах с малым потреблением тока, подверженных сильным ударам и вибрациям. Генератор выпускается в корпусе microMAX-8.

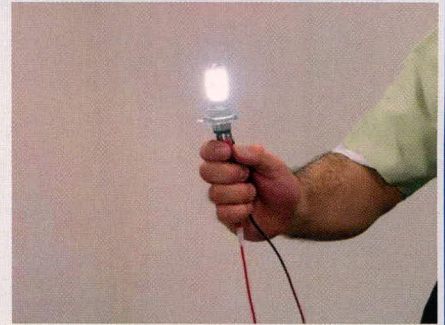
www.maxim-ic.com

Белый светодиод с большой светоотдачей

Фирма Citizen Electronics разработала новый белый светодиод CL-L100 с большой величиной светового потока – 245 лм/пакет, при этом потребляемая мощность составляет 3,5 Вт, а эффективность источника – 70 лм/Вт.



Согласно заявлению Citizen Electronics, это практически эквивалентно флуоресцентной лампе. При соединении 10 таких СИД с источником питания 12 В можно достичь величины светового потока 2450 лм (в 1,6 раза больше, чем у автомобильной галогеновой лампы) при потребляемой мощности 35 Вт (на 60% меньше по сравнению с той же лампой).



Новый белый светодиод состоит из синих LED-элементов и желтого люминофора. Для создания большого потока Citizen Electronics использует 24 синих LED-чипа в одном пакете. Массовое производство нового светодиода начнется в 2006 году, а к концу 2006 года Citizen планирует довести эффективность источника света до 90 лм/Вт.

www.3dnews.ru/news

USB-скоп

Прибор USB-Scope 50 производства Elan Digital Systems (дистрибьютор – Hacker-Datentechnik) может работать как отдельный осциллограф с запоминанием, или в соединении с другими модулями как многоканальный осциллограф с запоминанием. Через размножающий разъем могут быть подсоединены до 8 модулей. Тогда они реализуют Stack-Scope с аналоговой шириной полосы 100 МГц на канал одновременно.

Через размножающий разъем все модули получают фазный и синхро-статус, одновременный прием каналов, а также совместный запуск. В качестве регистрирующей памяти имеется 3000 точек на канал с пред- и пост-запуском. Каждый модуль соединен с персональным компьютером отдельным USB-кабелем и может, таким образом, конфигурироваться отдельно. Питание осуществляется через разъем USB. В качестве щупов могут использоваться стандартные щупы ×1 или ×10 с разъемом BNC. В зависимости от типа щупа USB-Scope 50 имеет диапазон измерения 0,3...3 В или 3...300 В при гальванической прочности развязки 300 В.

USB-Scope 50 может либо вставляться в USB-порт непосредственно либо подключаться через стандартный USB-кабель. Для многоканальных Scope-приложений реализуется необходимое число USB-портов через USB-разветвитель (hub). USB-Scope 50 поставляется в стандартном варианте с программным обеспечением на базе Windows.

www.ru.channel-e.de

Обзор современных статических запоминающих устройств

Александр Пескин (Москва)

Обзор посвящён рынку современных статических запоминающих устройств (ЗУ) с произвольной выборкой (SRAM – Static Random Access Memory) и содержит краткое описание типов ЗУ и рекомендации по их применению.

ОБЩИЕ СВЕДЕНИЯ

SRAM – это оперативное ЗУ (ОЗУ), которое хранит информацию, пока на него подаётся питающее напряжение. То, что этот вид памяти в пересчёте на один бит дороже динамического ОЗУ с произвольной выборкой (DRAM – Dynamic Random Access Memory), объясняется устройством запоминающей ячейки.

SRAM состоит, как правило, из триггерных ячеек, имеющих два устойчивых состояния. Информация при считывании, записи и хранении не разрушается, что приводит к увеличению быстродействия за счёт отсутствия циклов регенерации. В то же время SRAM-ячейка памяти, построенная обычно на шести транзисторах, занимает на кристалле больше места и потребляет больше энергии, чем ячейка DRAM.

Последняя обычно состоит из одного транзистора и одного конденсатора, занимая меньшую площадь, чем стандартная шеститранзисторная ячейка SRAM. Наличие или отсутствие заряда на конденсаторе соответствует логической единице или логическому нулю. Однако из-за того, что конденсаторы со временем теряют заряд, а значит, и сохранённые данные за счёт токов утечки, ячейки DRAM должны регулярно обновляться в процессе регенерации. Поэтому DRAM обладает меньшим быстродействием, чем выполненная по той же технологии (обычно КМОП) SRAM, где нет необходимости регулярного обновления.

SRAM широко применяется в быстродействующем коммуникационном оборудовании и буферной кэш-памяти современных процессоров.

Современные SRAM можно условно разделить на две большие группы: синхронные и асинхронные.

В *синхронных SRAM* все операции обмена (считывание, запись и т.п.) совершаются непрерывным потоком в течение одного извне заданного периода (такта).

Все эти операции базируются на состоянии выходного сигнала в момент, когда регистрируется граница такта (большая часть во время нарастающего фронта тактового импульса).

В *асинхронных SRAM*, напротив, нет такого выхода, а ЗУ на выходе ждёт команду контроллера и выполняет её сразу, как только она rozpoзнается.

Выбор типа SRAM зависит от ряда факторов, к которым, в частности, относятся: потребляемая мощность, полоса пропускания, плотность и соотношение частот выборок считывания и записи.

Для соответствия различным системным требованиям используется целый ряд синхронных и асинхронных SRAM, которые рассмотрены ниже.

СИНХРОННЫЕ SRAM

Синхронные SRAM появились в конце 80-х годов и сначала применялись для кэш-памяти с уровнем Level-2 в мощных рабочих станциях и серверах. В середине 90-х годов они нашли применение в менее специализированных устройствах, например кэш-памяти ПК. С этого времени синхронные SRAM используются в широкой палитре устройств, например, в мощных сетях, где они работают как буфер данных, Scratchpad-ЗУ, и как статическая буферная память.

Так называемые «стандартные синхронные SRAM» (SS) были первыми синхронными SRAM, получившими широкое распространение. Они

были сконструированы главным образом для кэш-памяти ПК, однако нашли также применение в сетевом и телекоммуникационном оборудовании, аппаратуре DSP (цифровой обработки сигналов), медицинской технике, системах контроля и т.д.

Внутреннее устройство стандартных синхронных SRAM таково, что между выборками считывания и записи должен быть вставлен «мёртвый» цикл, или фаза ожидания (Wait State). В этой фазе сигналы входа/выхода (I/O) SRAM переключаются со входа на выход. Подобного рода смена состояний может привести к сбою работы шины, когда оба запроса поступают на неё одновременно. Благодаря фазе ожидания этот риск уменьшается.

Спроектированы также стандартные SRAM для эксплуатации с двумя ведущими шины (например, в случае применения в кэш-памяти уровня L2 этими ведущими являются процессор и контроллер памяти чипсета).

Для поддержания работы двух ведущих шины в архитектуре предусмотрено два различных управляющих входа, с помощью которых можно осуществлять выборки считывания и записи. Для управления памятью процессора, как правило, используется адрес ADSP (Address Strobe Processor), тогда как контроллер использует адрес ADSC (Address Strobe Controller). Обращения к памяти возможны только в случаях, когда свободен хотя бы один из этих адресов.

Стандартные синхронные SRAM поддерживают функцию пакета (Burst), которая позволяет контроллеру по одному адресу осуществлять выборки чтения и записи в четырёх следующих друг за другом ячейках SRAM. При этом SRAM использует адрес в сочетании со встроенным двухбитовым счётчиком, который обеспечивает приращение на три следующих адреса. Чтобы вызвать подсчёт в следующих адресах, требуется лишь установить входной сигнал ADV (Advance) SRAM. Эта отличия

тельная черта особенно важна в приложениях, в которых за одну текущую последовательность сохраняются различные данные (например, при операции заполнения строки кэш-памяти).

Стандартные синхронные SRAM предлагаются в двух основных вариантах: «конвейерные» (Pipelined) и «поточковые» (Flow-Through) (см. рис. 1).

И те, и другие SRAM имеют входные регистры, которые служат для сбора всех входных сигналов: адреса, данных и управления. В потоковых SRAM входными регистрами снабжены только адресный и управляющий выходы. Как только начинается считывание, соответствующие данные достигают выходов. Поточковая архитектура (см. рис. 2) предпочтительнее, когда начальное время ожидания данных (Time to First Data) важнее, чем длительная пропускная способность (Мбит/с).

SRAM с конвейерной (Pipelined) архитектурой, в отличие от потоковых, оснащены ещё и выходными регистрами (см. рис. 3). С добавлением выходного регистра на один цикл увеличивается начальное время ожидания, одновременно уменьшается объём выборки, что уравнивает в какой-то степени потоковые и конвейерные синхронные SRAM по скорости выполнения каждого отдельного тактового цикла. Поэтому конвейерные SRAM предпочтительнее потоковых в тех случаях, когда пропускная способность имеет большее значение, нежели начальное время ожидания.

Все стандартные синхронные SRAM поддерживают различные опции выборки записи, а именно: Single-Cycle Writes, Two-Cycle Writes, Burst Writes и Byte Writes. В случае Single-Cycle Writes вся необходимая информация предоставляется в распоряжение SRAM за один-единственный тактовый цикл.

В случае Two-Cycle Writes во время первого цикла предоставляются адрес и данные, а во втором цикле – управляющая информация. В Burst Writes выборки записи осуществляются, как и выборки считывания Burst Read, последовательно. И наконец, в случае опции Byte Writes из входящих сигналов записываются и контролируются только определённые байты данных.

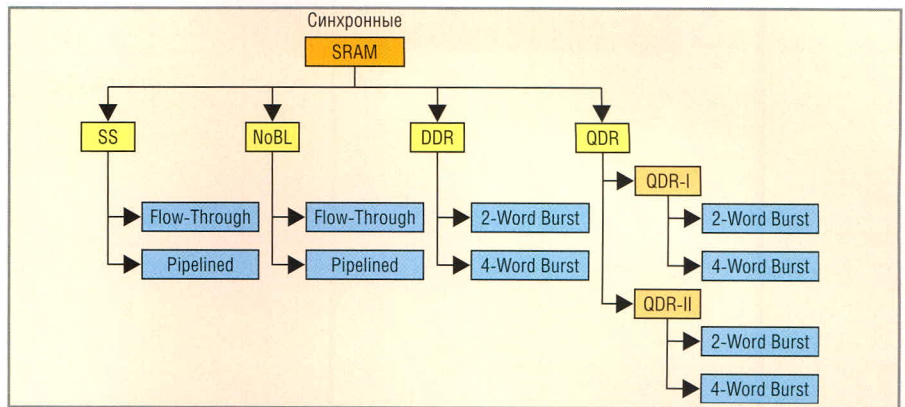


Рис. 1. Подословное дерево синхронных SRAM с ветвями Standard Synchronous (SS), No Bus Latency (NoBL), Double Data Rate (DDR), Quad Data Rate (QDR)

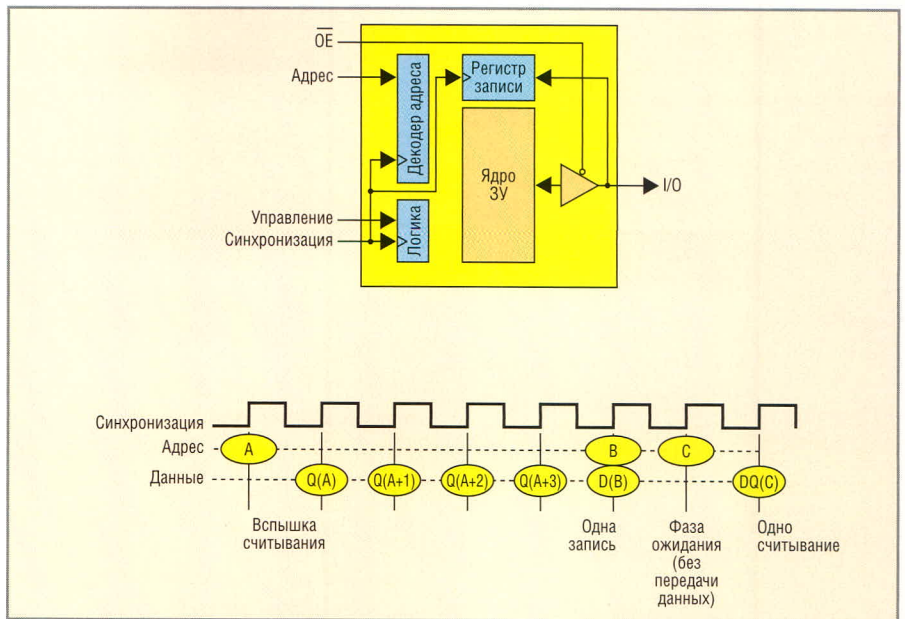


Рис. 2. Стандартные синхронные SRAM с потоковой (Flow-Trough) архитектурой

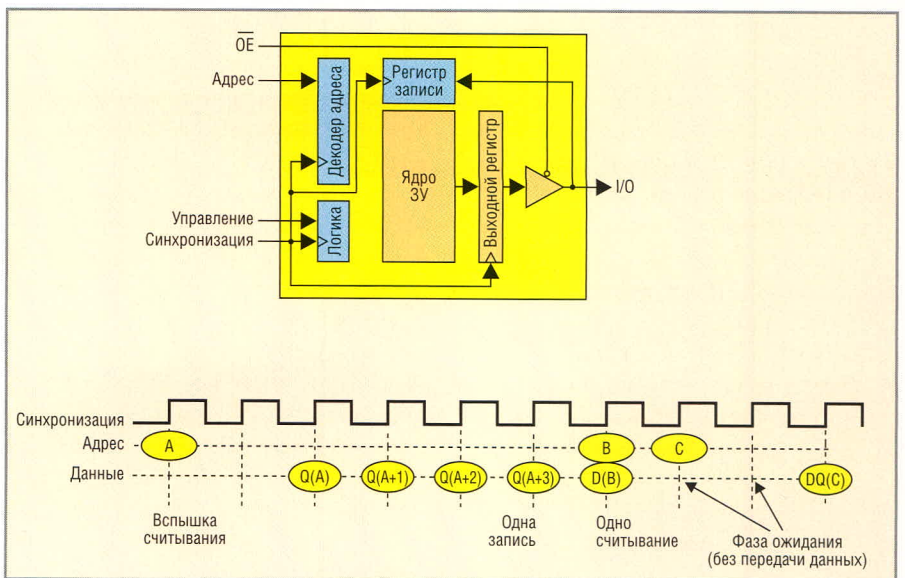


Рис. 3. Стандартные синхронные SRAM с конвейерной (Pipelined) архитектурой

Применение SRAM в сетях коренным образом отличается от её использования в кэш-памяти уровня L2. Здесь SRAM может выполнять различные функции, например, ис-

пользоваться как буферная память, статическая буферная память и т.п. Эти задачи по большей части не требуют длинных последовательностей выборки считывания или записи.

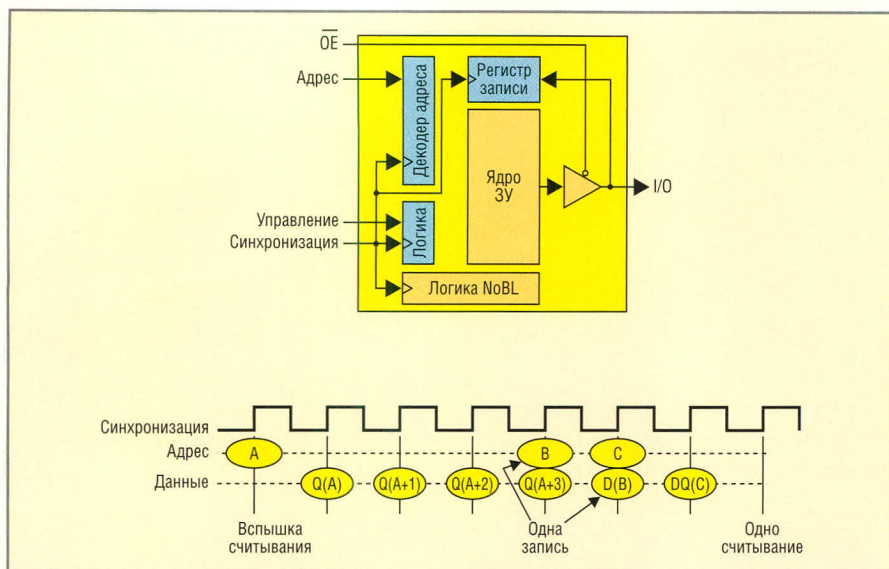


Рис. 4. Одноцикловый сдвиг при потоковой архитектуре NoBL SRAM

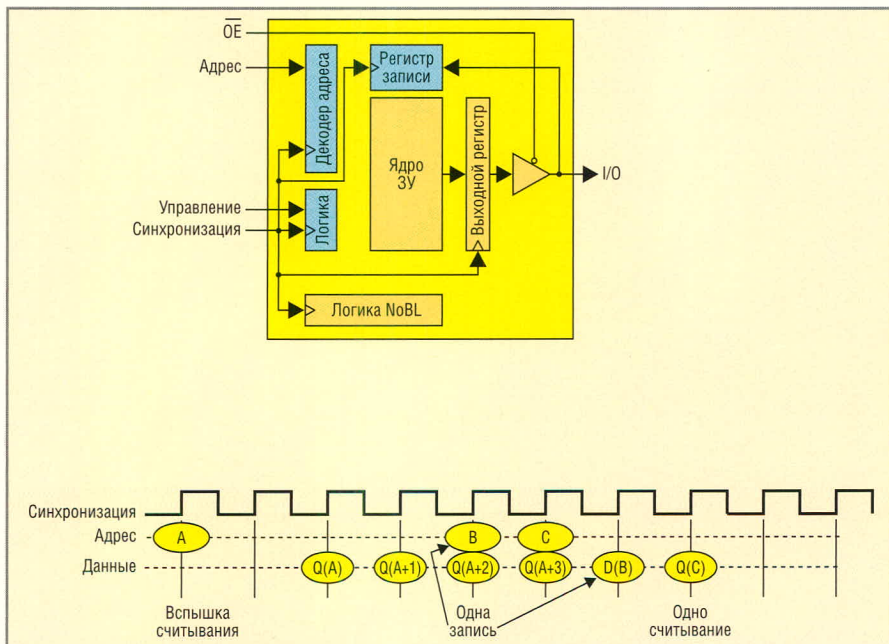


Рис. 5. Двухцикловый сдвиг при конвейерной архитектуре NoBL SRAM

Вышеупомянутая фаза ожидания, которая почти не влияла на системную работу ПК, может поэтому повлечь за собой значительную потерю мощности.

Чтобы преодолеть это затруднение, фирма Cypress разработала SRAM без ожидания в шине передачи – *No BL*

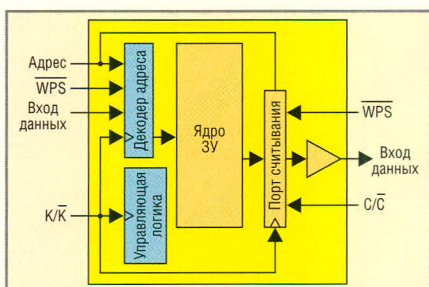


Рис. 6. Наличие отдельных портов считывания и записи в архитектуре QDR SRAM

(No Bus Latency). No BL SRAM имеют сходство со стандартными синхронными SRAM, однако обычно необходимая фаза ожидания уменьшена добавочной схемой логики. Это обеспечивает 100-% загрузку шины независимо от профиля считывания/записи, так как становится возможным перенос информации с каждым тактовым циклом. Это значительно улучшает работу 3У в тех устройствах, где происходят частые переключения между выборками считывания и записи.

Для уменьшения необходимых стандартным синхронным SRAM циклов ожидания в No BL SRAM используется предположение, что данные для операций записи симметричны данным для операций считывания. Это

означает, что задержки управляющей информации и информации о данных, направленные в шину, должны быть одинаковы для выборок считывания и записи.

В потоковой и конвейерной архитектурах имеются как описанные выше стандартные синхронные SRAM, так и No BL SRAM. В отличие от стандартных синхронных SRAM, архитектура No BL SRAM не поддерживает однокцикловые операции записи, с помощью которых была бы возможна 100-% загрузка шины. Операция Single-Cycle Writes потребовала бы, как и в стандартных синхронных SRAM, фазы ожидания, во время которой конвейер должен быть снова загружен. Неизменный сдвиг между адресом и данными при осуществлении выборок считывания и записи продемонстрирован на рисунках 4 и 5. Как видно, сдвиг при потоковой архитектуре составляет всегда один цикл, тогда как в конвейерном варианте – два цикла.

Даже после введения архитектуры No BL и, как следствие, повышения эффективности работы по сравнению со стандартными синхронными SRAM, имеется ряд систем, которым не хватает и этой дополнительной производительности. В связи с этим фирмы Cypress, Renesas, IDT, NEK и Samsung объединились для разработки новой архитектуры SRAM – QDR (Quad Data Rate).

Для достижения более коротких периодов ожидания и большей пропускной способности в архитектуре QDR SRAM должны учитываться потребности систем с большой пропускной способностью.

Одним из важнейших различий между QDR SRAM и No BL SRAM стало то, что архитектура QDR обладает отдельными портами считывания и записи, которые поддерживают независимую друг от друга работу и одновременные операции считывания и записи (см. рис. 6). Таким образом, риск сбоя работы полностью исключен.

Другое существенное отличие состоит в том, что QDR SRAM допускают одновременные операции обмена. Операции считывания и записи могут происходить параллельно в одном и том же тактовом цикле. QDR SRAM имеют, кроме того, интерфейс DDR (Double Data Rate), что делает возможным перенос данных не толь-

ко по фронту тактового импульса, но и по спаду.

Другой основополагающей разницей между QDR и No BL SRAM является функция обобщённого адреса QDR. Порты считывания и записи используют адресную шину совместно, что позволяет обойтись меньшим числом выводов. Наконец, QDR SRAM поддерживают два тактовых входа К и К вместо обычно применяемого в SRAM одного тактового входа.

В результате этих различий QDR SRAM могут поддерживать две одновременные операции обмена данными с DDR-скоростью передачи, что даёт увеличение скорости в четыре раза. Достичь подобного учетверения скорости обмена данными можно, когда порты считывания и записи постоянно активны.

В отличие от стандартных синхронных SRAM и No BL SRAM, работающих с прерываемыми пакетами, пакеты QDR SRAM непрерывны. Хотя преждевременное прекращение или прерывание пакетного цикла невозможно, если необходимо, можно «приглушить» часть записываемых данных с помощью вывода управления байтами записи.

QDR SRAM доступны в двух основных версиях: 2-Word Burst и 4-Word Burst. Они отличаются продолжительностью пакетов на одну операцию обмена. Особенно интересно, что первая версия допускает тонкую регулировку доступа к массиву данных, так как каждый раз доступ осуществляется только на два бита вместо четырёх. С другой стороны, тогда на адресную шину приходится вдвое больше операций обмена, чем в 4-Word Burst.

Доработанная версия QDR SRAM с повышенной производительностью называется QDR-II SRAM. Память QDR-II обладает двумя источниками тактовой синхронизации, которые при получении данных помогают контроллеру. Источники являются выходами SRAM и обозначаются как Echo Clocks. Эти выходы синхронизации ориентированы на вывод данных и могут быть использованы как индикаторы наличия соответствующих данных или для запуска входного регистра.

Сформированное QDR-II окно проверки данных (Data Valid) при равных частотах примерно на 35%

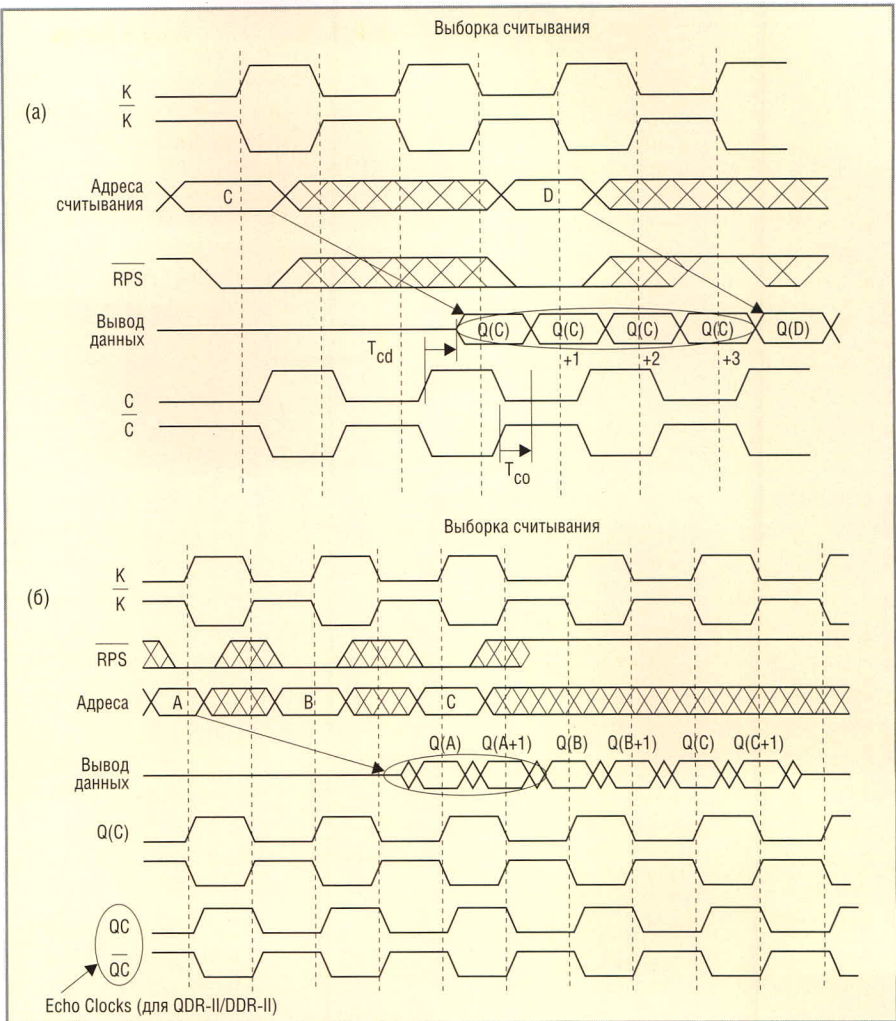


Рис. 7. Временные осциллограммы QDR-II SRAM и DDR SRAM
(а) 2-Word-Burst; (б) 4-Word-Burst

шире, чем в устройствах QDR. QDR-II обладает, по сравнению с устройствами QDR, добавочным временем ожидания, равным половине цикла, что при минимальном влиянии начального времени ожидания позволяет добиться значительно более высокой частоты и пропускной способности. Некоторые различия между QDR и QDR-II SRAM приведены в таблице.

В то время как QDR SRAM были задуманы для использования с равномерным потоком выборок считывания и записи, DDR SRAM-архитектура предлагается для применения в случаях, когда подряд следует много выборок считывания, следующих за сериями выборок записи (Daten Streaming), и необходима значительно большая, чем в стандартных синхронных SRAM или No BL SRAM, пропускная способность. При таком потоке данных краткосрочное соотношение между операциями считывания и записи составляет либо 100% для выборок считывания, либо 100%

для выборок записи, даже когда оба типа выборок взаимно уравновешены. В QDR SRAM это приводит к тому, что каждый раз один из портов (и принадлежащие ему выходы) остаётся невоastreбованным. Это и дало толчок к разработке DDR SRAM, в которых для входных и выходных данных используется одна и та же шина данных и общий интерфейс входа/выхода. Необходимость переключения шин для выборок считывания и записи уменьшает, правда, доступную пропускную способность в определённых системах, однако, в целом

Сравнение особенностей QDR и QDR-II RAM

Характеристики	QDR	QDR-II
Частота, МГц:		
2-Word Burst	166	250
4-Word Burst	200	300
Окно проверки данных, нс	1,4	1,9
Время ожидания данных, текстовых циклов	1	1,5
Напряжение питания, В	2,5	1,8
Источник тактовой синхронизации	Нет	Есть

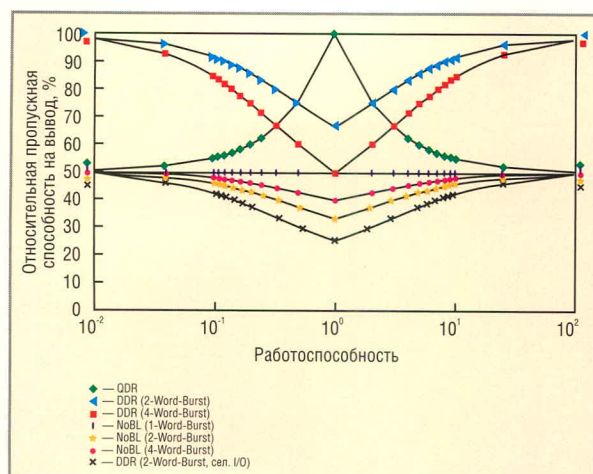


Рис. 8. Зависимость относительной пропускной способности на вывод от работоспособности различных типов синхронных SRAM

получается лучшая равномерность загрузки шины и значительное увеличение общей пропускной способности, так как в течение передачи увеличенных пакетов используются все сигналы данных и интенсивность информационного потока достигает максимума. Как и QDR SRAM, DDR SRAM также представлена в двух вариантах: 2-Word Burst и 4-Word Burst (см. рис. 7).

На рисунке 8 показана зависимость относительной пропускной способности на вывод от соотношения частот выборок считывания/записи различных типов синхронных SRAM.

Асинхронные SRAM

Под асинхронными подразумеваются SRAM, которые не имеют синхронизирующего (тактового) входа (см. рис. 9). Здесь операции считывания и записи осуществляются сразу, как только устройство получает соответствующий запрос.

Асинхронные SRAM характеризуются использованием стартовых и

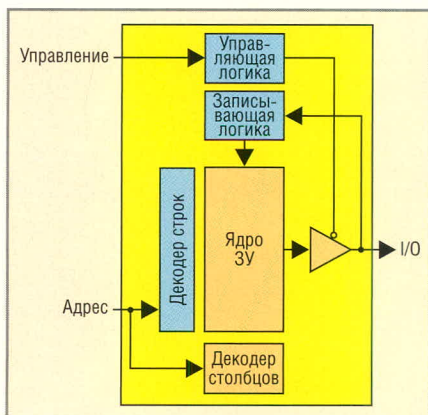


Рис. 9. Архитектура асинхронной SRAM

стоповых битов. Так как асинхронные SRAM используются уже много десятилетий, контролеры ЗУ, имеющиеся во многих стандартных процессорах, традиционно снабжены интерфейсами для них.

Типовое время доступа асинхронных устройств SRAM – около 8 нс или более, поэтому такая память используется в системах с тактовой частотой не более 100 МГц.

Асинхронные SRAM можно разделить на две группы: быстрые асин-

хронные SRAM и маломощные асинхронные SRAM (Mo BL – More Battery Life).

К быстрым можно отнести асинхронные SRAM со временем доступа 35 нс и менее. Эти ЗУ используются в основном в старых системах и потребляют относительно большую мощность (0,5 Вт и более – не исключение). Перечислим некоторые типичные области их применения: кэш-память старых ПК, Scratchpad-ЗУ, буферная память в промышленных приложениях и др.

В портативных устройствах с батарейным питанием (например, мобильные телефоны, пейджеры и т.п.) всё более важным параметром становится потребляемая мощность. По этой причине такие производители, как Cypress, ввели в использование семейство SRAM с рекордно низким потреблением мощности. Маломощные энергосберегающие SRAM семейства Mo BL работают со временем доступа 40 нс или дольше.

Обычное потребление энергии в дежурном режиме Standby составляет 10 мкВт и менее, а в активном – 30 мкВт или более. Подобные ЗУ имеют ёмкость от 64 Кбит до 16 Мбит.

Псевдо-SRAM (PSRAM)

Когда необходима ёмкость более 16 Мбит, одним из решений может быть ЗУ псевдо-SRAM – PСRAM. Это ЗУ с ядром DRAM и интерфейсом, подобным SRAM. Одна запоминающая ячейка ядра DRAM состоит из одного транзистора и одного конденсатора. Как уже упоминалось, техника DRAM обеспечивает большую ёмкость и

меньшую цену одного бита, однако требуется периодическое обновление (регенерация) ячеек. В то время как в традиционных DRAM управление обновлением находится вне памяти, в PSRAM оно интегрировано в само устройство. Соответственно, можно использовать PSRAM для того, чтобы надстроить ёмкость других асинхронных SRAM.

Выводы и перспективы

Несмотря на широкий ассортимент устройств SRAM, в некоторых случаях возможности выбора для конструкторов ограничены. Хотя новые процессоры конструируются так, что обладают поддержкой большого числа различных типов SRAM, во многих признанных процессорах встроенные контролеры памяти поддерживают лишь определённую архитектуру.

Для выбора подходящего типа памяти необходимо определиться с требованиями подсистемы: пропускной способностью, временем ожидания, потреблением энергии в активном режиме, стоимостью, а также соотношением частот выборок считывания и записи и частотой обращений.

Даже внутри одной и той же системы вовсе не ко всем ЗУ предъявляются одинаковые требования. Например, в соответствии с тенденцией, профиль считывания/записи при применении ЗУ в сетях составляет почти 50/50, для чего лучше всего подходит память семейства QDR. В других случаях (даже при других функциях внутри той же системы), когда сохраняется неравное соотношение между выборками считывания и записи, лучше отдать предпочтение архитектуре 1/0, например, стандартным синхронным No BL или DDR SRAM. В приборах с жёсткими требованиями к потреблению энергии наиболее перспективными типами памяти являются No BL и PSRAM.

ЛИТЕРАТУРА

1. Ritesh Mastipuram. Der SRAM-Report 2004. Electronic. 2004. № 13. С. 54 – 58.
2. Иванов Е., Машурян Э. Современные приборы памяти и проблемы оптимального выбора. Электронные компоненты. 2004. № 3. С. 23 – 25.
3. Фрике К. Вводный курс цифровой электроники. М.: Техносфера, 2003.

Полупроводники НА ОСНОВЕ КАРБИДА КРЕМНИЯ Практическое применение

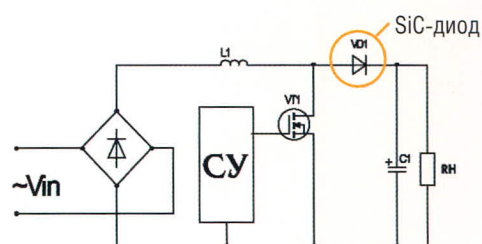
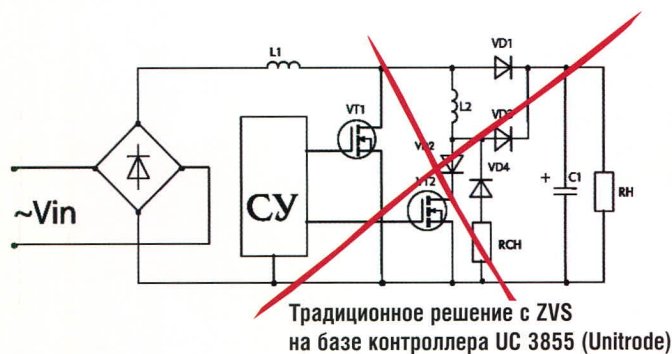


Активный КММ мощностью 1,5 кВт
на диоде Шоттки CSD 20060D

ПРИМЕНЕНИЕ SiC-диодов ШОТКИ ПОЗВОЛЯЕТ

- Снизить потери в диоде и ключевом транзисторе в 2 раза
- Уменьшить количество силовых электронных компонентов в 3 раза
- Увеличить надёжность
- Повысить частоту преобразования, снизить массу и габариты
- Получить выигрыш в стоимости и эффективности одновременно

Подробную информацию об этой разработке вы найдете на сайте официального дистрибьютора компании CREE — www.prochip.ru



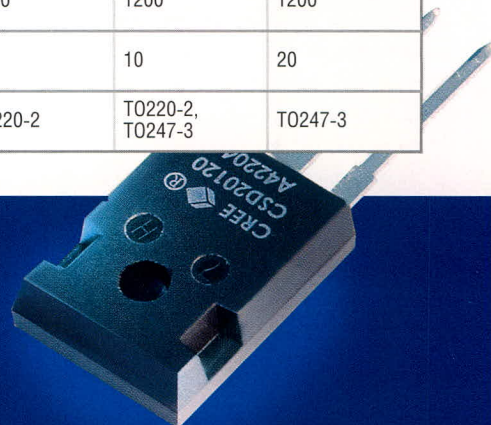
Решение с диодом SiC и контроллером промышленного стандарта LT 1248 (Linear Technology)

ХАРАКТЕРИСТИКИ ВЫСОКОВОЛЬТНЫХ ДИОДОВ ШОТКИ ФИРМЫ CREE

Наименование	CSD04060A CSD04060D CSD04060E	CSD06060A CSD06060D CSD06060G	CSD10060A CSD10060D CSD10060E	CSD20060D	CSD05120A	CSD10120A CSD10120D	CSD20120D
$U_{\text{макс}}, \text{В}$	600	600	600	600	1200	1200	1200
$I_{\text{пост}}, \text{А}$	4	6	10	20	5	10	20
Типы корпусов	TO252, TO220-2, TO220-3	TO263, TO220-2, TO220-3	TO263, TO220-2, TO220-3	TO247-3	TO220-2	TO220-2, TO247-3	TO247-3

ОБЛАСТИ ПРИМЕНЕНИЯ:

- Активные корректоры коэффициента мощности — снижение динамических потерь в ключевом транзисторе и диоде до 60%
- Антипараллельные диоды MOSFET- и IGBT-транзисторов и модулей для жёсткого переключения — снижение динамических потерь на 20...30%
- Мощные высоковольтные выпрямители для частот до единиц мегагерц



Высоковольтные 300...1200 В ZeroRecovery™ диоды Шоттки на основе карбида кремния компании Cree

Новости российских фирм

Fastwel снова вне конкуренции: новая линия поверхностного монтажа

С июня 2005 г. компания Fastwel вводит в промышленную эксплуатацию новую высокоавтоматизированную линию поверхностного монтажа электронных модулей, которая в комплексе с двумя существующими линиями позволит автоматически устанавливать все типы компонентов с оптимальной скоростью и требуемой точностью. Функциональные параметры новой линии выбраны исходя из задач повышения технологической и экономической эффективности исполнения наиболее типовых заказов. Теперь оптимальное распределение заказов по трём линиям позволяет производить весь спектр электронных изделий: от простых модулей, состоящих из 10 – 30 компонентов, тиражом в десятки тысяч до сложнейших процессорных модулей в формате CompactPCI на базе процессора Pentium M с частотой до 2 ГГц, разработанных компанией Fastwel в начале 2005 года.

Находившаяся с февраля 2005 г. в опытной эксплуатации линия, оснащённая самым современным технологическим оборудованием ведущих фирм мира, ориентирована на повышение качества выпускаемой продукции. Система автоматической инспекции качества собранных электронных модулей осуществляет автоматическую разбраковку и имеет в своем составе станцию ремонта с лазерным указателем, что позволяет достигнуть выхода 99,99% годной продукции. Такой показатель является очень высоким не только для России, но и для зарубежных компаний, работающих в сегменте поверхностного монтажа и выпускающих широкую номенклатуру продукции.

Поскольку каждая единица оборудования оснащена максимальным набором опций, для обслуживания данной линии требуется всего два оператора. Единственная в России конвекционная система пайки подготовлена для бессвинцовой технологии, что позволит компании Fastwel сохранить лидерство в данном направлении среди российских контрактных производителей. С 2006 года все зарубежные компании, предоставляющие услуги по поверхностному монтажу, переходят на эту технологию, и соответствие ей станет обязательным требованием к поставщикам элементной базы.

Дополнительное рабочее место для подготовки программ сделало возможным обработку исходных данных без простаивающей автоматизированной линии, тем самым позволив увеличить номенклатуру выпускаемой Fastwel продукции.

Скорость сборки, равная 40 000 компонентов в час, при двухсменном режиме работы даёт возможность производить от 500 до 5000 (в зависимости от сложности) электронных модулей в сутки и, соответственно, до 100 000 модулей в месяц, что позволяет удовлетворить потребности большинства российских заказчиков, а также компаний из стран СНГ и даже Европы. В настоящее время ведутся переговоры с рядом зарубежных компаний, заинтересованных в размещении заказов по монтажу электронных модулей на предприятии Fastwel.

Компания Fastwel шагнула далеко в будущее, предоставив доступ локальному рынку к уникальным технологиям, которыми сегодня обладают только считанные единицы мировых контрактных производителей.

О компании Fastwel

Российская компания Fastwel уже более 10 лет разрабатывает и производит аппаратные и программные средства для автоматизации технологических процессов и встраиваемых систем. Кроме того, компания Fastwel предоставляет услуги по контрактной сборке электронных модулей.

Продукция Fastwel находит применение в ответственных промышленных приложениях, на транспорте, в телекоммуникациях и многих других отраслях, где требуется надёжное оборудование, способное работать в жёстких условиях эксплуатации. Все изделия Fastwel предназначены для работы в расширенном диапазоне температур от -40 до +85°C.

Система менеджмента качества Fastwel сертифицирована по стандарту ISO 9001.

Тел. (095) 739-0771, факс 232-1654

E-mail: info@fastwel.ru

Радиочастотные и беспроводные приборы компании AUREL

Компания AUREL основана в 1970 г. Главным направлением её деятельности является производство толстоплёночных микросхем. Сейчас AUREL производит гибридные толстоплёночные сборки радиочастотных модулей. Помимо собственной линейки продуктов, компания выпускает и



заказные модули. Сборка производится на автоматизированных линиях, а продукция проходит 100-% тестирование. Технологические достижения AUREL в области толстоплёночных гибридныхборок позволяют предлагать весьма интересные продукты по конкурентоспособным ценам.

Основные направления деятельности компании:

- собственные беспроводные RF-решения;
- заказные разработки и производство;
- силовые сборки с теплоотводом на изолированной металлической подложке (Insulated Metal Substrate);
- радиочастотные модули.

Линейка продукции Short Range Devices (устройства малого радиуса действия) AUREL полностью перекрывает потребности большинства заказчиков. Стандартный ряд продуктов в диапазоне частот 433, 868, 902* МГц состоит из:

- низкоскоростных модулей кодовых посылок (радиоключи для охранных систем);
- высокоскоростных модулей передачи данных;
- специальных продуктов;
- антенных модулей и прочих аксессуаров.

Линейка заказных радиочастотных модулей состоит из:

- магнитных датчиков для систем сигнализации;
- модулей удалённого управления охраняемыми системами;
- модулей удалённого контроля температуры;
- модулей контроля доступа в публичных местах.

Компания производит также одно- и многоканальные радиомодемы, трансиверы со встроенным микроконтроллером, экономичные гибридные трансиверы со встроенной антенной для систем телеметрии.

ПРОСОФТ является официальным дилером компании AUREL в России. Каталог продукции компании доступен на сайте компании в разделе «Техническая поддержка».

www.aurelwireless.com

www.prochip.ru

тел. (095) 234-0636

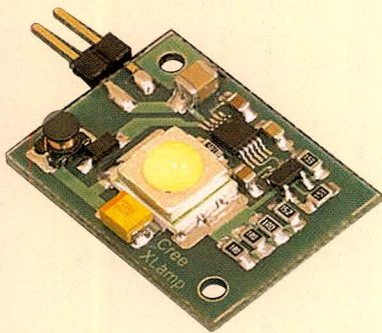
Новости российских фирм

Уникальные сверхъяркие светодиоды

Сегодня компании, специализирующиеся на производстве и продажах источников света, стремятся предложить покупателям светильники на основе LED-приборов. Чаще всего в качестве источников света в них используются сборки (кластеры) относительно маломощных светодиодов. Значительно реже – светодиодные лампы, например, серии Luxeon™, считающиеся эталонным прибором такого класса. Но прогресс не стоит на месте и то, что сегодня кажется нам удивительным достижением, завтра неизбежно станет обыденным, а послезавтра будет вызывать улыбку. Американская фирма CREE – безусловный лидер в производстве кристаллов для сверхъярких светодиодов – анонсировала линейку новых ламп с характеристиками, превосходящими все самые смелые десятилетние прогнозы экспертов. Чуда не произошло: CREE была и остаётся пионером в технологиях.

Основные характеристики XLamp™:

- яркость до 87 лм;
- потребляемый ток 350 мА;
- мощность 1 Вт;
- цвет свечения: белый, синий, голубой, бирюзовый, зелёный, янтарный, красно-оранжевый, красный.



Компания ПРОСОФТ, официальный представитель CREE в России, предлагает готовое практическое решение: твердотельные лампы CREE серии XLamp™ и несколько модификаций контроллерных модулей, разработанных специалистами ПРОСОФТ для оптимального управления этими лампами. Контроллеры позволяют регулировать яркость ламп, имеют встроенные датчики разряда батарей и возможность автоматического перехода на пониженное энергопотребление, что очень полезно при автономном питании. Всё это уже доступно на складе компании. Кроме контроллеров в стандартном исполнении, можно заказать любую партию по спецификации заказчика. Используя модули размером около 10 × 10 мм, даже не будучи специалистом в облас-

ти электроники, можно легко создать любое устройство – от карманного фонарика до мощного садового или интерьерного светильника. Все, что требуется, – подключить низковольтный источник питания.

www.prochip.ru
тел. (095) 234-0636

Универсальный микромощный синхронный DC/DC-преобразователь

Что делать, если входное напряжение питания может изменяться от 2,5 до 5,5 В, а требуется иметь стабильное напряжение 3,3 В? Такая ситуация возникает часто, когда аппаратура питается от аккумуляторной батареи, напряжение которой в процессе разряда может быть сначала больше, а затем меньше номинала. В такой ситуации невозможно применить ни повышающий, ни понижающий преобразователь – оба перестанут работать, когда их рабочий цикл достигнет 100%. Применение трансформаторного преобразователя нетехнологично и значительно увеличивает стоимость и габариты.

Решить проблему позволяет новая микросхема DC/DC-преобразователя LTC3440 компании Linear Technology. Она работает с входным напряжением, которое ниже, равно или выше напряжения на выходе. Оригинальная схемотехника позволяет осуществлять преобразование и стабилизацию выходного напряжения при любом соотношении входа/выхода, что делает её идеальной для применения в аппаратуре с питанием от батарей.

Микросхема включает в себя два n-канальных MOSFET с сопротивлением в открытом состоянии 0,19 Ом и два p-канальных MOSFET с сопротивлением в открытом состоянии 0,22 Ом. Частота преобразования (до 2 МГц) устанавливается с помощью внешнего резистора и может быть синхронизирована внешним сигналом. Ток потребления микросхемы – всего 25 мкА, что позволяет увеличить время работы от автономного источника. В режиме Shutdown устройство потребляет всего 1 мкА; имеются функции плавного запуска, ограничение тока и тепловая защита.

Микросхема поставляется в миниатюрных корпусах MSSOP10 и DFN10.

www.prochip.ru
тел. (095) 234-0636

Надёжные источники питания по низким ценам

Компания Nemic-Lambda предлагает источники вторичного питания

AC(DC)/DC серии SWS, имеющие высокие эксплуатационные показатели и невысокую стоимость. Показатели надёжности этих изделий вполне отвечают потребностям отдельных приложений и прекрасно соотносятся с ценой.

В номенклатуре представлены одноканальные модели с выходными мощностями 50, 75, 100, 150 Вт и номинальными значениями выходных напряжений 5; 12; 24 В.

Все модели имеют универсальный вход: 85...265 В (47...63 Гц) или = 120...370 В. Модели обладают следующими сервисными функциями: плавным запуском, встроенным помехоподавляющим фильтром (Class B), защитой по току и от перенапряжения на выходе, регулировкой выходного напряжения, светодиодным индикатором состояния выходного канала.



Основные технические характеристики:

- встроенный корректор коэффициента мощности на входе обеспечивает соответствие требованиям стандарта EN61000-3-2 (ГОСТ Р 51317.3.2-99) по уровням гармоник переменного тока (100- и 150-ваттные модели оснащены активным корректором мощности);
- КПД до 85% (для модели 150 Вт);
- диапазон рабочих температур от –10 до 60°C;
- диапазон температур хранения от –30 до 85°C;
- электрическая прочность (первичная цепь – вторичная цепь) 3000 В;
- ресурс – до 6,36 лет (для модели 75 Вт при вертикальном монтаже);
- для подключения внешних цепей применяются зажимные контакты.

ИБЭП серии SWS – отличный выбор для производителей коммерческого и промышленного оборудования. С 15 мая по 15 августа 2005 г. компания ПРОСОФТ – эксклюзивный дистрибьютор Nemic-Lambda – предлагает со склада в Москве модели ИБЭП SWS50-24, SWS75-24 и SWS150-24 со скидкой 25%.

www.prosoft.ru
тел. (095) 234-0636

Методы загрузки конфигурационных данных в программируемые аналоговые интегральные схемы Anadigm®

Александр Полищук (Москва)

В предыдущих номерах журнала (№ 2, 2004; № 1, 2005) мы рассказывали о новом продукте на российском рынке электронных компонентов – программируемых аналоговых интегральных схемах (ПАИС). В этой статье мы подробно рассмотрим способы загрузки конфигурационных данных в ПАИС, а также структуру конфигурационного интерфейса.

НАЗНАЧЕНИЕ И СТРУКТУРА КОНФИГУРАЦИОННОГО ИНТЕРФЕЙСА

Отличительной особенностью ПАИС Anadigm® является развитый конфигурационный интерфейс, позволяющий максимально упростить и ускорить процесс загрузки данных в микросхему, а также открыть возможность для использования широкой номенклатуры источников данных – от стандартных ПЗУ до микропроцессоров.

Конфигурационный интерфейс предназначен для загрузки данных аналоговой структуры в конфигурационное ОЗУ. Он поддерживает автоматическую загрузку конфигурации из внешней Serial EEPROM, а также из микроконтроллера (МК) через стандартный интерфейс SPI или SSI или через типовую микропроцессорную шину данных. Выбор варианта загрузки данных осуществляется выдачей соответствующего сигнала на вывод MODE.

Оба варианта загрузки данных доступны как для статических, так и для динамических ПАИС. Динамически перепрограммируемые микросхемы дополнительно имеют возможность смены конфигурации при управлении от внешнего МК в режиме реального времени.

После загрузки данные хранятся в конфигурационном ОЗУ. В динамически перепрограммируемых микросхемах имеется дополнительное теневое ОЗУ. Данные из внешнего источника загружаются в теневое ОЗУ и затем с приходом очередного такта

синхронизации копируются в конфигурационное ОЗУ. Этот метод позволяет загружать данные в работающем устройстве и при необходимости изменять аналоговую структуру без перезагрузки системы.

Поскольку ПАИС допускает много различных вариантов конфигурирования, рассмотрим назначение основных выводов конфигурационного интерфейса. По функциональному назначению их можно разбить на три основные группы: выводы управления, синхронизации и контроля ошибок.

Выводы синхронизации

К данной группе относятся выводы DCLK, DOUTCLK, ACLK/SPIP и OUTCLK/SPIMEM.

DCLK – основной вход для синхронизации ПАИС, максимальная частота – 40 МГц. Положительный перепад на нём используется для управления конфигурационной логикой. Если при включении питания сигнал на этом входе отсутствует, микросхема не перейдет в активное состояние. На вход DCLK можно подавать внешний сигнал с логическими уровнями или подключать кварцевый резонатор, второй вывод которого должен быть соединён с выводом DVCC. Встроенный генератор автоматически обнаруживает подключенный резонатор и переходит в режим осциллятора. В этом случае частота может выбираться в диапазоне 12...24 МГц; оптимальным считается значение 16 МГц.

DOUTCLK – буферизированный выход сигнала DCLK. Он доступен по-

сле загрузки данных в ПАИС и может быть полезен при параллельной работе нескольких микросхем, когда вход DCLK одной из них используется для подключения кварцевого резонатора. Если этот вывод не используется, он должен оставаться в неподключенном состоянии.

ACLK/SPIP может выполнять две функции в зависимости от значения управляющего сигнала MODE (см. ниже).

OUTCLK/SPIMEM предназначен для передачи последовательного потока данных для установки SPI EPROM в режим считывания. При включении питания на нём формируется 16-разрядный стартовый адрес. После завершения конфигурирования этот вывод может быть подключен к любому из четырех встроенных аналоговых генераторов.

Выводы управления

К данной группе относятся выводы MODE, PORb, ACTIVATE, LCCb, CFGFLGb, DIN, CS1b, CS2b.

MODE – вывод для управления режимами работы системных генераторов.

Логический уровень на этом входе устанавливает конфигурацию выводов встроенного генератора, как показано на рисунках 1 и 2. В режиме MODE = 0 вывод ACLK/SPIP выполняет функцию аналогового входа и может использоваться как основной источник аналоговой синхронизации внутри ПАИС (рисунок 1). В режиме MODE = 1 ACLK/SPIP является выходом, на котором присутствует результат от деления частоты DCLK на 16 (см. рис. 2). Он используется как источник сигнала синхронизации последовательного интерфейса SPI или Serial EPROM.

PORb (Power On Reset) – вывод для перезапуска ПАИС. Когда на него выдается сигнал лог. 0, внутренний узел

перезапускает микросхему. При использовании его в качестве управляющего сигнала на вывод PORb должен выдаваться перепад напряжения. Если на нём длительное время присутствует лог. 0, микросхема будет находиться в состоянии сброса. При первом же положительном перепаде произойдёт перезапуск ПАИС так, как будто на неё впервые подано напряжение питания.

ACTIVATE – вывод, на котором формируется сигнал, указывающий на проведение процесса инициализации ПАИС. К нему может быть подключен встроенный подтягивающий резистор на шину +5 В путём задания значения соответствующего бита в байте управления. В течение процесса инициализации и конфигурирования ПАИС на выводе ACTIVATE присутствует лог. 0. После завершения конфигурирования вывод переходит в высокоимпедансное состояние, и при подключенном подтягивающем резисторе на нём появляется лог. 1. При использовании системы нескольких ПАИС все выходы ACTIVATE должны быть соединены вместе, чтобы гарантировать одновременное завершение процесса конфигурирования. Сигнал ACTIVATE также может быть использован для блокировки стандартной FPGA Serial EPROM до завершения процесса конфигурирования.

LCCb (Local Configuration Complete) – вывод, на котором формируется сигнал, указывающий на завершение процесса первичной конфигурации ПАИС. При включении питания на нём присутствует лог. 1, которая сохраняется до тех пор, пока не завершится процесс загрузки первичной конфигурации. После этого на выходе LCCb устанавливается лог. 0. В системе с несколькими ПАИС этот выход должен быть соединён с входом CS1b следующей микросхемы для организации конфигурационной цепочки, что необходимо для одновременного завершения процесса загрузки первичной конфигурации.

CFGFLGb (Configuration Flag) – вывод сигнала «флага» конфигурации. В отличие от LCCb, наличие лог. 0 на CFGFLGb свидетельствует о течении процесса конфигурирования, в то время как ноль на LCCb показывает на завершение этого процесса. В момент включения питания на выводе CFGFLGb устанавливается лог. 0, ко-

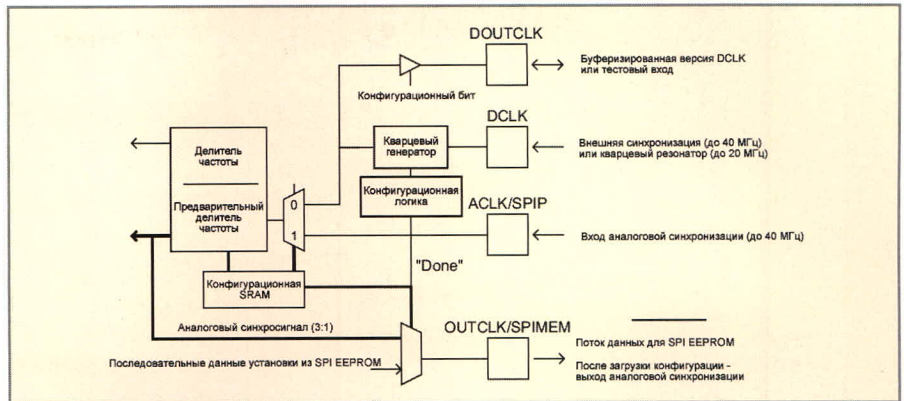


Рис. 1. Режим работы системных генераторов при MODE=0

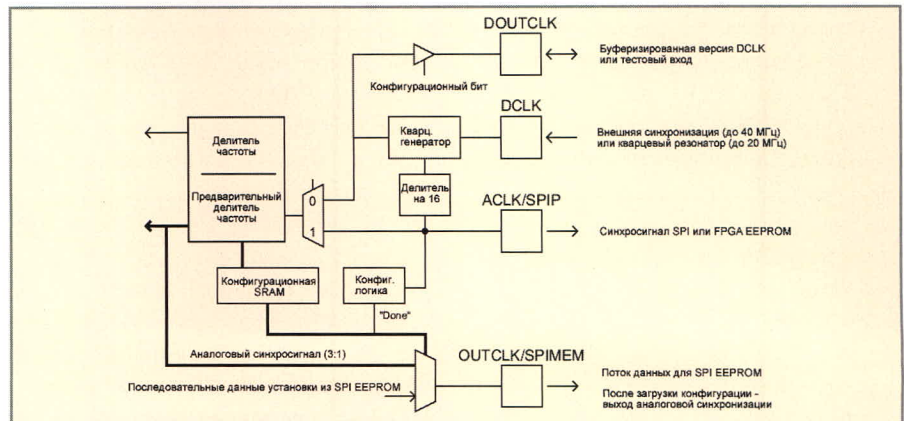


Рис. 2. Режим работы системных генераторов при MODE=1

торый сохраняется до тех пор, пока не завершится процесс загрузки первичной конфигурации. После завершения процесса вывод переходит в высокоимпедансное состояние, и на нем, благодаря наличию внутреннего или внешнего подтягивающего резистора, появляется лог. 1. Аналогичное состояние флаг конфигурации принимает при каждом последующем переконфигурировании системы. При использовании системы нескольких ПАИС все выходы CFGFLGb должны быть соединены вместе. В этом случае все микросхемы, для которых не были предназначены данные при переконфигурировании, будут их игнорировать, пока на соответствующих выводах CFGFLGb присутствует лог. 1. Кроме того, сигнал на выводе CFGFLGb может использоваться для инициализации SPI EPROM, которая требует отрицательного перепада на выводе выбора кристалла (Chip Select). Этот перепад появляется на CFGFLGb в процессе инициализации ПАИС при включении питания, после чего на выходе OUTCLK/SPIMEM появляется поток данных инструкции и адреса, что позволяет инициализировать SPI EPROM синхронно с сигналом флага конфигурации.

Внутренний подтягивающий резистор может быть подключен программно заданием значения соответствующего бита в байте управления и будет мгновенно активирован после его загрузки.

DIN (Data In) – вывод последовательного входа загрузки данных в ПАИС. При включении питания в течение процесса инициализации сигналы на нём игнорируются. К нему подключен внутренний подтягивающий резистор, необходимый при совместной работе с Serial EPROM, выход которой переходит в высокоимпедансное состояние после загрузки.

CS1b, CS2b (Chip Select 1,2) – выходы выбора кристалла ПАИС с низким активным логическим уровнем. В процессе загрузки первичной конфигурации на входы CS1b, CS2b должны быть выданы сигналы лог. 0, а сигнал DCLK используется для синхронизации конфигурационной логики. После завершения загрузки сигнал CS1b задерживается ещё в течение 8 тактов и затем выдаётся на вывод LCCb. CS2b соединён с CS1b по схеме ИЛИ-НЕ, выход которой используется для запрета или разрешения выдачи сигнала синхронизации на конфигурационную логику. Когда оба сигнала CS

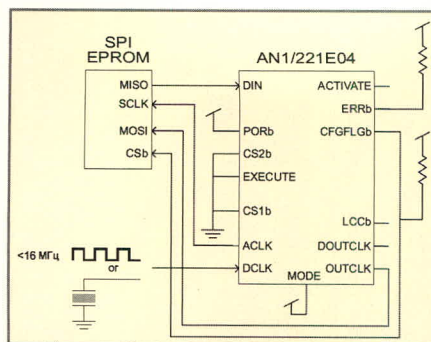


Рис. 3. Загрузка данных из SPI EPROM

имеют низкий уровень, выдача синхросигнала разрешена. Необходимо отметить, что во время загрузки данных из Serial EPROM на CS2b должен быть выдан низкий уровень, иначе входящие данные не будут синхронизироваться в ПАИС. После завершения загрузки конфигурации пользователь может выдать на CS2b высокий уровень и перевести ПАИС в неактивное состояние с пониженным энергопотреблением.

Вывод контроля ошибок ERRb

Это вывод может использоваться в режиме входа или выхода с открытым стоком. В обоих случаях к нему необходимо подключить подтягивающий резистор на шину +5 В (типичное значение – 10 кОм). Во время инициализации ПАИС при включении питания вывод ERRb используется в режиме выхода, и до завершения этого процесса на нём присутствует лог. 0. После завершения конфигурирования вывод освобождается (переходит в высокоимпедансное состояние), и благодаря наличию подтягивающего резистора на нём присутствует сигнал лог. 1. При использовании системы параллельно включенных ПАИС все выводы ERRb должны быть соединены вместе. Это связано с тем, что различные ПАИС могут иметь различное время инициализации. В этом случае будет осуществляться синхронное конфигурирование всех микросхем, так как наличие на выводе ERRb низкого уровня после завершения инициализации удерживает ПАИС в состоянии сброса. Система начнёт функционировать, когда на выводах ERRb всех микросхем будет присутствовать лог. 1. Пользователь может вручную задержать начало конфигурирования, подав на вывод ERRb лог. 0 при включении питания. Начало конфигурирования можно также задержать, подав на вход CS2b лог. 1 при включении пита-

ния. При этом ERRb будет находиться в состоянии лог. 0 до тех пор, пока на CS2b не придёт лог. 0. После завершения конфигурирования на выводе ERRb всегда присутствует высокий уровень, если в системе не происходит ошибки. Каждый раз при возникновении ошибки ERRb переходит в состояние лог. 0. Длительность сигнала ошибки может быть установлена программно в одной из двух реализаций: «длинный» импульс (15 периодов тактовой синхронизации) и «короткий» импульс (1 период тактовой синхронизации). Короткий импульс будет проигнорирован всеми изделиями в системе, а микросхема, сгенерировавшая такой импульс, будет перезагружена. Длинный импульс будет восприниматься всеми ПАИС, что приведёт к перезагрузке системы в целом в режиме первичной конфигурации. Вывод ERRb может использоваться для принудительного перевода ПАИС в режим первичной конфигурации. Для этого после завершения инициализации и конфигурирования ПАИС необходимо подать на этот вход сигнал лог. 0 длительностью не менее 15 периодов тактовой частоты. Это приведёт к перезагрузке устройства в режиме первичной конфигурации, после чего на выводе ERRb вновь установится лог. 1.

Загрузка данных из внешнего ПЗУ

Наиболее простой способ конфигурирования ПАИС – загрузка данных конфигурации непосредственно из внешнего ПЗУ. ПАИС напрямую совместимы с 25-й серией SPI EPROM и 17-й серией Serial EPROM (в том числе FPGA EPROM).

После подачи питания микросхема автоматически генерирует внутренний импульс сброса, который перезагружает конфигурационную память и запускает процесс инициализации ПАИС. Если при этом на входах CS1b и CS2b присутствует лог. 0, микросхема формирует необходимые сигналы для чтения данных из ПЗУ соответствующего типа. После завершения загрузки данных ПАИС автоматически активизирует аналоговую структуру.

Типовая схема подключения стандартной SPI EPROM 25-й серии (Atmel AT25080, Microchip 25AA160 и т.п.) показана на рисунке 3.

После включения питания и завершения процесса инициализации ПАИС на выводе CFGFLGb появляется

ся лог. 0 (активный уровень), который передаётся на вход CS (Chip Select) SPI EPROM. На выводе OUT-CLK/SPIMEM появляется последовательный поток данных (16-разрядный стартовый адрес, значение всегда 0x0000), предназначенный для установки SPI EPROM в режим считывания. Через определённый интервал времени ПАИС переходит в режим приёма данных конфигурации по входу DIN, которые начинают загружаться в ОЗУ после приёма байта синхронизации. Таким образом, устройство обеспечивает стандартный протокол считывания данных из SPI EPROM.

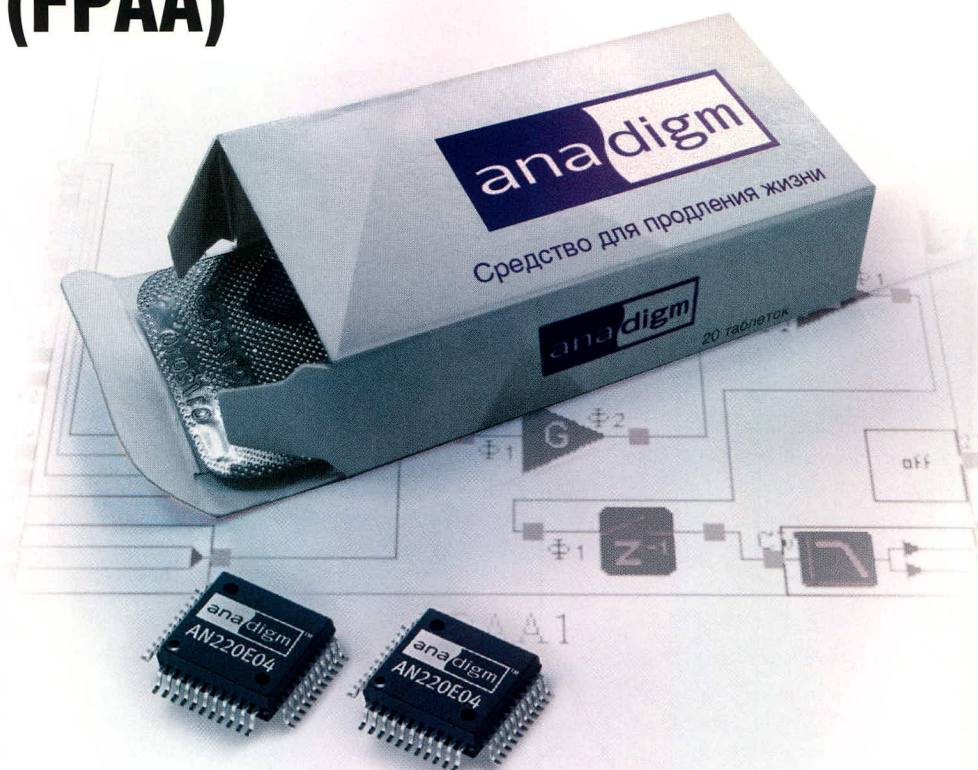
В первый момент после подачи питания выводы ACLK, CFGFLGb и OUTCLK/SPIMEM находятся в неопределенном состоянии, пока не сгенерируется внутренний импульс сброса и не переведет их в стартовое состояние (типичное время – около 30 мс). Время выхода на режим тактового генератора не превышает 10 мс. Данные, приходящие на вход DIN, записываются в ОЗУ по заднему фронту синхросигнала ACLK.

После загрузки последнего (незначущего) конфигурационного байта данных флаг конфигурации снимается (вывод CFGFLGb переходит в третье состояние). Через один период синхросигнала ACLK выход OUTCLK/SPIMEM будет подключен к одному из четырёх внутренних аналоговых генераторов или к выходу одного из компараторов, в зависимости от его программной конфигурации. Если этот вывод программно не используется, он перейдёт в состояние лог. 0.

Загрузка данных в ПАИС может быть осуществлена из Serial EPROM 17-й серии (Xilinx XC1700E, Atmel AT17xx, Altera ECP1, ECP2 и т.п.), которая обычно используется в качестве конфигурационной памяти ПЛИС. В отличие от SPI EPROM, этот тип памяти не требует передачи стартового адреса, поэтому вывод OUTCLK/SPIMEM к ней не подключается. Типовая схема подключения Serial EPROM показана на рисунке 4.

Аналогично предыдущему случаю, после генерации внутреннего импульса сброса на выводе ACTIVATE присутствует лог. 0, а ERRb переходит в высокоимпедансное состояние, после чего осуществляется потактовая загрузка данных конфигурации в ПАИС.

Программируемые аналоговые интегральные схемы (FPAА)



На одном кристалле FPAА содержится:

- Дифференциальные компараторы
- Операционные и инструментальные усилители
- Инструментальные усилители
- Фильтры
- Источники образцового напряжения
- Усилители-ограничители
- Мультиплексор
- Выпрямители с ФНЧ
- Генераторы синусоидального сигнала
- Генераторы периодических сигналов специальной формы
- АЦП последовательного приближения
- Программируемые усилители

Области применения

- Системы сбора данных
- Медицинское оборудование
- Автоэлектроника
- Промышленная автоматика
- Аудиотехника
- Прецизионные измерительные системы и т.п.

ПРЕИМУЩЕСТВА ИСПОЛЬЗОВАНИЯ FPAА

- Продление жизненного цикла изделия
- Упрощение настройки и регулировки
- Повышение надёжности
- Снижение стоимости
- Статическая и динамическая конфигурация структуры
- Однокристалльные системы аналоговой обработки
- Программное изменение характеристик системы
- Автоматически перестраиваемые и адаптируемые схемы

Основные достоинства Anadigm Designer 2

- Удобная среда разработки, интуитивно понятная разработчику
- Отладка схемы в реальном времени
- Цифровые осциллограф, вольтметр, частотомер
- Быстрое программирование ИС через стандартный порт RS232 непосредственно из среды разработки
- Тестирование прошивки непосредственно на кристалле или в системе
- Динамическое перепрограммирование структуры

ANADIGM — ПРОДЛЕНИЕ ЖИЗНЕННОГО ЦИКЛА ВАШИХ ИЗДЕЛИЙ!

Узнайте подробности в компании ПРОСОФТ

Телефон: (095) 234-0636 • Web: www.prochip.ru

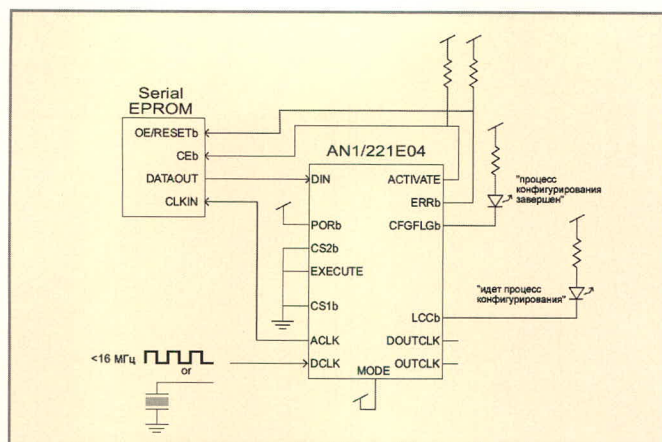


Рис. 4. Загрузка данных из Serial EPROM

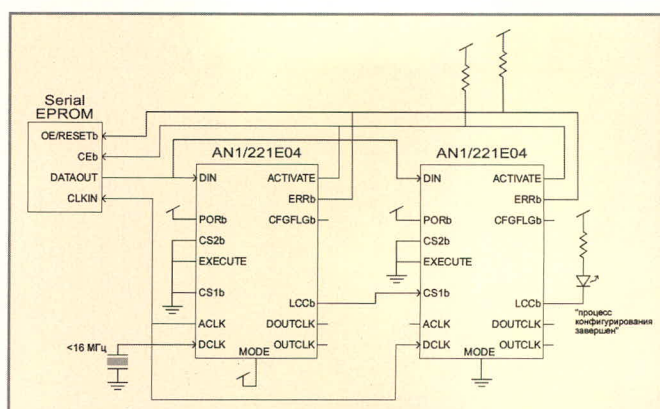


Рис. 5. Загрузка данных из общей Serial EPROM при параллельной работе двух ПАИС

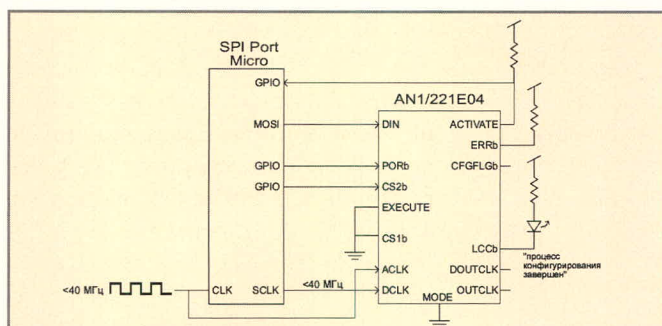


Рис. 6. Загрузка данных через SPI-интерфейс

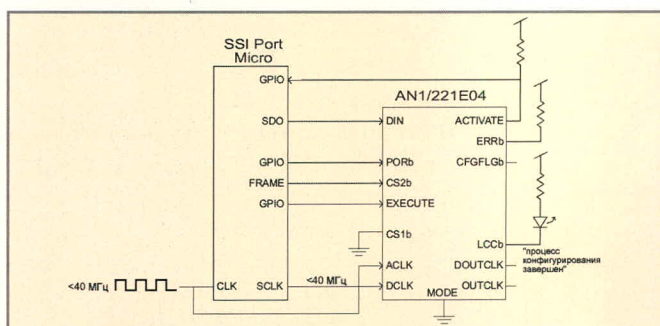


Рис. 7. Загрузка данных через SSI-интерфейс

При использовании FPGA EPROM основное отличие от SPI EPROM заключается в том, что формируемый ПАИС 16-разрядный стартовый адрес в этом случае не используется, а данные из внешней памяти в ПАИС начинают поступать раньше, чем она готова их принять. Поэтому конфигурационные данные должны иметь префикс из четырёх незначащих байтов перед байтом синхронизации и значащей информацией. САПР AnadigmDesigner®2 автоматически добавляет требуемый префикс к данным конфигурации. Как было указано выше, процесс конфигурирования завершается через несколько тактов синхронизации после загрузки последнего (незначащего) байта, который также добавляется к конфигурационным данным автоматически при верификации проекта.

Загрузка конфигурации в систему нескольких ПАИС может осуществляться из общей внешней памяти (FPGA или SPI EPROM). На рисунке 5 показано типовое включение цепочки из двух микросхем. На выводы CS1b и CS2b первой ПАИС в цепочке всегда выдаётся лог. 0, поэтому после включения питания она сразу же начинает процесс конфигурирования. Остальные микросхемы в этот момент находятся в режиме ожидания, поскольку на их входах CS1b присутствует лог. 1.

После того как первая ПАИС закончит загрузку конфигурации, её выход LCCb перейдёт в состояние лог. 0, разрешающее начало конфигурирования следующей микросхемы. Аналогично будут последовательно сконфигурированы все ПАИС в цепи.

Соединение вместе всех двунаправленных выводов ERRb гарантирует, что если хотя бы одна из микросхем в процессе конфигурирования обнаружит ошибку и прервет загрузку, все ПАИС в цепи будут перезагружены в режиме первичной конфигурации и процесс повторится заново.

Все двунаправленные выводы с открытым стоком ACTIVATE также должны быть соединены вместе. Пока процесс конфигурирования каждой из микросхем не завершён, на ACTIVATE присутствует лог. 0. После того как последняя ПАИС завершит загрузку данных, все выводы ACTIVATE окажутся в высокоимпедансном состоянии, и с приходом очередного такта синхронизации будут одновременно активированы аналоговые структуры всех микросхем.

ЗАГРУЗКА ДАННЫХ ИЗ МИКРОКОНТРОЛЛЕРОВ И МИКРОПРОЦЕССОРОВ

В приложениях, требующих динамического переконфигурирования

аналоговой структуры, необходимо использовать внешний контроллер, позволяющий выполнять вычисления новых значений схемы, собирать эти значения в блок конфигурационных данных и передавать его в ПАИС. Гибкий конфигурационный интерфейс устройства разработан так, чтобы принимать данные как от последовательных ПЗУ, так и от любого из трёх основных типов интерфейсов микроконтроллеров и микропроцессоров: синхронного последовательного интерфейса (SSI), последовательного периферийного интерфейса (SPI) или традиционной внешней периферийной процессорной шины данных.

Загрузка данных через интерфейсы SPI и SSI

С точки зрения загрузки данных в ПАИС интерфейсы SPI и SSI эквивалентны. Они содержат сигнал, индицирующий поступление данных, непосредственно сами данные и данные синхронизации. Единственное отличие SSI от SPI состоит в названии различных хостов, определяющих эти сигналы, а также частотах, на которых хост может получить доступ к ним. Функционально подключение обоих интерфейсов идентично (см. рис. 6, 7).

Микроконтроллеры с портами SPI немного более распространены, чем

с портами SSI. Слабой стороной SPI-портов является их меньшее быстродействие по сравнению с SSI; они также редко поддерживают возможность прямого доступа к памяти (DMA), тогда как SSI-порты часто работают на скорости шины микроконтроллера или близкой к ней и иногда поддерживают DMA-каналы.

В обоих случаях ПАИС выдаёт сигнал **ACTIVATE** на универсальный вывод **GPIO** микроконтроллера для индикации успешного завершения конфигурирования. На рисунке 7 показан способ соединения **GPIO** микроконтроллера с входом **EXECUTE** ПАИС.

Загрузка данных с микропроцессорной шины

Хотя конфигурационный интерфейс является синхронным, особых требований к непрерывности конфигурационного синхросигнала нет. Поэтому можно синхронизировать конфигурационный интерфейс при помощи стробирующего сигнала микропроцессора – что типично для большинства микропроцессорных шин данных. Типовая схема подключения ПАИС к МП шине показана на рисунке 8.

Соединение с микропроцессорной шиной отличается от SSI и SPI тем, что сигнал DCLK имеет вид строба, а

не непрерывного
синхросигнала.

Есть несколько вариантов управления ПАИС по входу CS2b. Как показано на рисунке 8, для дешифрирования адреса используется дополнительное устройство, выполняемое обычно на программируемой логике. Другой вариант – использование одиночной адресной строки. Несмотря на то, что это, возможно, и не самый эффективный способ использования адресного пространства внешней памяти процессора, этого может быть достаточно для конкретной разработки. Во многих микропроцессорах предусмотрен выход сигнала выбора кристалла (chip select), который также можно использовать для управления ПАИС по входу CS2b.

Как и в случае интерфейсов SPI и SSI, можно использовать сигналы ACTIVATE или ERRb для получения подтверждения о передаче конфигурационных данных.

ЗАКЛЮЧЕНИЕ

Таким образом, реализация проектов на базе ПАИС Anadigm® не представ-

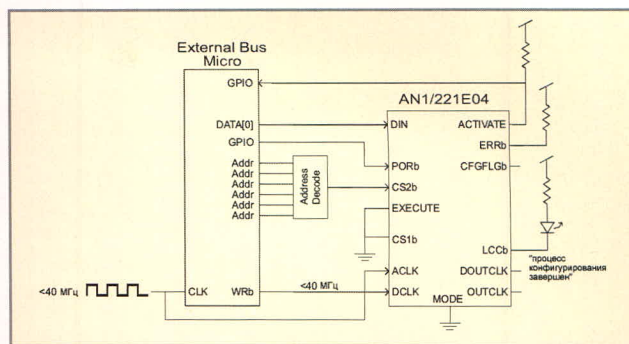


Рис. 8. Загрузка данных с микропроцессорной шины

влияет особых сложностей. Пользователь может выбрать любой удобный способ загрузки данных, исходя из своих возможностей или требований проекта. Особо надо отметить, что разработчику достаточно лишь правильно подключить конфигурационный интерфейс, а всю структуру конфигурационных данных автоматически сформирует САПР AnadigmDesigner®2. Более того, AnadigmDesigner®2 автоматически переводит проект в Си-код, что позволяет микропроцессору внутри системы производить настройку и контролировать работу устройства. Это означает, что теперь вы можете контролировать и настраивать аналоговые функции с использованием системного программного обеспечения в режиме реального времени – настоящий прорыв в аналоговом мире!

Новости мира News of the World Новости мира

Исследователям удалось продлить «жизнь» ЭКСИТОНОВ

Когда свет падает на поверхность полупроводника, его фотоны могут стать экситонами – частицами, которые иногда называют «тяжёлыми фотонами», поскольку они несут энергию, подобно фотонам, но имеют массу, подобно электронам. Обычно экситоны существуют в течение очень короткого промежутка времени – триллионных долей секунды. За это время они успевают пройти на несколько микрон вглубь материала, а затем вновь превращаются фотоны и выходят наружу.

Способность продлить «жизнь» экситонов может привести к значительному прогрессу в том, что мы сейчас называем электроникой. Как полагают ученые, экситонная цепь, в которой фотоны преобразуются в экситоны, затем перемещаются в нужном направлении и снова преобразуются в фотоны в новой точке, могла бы стать основой перспективного устройства оптической памяти.

Ученым из Питсбургского университета, Bell Labs и научно-исследовательского отделения компании Lucent Technologies удалось разработать и изготовить полупроводниковую структуру, в которой экситоны существуют дольше и «путешествуют» глубже, чем обычно.

Чтобы достичь результата, исследователи «растягивали» экситоны, воздействуя на них электрическим полем. Это помогло продлить сроки жизни экситонов в миллион раз (до 30 мкс) и увеличить расстояния, на которые путешествовали частицы, до миллиметра. Учёные отслеживали экситоны, наблюдая испускаемые из полупроводника фотоны.

www.ixbt.com

Новая беспроводная точка доступа от Netgear

Netgear анонсировала новое устройство, продолжающее линейку RangeMax – беспроводную точку доступа WPN802. Как и в других представи-

телях семейства, здесь применяется система ортогонального частотного уплотнения, лежащая в основе технологии MIMO, для реализации чего использована связка антенной системы Video54 BeamFlex и чипсета Atheros Super G.

Компания заявляет, что совместное использование компонентов линейки RangeMax для построения беспроводной сети позволяет получить выигрыш по дальности и скорости передачи данных до 10 раз по сравнению со стандартным оборудованием 802.11g при сохранении совместимости с ним.

RangeMax WPN802 поддерживает авторизацию WPA-PSK, 64- и 128-бит WEP-шифрование и аутентификацию по MAC-адресу, может работать в режиме моста или повторителя по протоколу WDS, а также обеспечивает «пропускание» двух VPN-туннелей. WPA2 не поддерживается. Продажи устройства уже начались, рекомендованная цена – 157 долл.

www.3dnews.ru/news

Программное обеспечение для перевода проектов ПЛИС из САПР Maxplus II в базис БМК

Алексей Королёв (Москва)

В статье описаны принципы разработки проектов для базовых матричных кристаллов (БМК) в среде разработки для ПЛИС с последующей трансляцией в базис БМК при помощи разработанной автором программы. Уделено внимание характерным особенностям и возможным затруднениям, возникающим в процессе трансляции, и способам их преодоления.

ВВЕДЕНИЕ

В последнее время широкое применение получили программируемые логические устройства (ПЛУ). Эти устройства позволяют конечному пользователю задавать операции с помощью процесса, который называется программированием структуры связей схемы. Применение ПЛУ увеличивает эффективность проектирования и упрощает разработку, поэтому многие современные цифровые системы разрабатываются именно на программируемых логических интегральных схемах (ПЛИС). Задача разработчика схем заключается при этом в обозначении выводов, расстановке логических элементов, связей между ними и написании тестов.

Микросхема ПЛУ поставляется с соединительными звеньями, которые находятся внутри интегральной схемы. Чтобы получить к ним доступ, микросхему надо перевести в особый режим, в котором на её определённые выходы подаются специальные (более высокие) напряжения. Этот процесс называется программированием ПЛУ. При этом микросхема помещается в специальный прибор — программатор. В свою очередь, большая часть современных программаторов присоединяется к персональному компьютеру с программным обеспечением, содержащим библиотеки с заложенной информацией о множестве типов программируемых устройств [1].

В микросхемах на базовых матричных кристаллах (БМК) возможность такого программирования отсутству-

ет. Это существенно затрудняет возможность использования БМК для быстрого создания опытных образцов. С другой стороны, при среднесерийном производстве использование БМК вместо ПЛИС обходится дешевле. Поэтому для того, чтобы быстрее получить опытный образец, схему разрабатывают в системе проектирования ПЛИС, а затем файлы проекта преобразуют в систему проектирования для БМК. Именно о таком процессе преобразования пойдет речь.

В настоящее время широкое распространение получило программное обеспечение Max+Plus II для проектирования ПЛИС фирмы Altera. Программа ConvChip, разработанная автором данной статьи, позволяет преобразовать проект схемы из системы проектирования Max+Plus II в систему моделирования «Невод» для микросхем на базе БМК. В процессе преобразования программа ConvChip осуществляет перевод структуры схемы, тестовых векторов и сопутствующей технической информации.

При переводе тестов преобразователь оставляет только те тестовые вектора, на которых реакция схемы полностью определена. Происходит определение значений не задействованных в тесте выводов и объединение в один тест нескольких файлов временных диаграмм. Поскольку в Max+Plus II время поступления данных на входы микросхемы на протяжении всего теста постоянно изменяется, происходит вычисление оптимального периода, одинакового

для всех тестовых воздействий. Вычисление данного периода необходимо, если контрольное и измерительное оборудование (КИО), на котором происходит тестирование схемы БМК, не в состоянии менять период на протяжении теста. Коррекция тестовых воздействий осуществляется преобразователем при помощи множества опций и настроек, учитывающих специфику КИО и выбранной библиотеки БМК в системе «Невод».

Структура экспортного файла из Max+Plus II записана на языке EDIF-2.0, который широко распространён на сегодняшний день. В процессе работы преобразователь переводит данный язык во внутренний формат STR для системы моделирования. Базисы ПЛИС и БМК существенно различаются, поэтому в процессе преобразования структура схемы сильно модифицируется. Рассмотрим различные способы обработки структуры схемы.

ОРГАНИЗАЦИЯ СИНХРОНИЗАЦИИ ДЛЯ ТРИГГЕРОВ РАЗЛИЧНЫХ ТИПОВ

Сразу после включения ПЛИС происходит сброс всех триггеров. Таким образом, перед подачей первого тестового вектора содержимое каждого триггера известно [2]. После включения БМК состояние триггеров не определено, поэтому после подачи тестовых векторов реакция схемы становится непредсказуемой на протяжении нескольких тестов. Триггер может сохранять неопределённость на выходе на протяжении всего теста. Для устранения данной проблемы преобразователь устанавливает цепи сброса для всех триггеров. На рисунке 1 показана исходная схема подключения синхронного D-триггера из стандартной библиотеки Max+Plus II [3].

Преобразователь устанавливает цепь сброса для обнуления содержи-

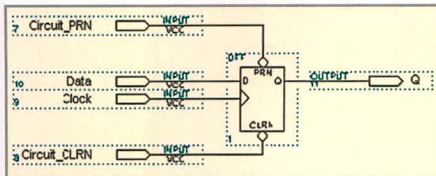


Рис. 1. Исходное подключение триггера

мого всех триггеров, которая включается только перед началом тестирования. На рисунке 2 показано подключение цепи сброса для данного D-триггера. На схеме обозначены следующие выводы:

1. Q – выход триггера;
2. Circuit_CLRN и Circuit_PRN – входы для сброса и установки триггера;
3. Data – вход данных триггера;
4. Clock – вход синхронизации, по которому работает триггер;
5. Reset – вход сброса, единый для всех триггеров.

Если Reset = 1, то CLRN = 0, PRN = 1 и сигналы Circuit_CLRN, Circuit_PRN игнорируются, т.е. триггер сбрасывается в нулевое значение. При Reset = 0 цепь синхронизации отключается, и сигналы Circuit_CLRN и Circuit_PRN проходят на триггер.

УСТРАНЕНИЕ КОНФЛИКТОВ ИСТОЧНИКОВ ДЛЯ ДВУНАПРАВЛЕННЫХ ВЫХОДОВ

На рисунке 3 показан фрагмент схемы с двунаправленными выходами.

Элемент с тремя состояниями TRI при сигнале OE = 1 пропускает сигнал с входа Input на двунаправленный вывод Inout и выход Output. При сигнале OE = 0 цепь входного сигнала Input отключена и сигнал с двунаправленного вывода Inout поступает на выход Output. Таким образом, с помощью элемента TRI в Max+Plus II осуществляется управление двунаправленным выводом. В Max+Plus II такое подсоединение не вызывает особых проблем, но в схеме, полученной после преобразования в базис БМК, в точке A могут происходить конфликты источников сигналов. В одной связи может быть несколько выводов Input, Output и Inout, поэтому и точек, где появляются конфликты сигналов, может быть очень много. При этом выводы могут быть разделены большим числом различных вентилях и функциональных блоков, число которых может достигать нескольких тысяч. На рисунке 4 показан исходный фрагмент схемы в базисе ПЛИС, в котором преобразователь

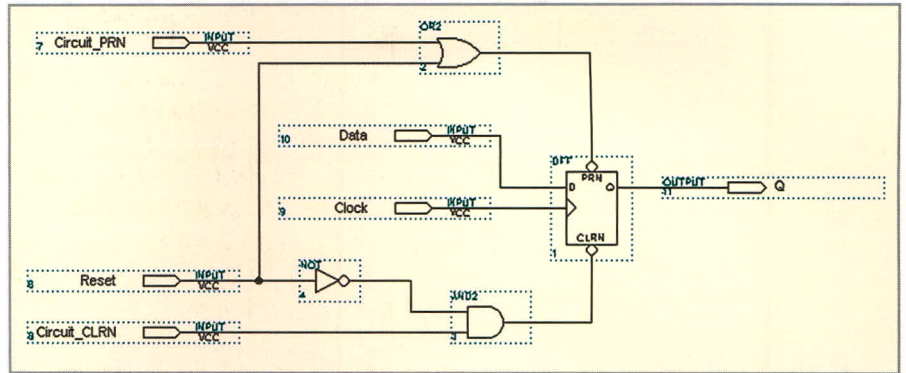


Рис. 2. Подключение триггера после преобразования

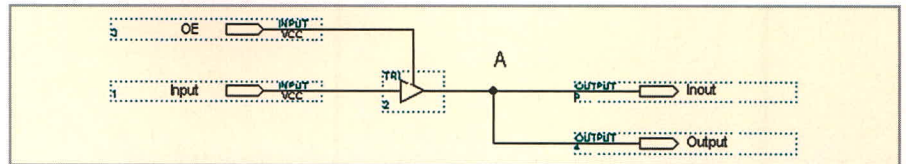


Рис. 3. Схема управления двунаправленным выводом

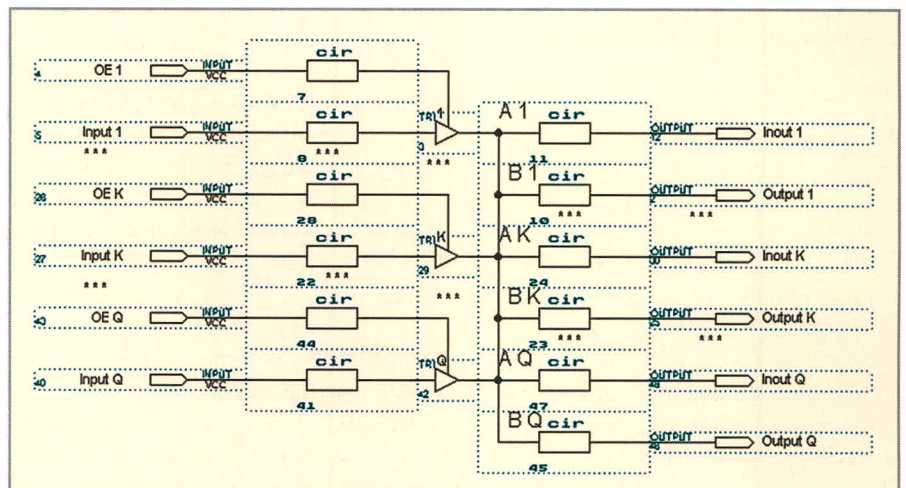


Рис. 4. Исходный фрагмент схемы с двунаправленными выводами в общем виде до преобразования

устраняет возможные конфликты источников при переводе проекта.

Для сокращения размеров рисунка многоточием обозначаются элементы, аналогичные изображенным с индексами 1, K, Q. Cir – произвольный фрагмент схемы, разделяющий рассматриваемые выводы; её устройство не имеет принципиального значения. Эти схемы не рассматриваются преобразователем при замене элементов TRI на схему TRI-BMC. Номера 1, K, Q после имени обозначают, что данные элементы аналогичны друг другу.

Точки A(1...K...Q) показывают места возможных конфликтов источников входа с двунаправленным выводом. Точки B(1...K...Q) показывают места возможных конфликтов источников входа с выходом.

Преобразователь устраняет конфликты источников путём замены

элементов TRI на схему TRI-BMC, которая управляет режимом двунаправленного вывода. Рассмотрим алгоритм модификации схемы:

- поиск всех двунаправленных выводов Inout (1...K...Q) в конкретной связи;
- поиск точек A (1...K...Q) и B (1...K...Q), в которых возможны конфликты;
- вычисление выходных связей, проходящих через точки B (1...K...Q);
- вычисление количества элементов TRI и способа их подключения;
- замена элементов TRI на TRI-BMC с соответствующим подключением выводов.

На рисунке 5 представлен фрагмент схемы после модификации по данному алгоритму.

Элемент TRI-BMC разрабатывается в базисе БМК под конкретную библиотеку системы моделирования «Невод».

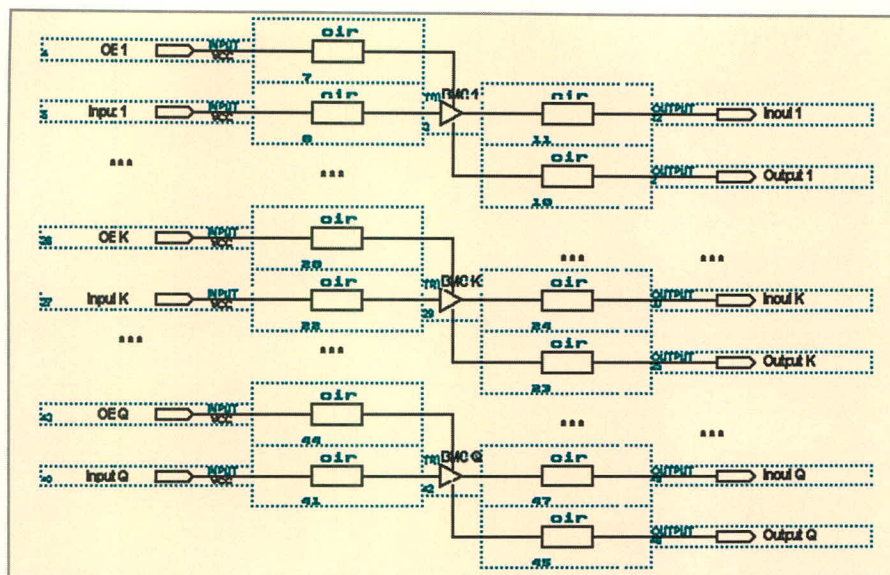


Рис. 5. Конечный фрагмент схемы с двунаправленными выводами в общем виде после преобразования

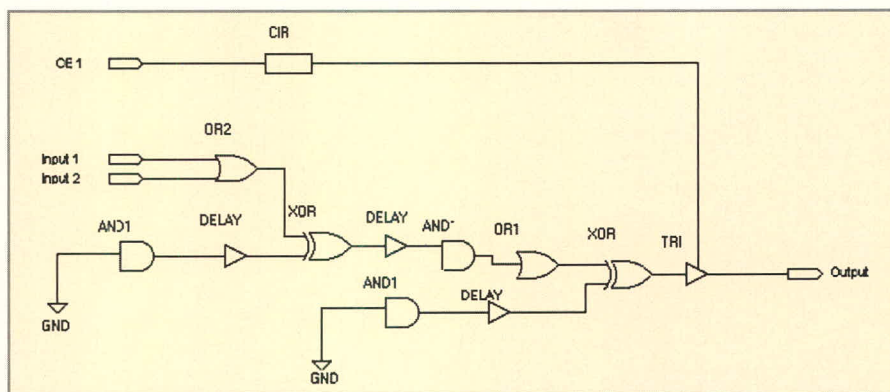


Рис. 6. Фрагмент схемы EDIF после экспорта структуры

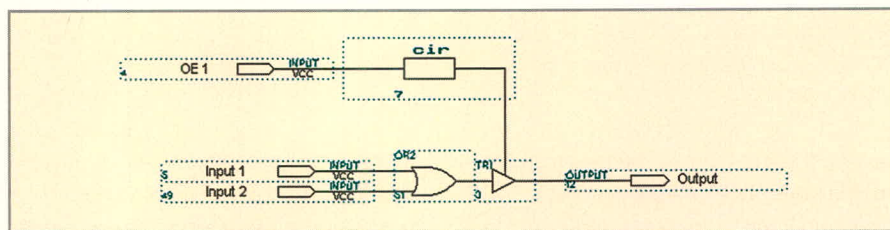


Рис. 7. Фрагмент схемы EDIF, разработанный без программы Max+Plus II

Принцип действия данного элемента состоит в управлении двунаправленным выводом путём разделения входящих потоков от вывода Input и вывода Inout, работающего в режиме входа.

СОКРАЩЕНИЕ КОЛИЧЕСТВА ВЕНТИЛЕЙ В СТРУКТУРЕ СХЕМЫ ПОСЛЕ ПРЕОБРАЗОВАНИЯ

Экспорт схемы в формат EDIF из программы Max+Plus II имеет множество недостатков:

- отсутствует сохранение всей иерархии проекта для оптимизации процесса компиляции в Max+Plus II [4];
- структура экспортного файла в формате EDIF не соответствует

структуре исходного проекта Max+Plus II. Это происходит из-за того, что в Max+Plus II макромодули разбиты до уровня реализации схемы на базе аппаратуры ПЛИС;

- велик коэффициент избыточности вентилей в экспортной структуре по сравнению с аналогичной схемой, сразу сделанной в базе БМК. Остановимся на последнем недостатке подробнее.

На рисунке 6 показан типичный фрагмент схемы в формате EDIF после экспорта из Max+Plus II, который реализует логику «ИЛИ» на элементе OR2. Cир – любая схема, не представляющая интереса в данном случае. Элементы DELAY, AND1, OR1 и XOR2 не влияют на

логику работы данной схемы, поэтому их можно удалять из схемы, но при этом надо учитывать «гонки» сигналов.

На рисунке 7 показан типичный фрагмент схемы, который сразу выполнен в формате EDIF без использования Max+Plus II. Данная схема также реализует логику «ИЛИ», но при этом число используемых вентилей на порядок меньше. Поэтому и ячеек БМК, необходимых для данного фрагмента схемы, тоже будет на порядок меньше.

В процессе преобразования структуры EDIF происходит упрощение многовыходных вентилей, у которых часть выводов подключается на шину «земли» или питания. Поясним процесс упрощения. Пусть $E(K)$ – исходный многовыходный элемент с K входами, а $E(C)$ – преобразованный элемент с C входами. Если у элемента $E(K)$ существует A входов, подключённых на «землю» или питание, и эти входы не влияют на логику элемента, то $C = K - A$. Если $A \geq K - 1$, то $C = 0$ или $C = 1$, и тогда элемент $E(C)$ удаляется из схемы. Например, имеется элемент ИЛИ(10), у которого три входа подключены на «землю», тогда этот элемент можно преобразовать к ИЛИ(7).

Попутно происходит удаление элементов с одним входом, которые не влияют на логику работы схемы. Иными словами, преобразователь ConvChip производит «чистку» проекта от тех вентилей, которые практически не приводят к «гонкам» сигналов. Затем проект дважды моделируется в базе БМК. Если преобразователь исправить «гонки» не в состоянии, то разработчик задаёт программе для анализа необходимые ветви схемы и исправляет «гонки» вручную. Как показывает практика, такая «чистка» сокращает исходную схему в полтора-два раза, что существенно экономит ресурсы кристалла БМК.

ОСНОВНЫЕ ОПЦИИ И НАСТРОЙКИ ПРОГРАММ CONVCHIP

Преобразователь ConvChip содержит более двухсот различных опций, которые позволяют настраивать перевод проекта схемы под конкретные требования. Рассмотрим основные группы настроек:

- 1) настройки формата конечных файлов;

- 2) настройки КИО;
- 3) настройки тестовых векторов;
- 4) настройки структуры схемы;
- 5) общие настройки конвертора.

Остановимся подробнее на каждом пункте.

- 1) При экспорте проекта схемы из Max+Plus II происходит переименование шин, состоящих из нескольких выводов, имён связей, имён элементов и т.д. Иными словами, имена, которые задал разработчик в системе проектирования, могут иметь другие названия в файле экспортных временных диаграмм тестовых векторов и в структуре схемы на языке EDIF. Ситуация усложняется ещё и тем, что формат имён выводов в системе моделирования «Невод», которая использует преобразованный проект в базисе БМК, имеет другие правила построения идентификаторов. Например, одной шине выводов может соответствовать четыре имени:

- исходное имя в Max+Plus II;
- имя в EDIF-файле;
- имя в тесте схемы;
- имя в системе моделирования.

Опции данной группы позволяют настроить тип выводов схемы, имён связей и элементов. В данную группу также входят функции, которые изменяют формат преобразования файлов в базис БМК.

- 2) Формирование временной сетки, обеспечивающей построение тестов с постоянным периодом подачи входных воздействий, т.е. по правилам КИО для БМК. В зависимости от выбранного типа микросхемы указывается напряжение питания, максимально возможное количество выводов, номера выводов «земли» и питания, данные для карты заказа и т.д.
- 3) Для исходной схемы в базисе ПЛИС разработчик может создавать несколько файлов тестов, причём все они могут содержать различные выводы. Настройки данной группы, в зависимости от требований к формату тестов, могут изменять систему исчисления тестовых элементарных проверок, доопределять в тесте незадаанные выводы, разбивать векторы на логически законченные блоки, вводить комментарии и т.д. Если в тесте заданы внутренние точки, то при необходимости преобразователь их

либо устраняет, либо преобразует к определённому виду.

- 4) Настройки данного типа позволяют модифицировать структуру схемы. Виды модификаций зависят от требований системы моделирования к структуре схемы, а также от возможных проблем, появляющихся после перевода проекта в базис БМК. Все модификации можно задать с помощью опций программы либо записать их на встроенном языке микроопераций. Например, требуется ввести цепи сброса триггеров в схеме. Для этого включается соответствующая опция либо для каждого триггера пишутся следующие команды:

```
#CreateElem
RESDFF:RESDFF_1;//объявление элемента сброса
#ReplacePin
DFF_1/PRN=RESDFF_1/R_PRNCIR;//замена выводов триггера DFF_1
#ReplacePin
DFF_1/CLRN=RESDFF_1/R_CLRNCIR;//замена выводов триггера DFF_1
#CreateNet
DFF_1/PRN,RESDFF_1/R_PRN;//создание новой связи для триггера
#CreateNet
DFF_1/CLRN,RESDFF_1/R_CLRN;//создание новой связи для триггера
#CreateElem
AMPLIFIER:AMPLIFIERLev1_1;//создание усилителя сигнала
#CreateNet AMPLIFIERLev1_1/Y,RESDFF_1/R_RES;//подключение усилителя
#CreateNet
PinResForDFF,AMPLIFIERLev1_1/IN1;
//создание вывода схемы для сброса
```

Здесь после знака # пишется соответствующая команда, после чего указываются её операнды.

Если модификация схемы стандартная, т.е. заданы режимы установок сброса триггеров, ввод блоков управления двунаправленными выводами, «чистка» проекта и многие другие, то соответствующие команды преобразователь генерирует автоматически, после чего их можно просмотреть. Если требуется нестандартная модификация, то разработчик пишет код на языке микроопераций, после чего запускается компилятор для создания исполняемого файла, кото-

рый в дальнейшем используется при преобразовании схемы.

- 5) К данной группе относятся функции поиска, позволяющие отыскивать фрагмент схемы между двумя заданными выводами для последующего анализа. Сюда относятся также и опции, необходимые для создания отчётов о преобразовании, типе выявленных ошибок в схеме и т.д.

Существует категория ошибок, которые не влияют на процесс моделирования преобразованной схемы в базисе БМК, но такие ошибки приведут к её неопределённому поведению после изготовления [5]. Примером таких ошибок является нарушение нагрузочных способностей элементов – на логику процесса моделирования такая ошибка не влияет, но реальная схема может работать некорректно. Для устранения подобных ошибок программа ConvChip автоматически находит «перегрузки» и формирует цепь усиления сигнала.

ЗАКЛЮЧЕНИЕ

Описанный преобразователь обладает разнообразными инструментальными средствами, позволяющими анализировать работу схемы. В настоящее время существуют пакеты программ, позволяющие выполнять рассматриваемый перевод схем, но ни один из них не имеет функций, необходимых для оптимального перевода проектов из базиса ПЛИС в базис БМК. Как правило, данные программы только переводят схему и тесты из одного формата в другой без каких-либо изменений, которые рассматривались в данной статье. К тому же они не имеют гибкой настройки под конкретную библиотеку БМК.

ЛИТЕРАТУРА

1. Точки Р., Уидмер Дж., Нил С. Цифровые системы. Теория и практика, 8-е изд. Пер. с англ. М.: Вильямс, 2004.
2. Bursky D. Advanced CPLD Architectures Challeng FPGA, Gas. Electronic Design. 1998, № 22. P. 78 – 86.
3. Камалов Д.А. Системы автоматизированного проектирования фирмы Altera Max+Plus II2 М.: РадиоСофт, 2002.
4. Стешенко В.Б. ПЛИС фирмы Altera: проектирование устройств обработки сигналов. М.: ДОДЭКА, 2000.
5. Brown S.D., Fransis R., Rose J., Vranesic Z. Field-Programmable Gate Arrays. Boston: Kluwer Academic, 1992.



Принципы проектирования транспондеров для системы RFID на поверхностных акустических волнах

Ольга Гуреева (Москва)

В статье описан принцип действия и даны основы проектирования систем радиочастотной идентификации на базе пассивных пьезоэлектрических транспондеров, работающих на поверхностных акустических волнах.

ФИЗИЧЕСКИЕ ПРИНЦИПЫ РАБОТЫ ПАВ-ТРАНСПОНДЕРОВ

Работа транспондера на поверхностных акустических волнах (ПАВ) основана на пьезоэффекте и распространении на поверхности пьезоэлектрического кристалла поверхностных акустических волн с относительно небольшой скоростью (от 3 до 4 км/с, то есть примерно $1/100\,000$ скорости света).

Пьезоэлектрический эффект (*пье-зоэффект*) наблюдается в анизотропных диэлектриках, преимущественно в монокристаллах некоторых веществ, обладающих достаточно низкой симметрией или имеющих вместо центра симметрии так называемые полярные направления (оси). Пьезоэффектом могут обладать также некоторые поликристаллические диэлектрики с упорядоченной текстурой, например, керамические материалы и полимеры. Диэлектрики, обладающие пьезоэффектом, называют *пьезоэлектриками*. Внешние механические силы,

воздействуя в определённых направлениях на пьезоэлектрический кристалл, вызывают в нём не только механические напряжения и деформации (как в любом твердом теле), но и электрическую поляризацию. На поверхностях кристалла появляются связанные электрические заряды разных знаков. При изменении направления механических сил на противоположное становятся противоположными направление поляризации и знаки зарядов. Данное явление называют прямым пьезоэффектом.

Пьезоэффект обратим. При воздействии на анизотропный диэлектрик электрического поля соответствующего направления в кристалле возникают механические напряжения и деформации. При изменении направления электрического поля на противоположное соответственно изменяются на противоположное направления напряжений и деформаций. Это явление получило название *обратного пьезоэффекта*. В пьезоэлектриках, вследствие обратного пьезоэффекта, исходное переменное электрическое поле вызывает деформацию подложки. Деформация подложки, в свою очередь, из-за прямого пьезоэлектрического эффекта создает дополнительное электрическое поле. Дополнительное электрическое поле запаздывает относительно исходного поля. В результате суперпозиции этих двух полей возникает поле с эллиптически поляризованной составляющей, которое обуславливает возбуждение поверхностной акустической волны.

Поверхностные акустические волны – это упругие волны, распро-

страняющиеся вдоль свободной поверхности твёрдого тела или его границы с другими средами и затухающие при удалении от границ. Поверхностные акустические волны занимают диапазон длин волн $10^{-5} \dots 10^{-1}$ см, а их частоты соответствуют области ультразвука. Замечательным свойством поверхностных акустических волн является их невысокая в сравнении с электромагнитными волнами скорость распространения, что позволяет применять к ним математические способы обработки сигнала. Наиболее просто ПАВ возбуждаются и регистрируются в пьезоэлектриках.

Пьезоэлектриками являются монокристаллы, встречающиеся в виде природных минералов и искусственно выращиваемые, такие как ниобат лития LiNbO_3 и танталат лития LiTaO_3 .

Для возбуждения и детектирования ПАВ служат *встречно-штыревые преобразователи* (ВШП). Они представляют собой нанесённые на пьезоэлектрическую подложку металлические штыри-электроды, как щётки вставленные друг в друга (см. рис. 1).

Принцип работы встречно-штыревого преобразователя заключается в следующем. Электрический Δ -импульс, приложенный к ВШП, благодаря обратному пьезоэлектрическому эффекту преобразуется в механическую деформацию поверхности подложки между электродами разной полярности. Эта деформация пропорциональна электрическому полю и распространяется как поверхностная акустическая волна в обоих направлениях, перпендикулярных электродам. Возбуждение ПАВ происходит только в области между электродами, подключенными к разным клеммам. Длина взаимно перекрывающихся частей электродов W определяет ширину пучка возбуждаемой ПАВ.

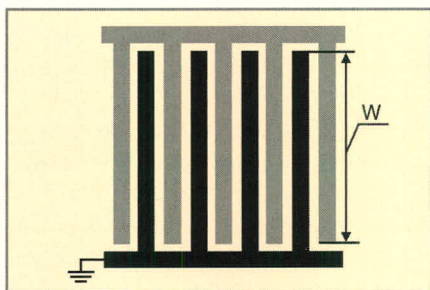


Рис. 1. Схематическое изображение встречно-штыревого преобразователя с электродами одинаковой длины и одинаковым расстоянием между ними (ВШП показан без учёта пропорций. Реальная длина электродов в сто и более раз превышает их ширину)

Достоинством ВШП является возможность в широких пределах изменять параметры возбуждаемых ПАВ. Это легко достигается изменением геометрических размеров ВШП и проявляется в виде изменения формы импульсного отклика и частотной характеристики.

Встречая механическую или электрическую неоднородность на поверхности, часть ПАВ отражается. Поверхностная волна, входящая обратно в ВШП, в результате прямого пьезоэффекта генерирует на его шине электрический сигнал. Именно это свойство используется в системах радиочастотной идентификации на поверхностных акустических волнах.

Обычно в устройствах на ПАВ используют достаточно много отражающих элементов – рефлекторов (см. рис. 2). Рефлекторы реализуются при помощи системы металлизированных полосок на пьезоэлектрической подложке (см. рис. 3а) или системы канавок (см. рис. 3б), которые формируют путем травления.

В некоторых случаях элементы рефлектора создаются в виде диэлектрических слоёв с использованием метода ионной имплантации.

Транспондер на ПАВ – это однопортовое устройство, состоящее из встречно-штыревого преобразователя и нескольких отражающих полосок – рефлекторов, которые могут быть созданы с помощью структур плоских электродов на пьезоэлектрических подложках. Обычной подложкой для транспондера на ПАВ является кристалл ниобата лития LiNbO_3 . Электроды транспондера создаются с помощью фотолитографической процедуры, аналогичной процедуре, используемой в микроэлектронике при производстве интегральных схем.

Схематическое изображение и принцип работы транспондера приведены на рисунке 4. ВШП располагается в начале пьезоэлектрической подложки. К его шинам подключается дипольная антенна транспондера, которая принимает сигнал опроса от ридера (считывателя) и излучает ответный сигнал, генерируемый транспондером на ПАВ.

ВШП используется для выполнения преобразований электрических сигналов в поверхностные акустические волны и обратно. На остальной длине

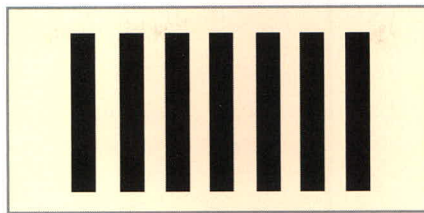


Рис. 2. Схематическое изображение набора рефлекторов

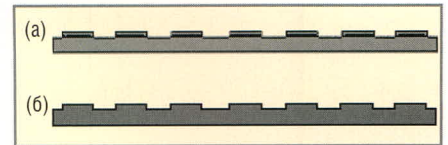


Рис. 3. Рефлекторы

(а) в виде металлизированных полосок на пьезоэлектрической подложке; (б) в виде канавок, формируемых травлением

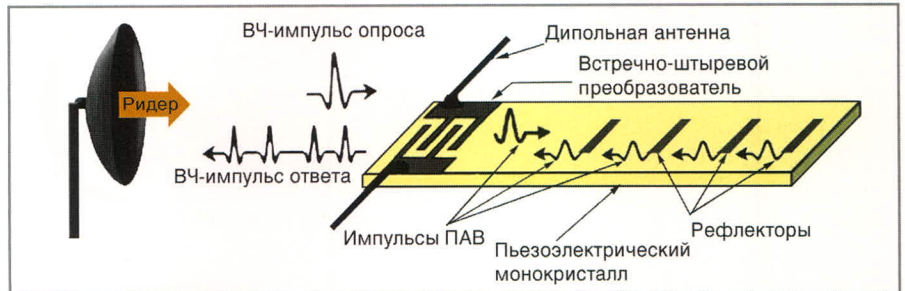


Рис. 4. Принцип работы транспондера на ПАВ

транспондера ПАВ размещаются отдельные электроды-рефлекторы. Рефлекторы располагают на поверхности транспондера таким образом, чтобы кодировать данные транспондера, используя задержку во времени, амплитуду и/или фазу.

Когда транспондер попадает в зону действия ридера, часть излучаемой ридером энергии принимается антенной транспондера и поступает к выводам ВШП в виде высокочастотного импульса.

ВШП преобразует часть принятой энергии в поверхностную акустическую волну, которая распространяется в кристалле под прямым углом к электродам ВШП. Для преобразования большего количества принятой транспондером электромагнитной энергии в акустическую необходимо, чтобы частота передачи ридера соответствовала частоте колебаний поверхностной волны, генерируемой ВШП.

На дальнейшее распространение ПАВ по поверхности пьезоэлектрического кристалла оказывают воздействие рефлекторы. Небольшая часть поверхностной волны отражается от каждого рефлектора и движется обратно по кристаллу в направлении ВШП. Оставшаяся часть поверхностной волны продолжает двигаться к концу подложки и там гасится.

Таким образом, из одного импульса опроса генерируется несколько ответных импульсов, причём каждый рефлектор создаёт в ответном сигнале транспондера свой импульс.

Эта последовательность импульсов, полученная ВШП и преобразованная в высокочастотную последовательность электромагнитных импульсов, излучается антенной транспондера и может быть принята ридером. Число принимаемых импульсов соответствует числу рефлекторов на подложке.

Следует особо отметить, что время задержки между отдельными импульсами пропорционально расстоянию между рефлекторами на подложке, и поэтому пространственное расположение рефлекторов может кодировать двоичную последовательность цифр, которая в простейшем случае равна идентификационному коду транспондера (количество различных кодов равно $2^n - 1$, где n – число рефлекторов на подложке).

Расположение рефлекторов и, соответственно, считываемый код определяются при изготовлении устройства. Поэтому транспондеры ПАВ принадлежат к категории транспондеров «только для чтения» (read only). Ёмкость хранения данных и скорость передачи данных транспондера на ПАВ зависят от размера подложки и минимального реализуемого расстояния между рефлекторами. Обычный транспондер на ПАВ передаёт примерно 16/32 бит со скоростью 500 кбод.

Как уже отмечалось, в начале взаимодействия с транспондером ридер посылает мощный радиоимпульс опроса. Первыми на ридер возвращаются эхосигналы, возникающие в результате отражений радиоимпульса

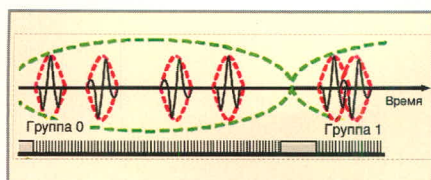


Рис. 5. Каждая 16-битная группа данных кодируется 4 импульсами, размещёнными в 75 временных слотах длительностью 3,05 нс, с фазовым сдвигом 64° по каждому слоту

Для надёжного декодирования данных минимально допустимое расстояние между импульсами, в соответствии с критерием Найквиста, составляет 12 слотов.

Между группами для тех же целей предусмотрено 11 свободных слотов

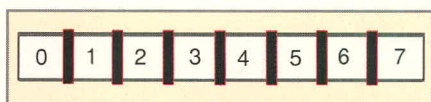


Рис. 6. 128-битная платформа ПАВ-транспондера состоит из 8 групп данных по 75 слотов в каждой группе с 11 свободными слотами между группами (всего 677 слотов)

опроса от металлических поверхностей окружающих предметов.

В связи с невысокой скоростью распространения поверхностных волн по подложке первый ответный импульс транспондера принимается считывателем с задержкой, равной примерно 1,5 мс. Для сравнения: временной задержки в примерно 0,66 мкс вполне достаточно, чтобы произошло затухание помех в радиусе 100 м вокруг ридера.

Таким образом, ответный сигнал транспондера приходит, когда все отражения от окружения ридера давно прекратились, и подобного рода помехи не вносят ошибок в последовательность ответных импульсов от транспондера.

Транспондеры на ПАВ являются полностью линейными устройствами и отвечают на импульс опроса с определённой фазой. Более того, фазовый угол ϕ_{2-i} и дифференциальное время распространения τ_{2-i} между отражёнными индивидуальными сигналами сохраняют постоянные значения. Это важное свойство позволяет увеличить дальность действия транспондера на ПАВ методом усреднения слабых ответных сигналов транспондера на многие импульсы опроса. Операция считывания занимает микросекунду, поэтому за секунду может быть выполнено несколько сотен тысяч циклов чтения.

КОДИРОВАНИЕ ДАННЫХ ПАВ ТРАНСПОНДЕРА

Функционирование глобального ПАВ-транспондера, созданного компанией RF SAW Inc. (далее в статье будут рассматриваться разработки устройств на ПАВ именно этой компании), основано на методе цифровой модуляции.

Множество импульсов, формирующих группу данных, частично перекрываются во времени с применением одновременного фазового сдвига.

На рисунке 5 изображена структура группы данных, на основе которой ведётся разработка международных стандартов для систем RFID на ПАВ.

Предложенная структура группы данных учитывает два основных требования, предъявляемых к RFID-системам, – это минимизация стоимости транспондера и обеспечение антиколлизии, то есть возможности декодирования нескольких сигналов, поступающих от различных транспондеров одновременно.

Для условий, указанных на рисунке 5, существует 111 930 уникальных состояний для одной группы данных. Для кодирования 16 бит данных используется всего 65 536 состояний из них. Остальные состояния могут использоваться для оптимизации характеристик канала передачи данных и обеспечения помехоустойчивости.

СТРУКТУРА ДАННЫХ ТРАНСПОНДЕРА НА ПАВ

Структура данных транспондера состоит из набора 16-битных групп данных, между которыми существует 11 свободных временных слотов. Таким образом, можно получить транспондер ёмкостью 16, 32, 48, 64 и более бит, вплоть до 256. На рисунке 6 изображена так называемая «платформа транспондера», состоящая из 8 групп данных общей ёмкостью 128 бит.

Заметим, что данная конфигурация не единственная, позволяющая кодировать данные глобального транспондера на ПАВ. Например, возможен вариант использования свободных слотов между группами данных, при котором не нарушается минимально допустимое расстояние между импульсами, в соответствии с критерием Найквиста. Тем не менее, в

приложениях, где многократные сигналы, поступающие от транспондеров, начинают конфликтовать, данный подход неприемлем.

АНТИКОЛЛИЗИЯ

На сегодняшний день в большинстве коммерческих систем RFID требуется, чтобы несколько транспондеров, находящихся в области действия ридера, считывались одновременно. Это возможно, если каждый транспондер имеет свой уникальный идентификационный номер. Один из методов подобной нумерации – это ЕРС-код (электронный код продукции), который содержит как идентификационный, так и серийный номер объекта. Уникальный идентификационный номер является основным элементом, обеспечивающим антиколлизии в любой системе RFID независимо от используемой технологии. Для транспондеров на ПАВ применяются различные комбинации существующих методов антиколлизии.

Один из таких методов – пространственный, когда узконаправленная антенна диапазона 2,4 ГГц используется для минимизации количества транспондеров, сигналы от которых поступают одновременно. Тем не менее, вероятность одновременного считывания транспондеров остаётся. Для того чтобы ридер смог идентифицировать уникальный идентификационный код каждого транспондера, принимаемые сигналы должны быть структурированы.

Структурирование сигнала с использованием согласованной фильтрации является основным методом антиколлизии в системе RFID на ПАВ. Элементами подобной структуры являются:

- набор импульсов с оптимизированной взаимной корреляцией базовой группы данных ёмкостью 16 бит;
- шифрование данных транспондера в целях максимизации расстояния кодирования между транспондерами идентичных объектов;
- многоуровневое детектирование ошибок;
- кодированный 32-битный сигнал синхронизации, и т.п.

Ключевым моментом проектирования транспондера является выбор количества битов в базовой группе данных. Группа в 16 бит, показанная на

рисунке 5, была выбрана как компромисс между возможной базой импульсного сигнала и количеством фильтров, необходимых для обеспечения разделения импульсов между группами данных.

Дополнительные наборы групп данных на основе базовой группы данных используются для целей антиколлизии. Они предназначены для кодирования информации о синхронизации, серийного номера объекта, блока проверки ошибок и т.п.

Обычно для обеспечения антиколлизии бывает достаточно набора группы данных общей ёмкостью в 48 или 64 бита. Соответственно для получения 64- и 96-битового ЕРС-кода должны быть использованы 128- и 160-битовые платформы ПАВ-транспондеров. Термин «платформа транспондера» определяет «общую некодированную ёмкость» транспондера, в отличие от «кодированной области», предназначенной для ввода данных пользователем системы.

ПРОЕКТИРОВАНИЕ РЕФЛЕКТОРОВ ТРАНСПОНДЕРА, ОБЕСПЕЧИВАЮЩЕГО МИНИМАЛЬНЫЕ ПОТЕРИ

Дальность считывания ПАВ-транспондера – это главное отличительное свойство RFID-системы на поверхностных акустических волнах от других систем электронной идентификации, поэтому минимизация вносимых потерь является важнейшей задачей при проектировании ПАВ-устройств.

Алюминий для разомкнутых электродов рефлекторов и пьезокристалл ниобата лития (128LiNbO_3) для подложки были выбраны потому, что они обеспечивают высокую отражательную способность электродов при одновременно низких акустических потерях рассеивания и допускают резистивные потери FR .

Каждый рефлектор вносит примерно $-0,1\text{дБ}$ потерь энергии (E). Следовательно, общие потери, вносимые рефлекторами, невелики. Энергетический баланс для i -го рефлектора следующий:

$$R_i^2 + T_i^2 = E \sim 0,977 \quad (1)$$

В предыдущих версиях RFID-систем на поверхностных акустических волнах ближние рефлекторы

были слабее, чем последующие, что давало возможность получить приблизительно равномерный ответный импульс. В рассматриваемом случае амплитуда каждого импульса будет отличаться от последующей на коэффициент наклона S . Если L – это потери между импульсами при свободном распространении по поверхности, то отражательная способность смежных рефлекторов должна удовлетворять следующим условиям:

$$R_i^2 T_i^2 L = S R_i \quad (2)$$

При решении данной системы уравнений получаем:

$$R_i = 0,5 \left[\frac{-S}{R_{i+1}L} + \sqrt{\left(\frac{S}{R_{i+1}L} \right)^2 + 4E} \right] \quad (3)$$

Таким образом, интенсивность отражения рефлекторов может быть рассчитана на основе интенсивности отражения самого последнего рефлектора с учётом отражённых помех.

На рисунке 7 показаны интенсивность отражения и вносимые потери трёх различных наборов рефлекторов. Эти примеры показывают, что интенсивность отражения ближних групп может быть существенно увеличена без влияния на возникающие потери при отражении последующих групп.

Это обстоятельство позволяет проектировать устройства, менее восприимчивые к экосигналам и выбирать ближние рефлекторы необходимого уровня отражения, что в итоге уменьшает суммарные ошибки.

ПРИМЕР ПРОЕКТИРОВАНИЯ БАЗОВОЙ ГРУППЫ ПЛАТФОРМЫ ТРАНСПОНДЕРА

Технологически производство базовой группы платформы транспондера состоит из двух основных этапов. На первом этапе на пьезоэлектрическую подложку наносятся все 75 возможных рефлекторов. На втором этапе, в процессе кодирования, удаляются все кроме четырёх требуемых рефлекторов. Этот процесс означает, что амплитуда и фаза, связанные с конкретным слотом (см. рис. 5), будут зависеть от значений кодированных данных – занятых слотов предыдущих рефлекторов. Соответственно, чтобы устранить потенциальные ошибки, необходимо найти аналити-

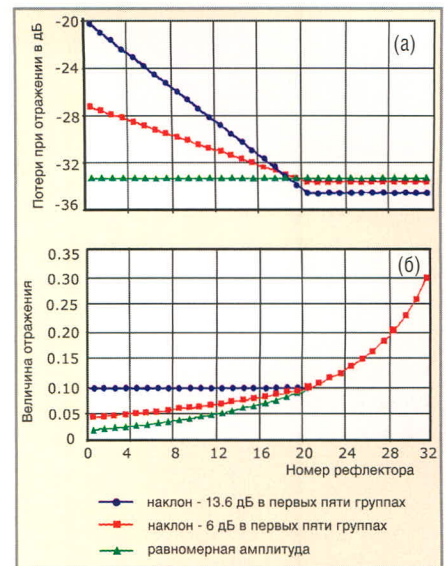


Рис. 7. Три варианта набора рефлекторов для 128-битной платформы

(а) потери, возникающие при отражении (без учёта вносимых потерь от встречно-штыревого преобразователя и подложки);
 (б) интенсивности отражения каждого набора рефлекторов

ческую зависимость между амплитудой и фазой, решив соответствующие уравнения. Далее результаты вычислений в виде поправки учитываются в процессе декодирования данных ридером.

Для упрощения рассматриваемого примера будем считать, что интенсивность отражения равномерна и каждый рефлектор в базовой группе имеет одинаковое количество электродов N_E с периодом P , а скорость распространения поверхностной акустической волны равна V_E . Так как кодированный транспондер будет иметь фиксированное число активных рефлекторов N_R в каждой группе, это позволит выбрать определённую ширину слота W , такую, что суммарное время задержки всей группы всегда будет корректным, несмотря на значение кодированных данных:

$$W = \frac{V_{Free}}{2N_{Slots}} \left[T_G - N_R N_E \left(\frac{1}{V_E} - \frac{1}{V_{Free}} \right) \right] \quad (4)$$

Ширина слота W определяет центры и границы слотов, изображенных на рисунке 8. На рисунке показано также смещение расположения рефлектора в сторону от центров временных слотов. Это смещение требуется, чтобы произвести фазовый сдвиг отражения по каждому слоту, который зависит от разницы фаз $\Delta\phi$ между сло-

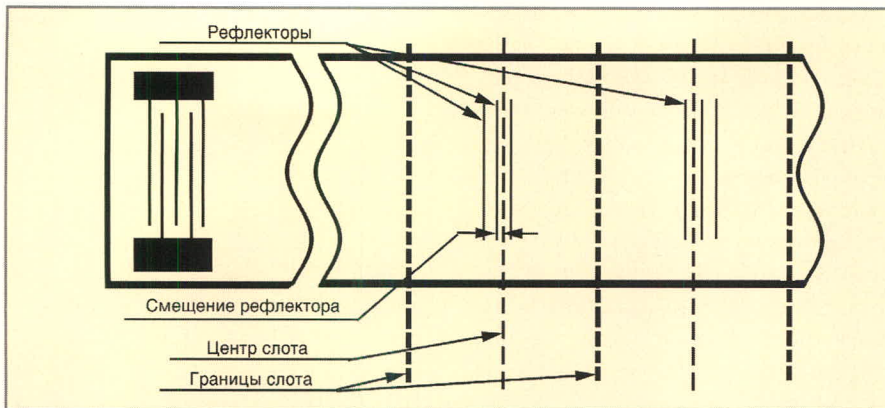


Рис. 8. Схематическое изображение двух слотов некодированного ПАВ-транспондера, содержащих по три рефлктора в каждом слоте

тами, как того требует принцип модуляции ПАВ-транспондера.

Расчётная величина θ_{Ri} для i -й фазы отражения следующая:

$$\theta_{Ri} = \theta_{R1} + (i - 1)\Delta\phi - (i - 1) \times 2p\Delta\phi. \quad (5)$$

В уравнении (5) p – это вероятность того, что данный слот будет занят при кодировке транспондера, а $\Delta\phi$ – разница между однократными фазовыми сдвигами свободного и занятого слотов. Функция кодирования слота i_j определяет i -позицию j -го импульса в конкретной группе. Тогда амплитуда

и фаза любого заданного импульса после того, как устройство кодировано, следующие:

$$A_j = T_{Free}^{2(i_j-j+1)} T_{Occupied}^{2j-1} R \quad (6)$$

$$\theta_j = \theta_{Ri} + (i_j - j + 1)\Delta\phi. \quad (7)$$

Амплитуда импульса A_j относится к переднему краю группы, то есть она не включает потери прохождения через предыдущие группы. T_{free} и $T_{occupied}$ являются коэффициентами однократной передачи через незанятый и занятый слот соответственно. На частоте 2,4 ГГц, при использова-

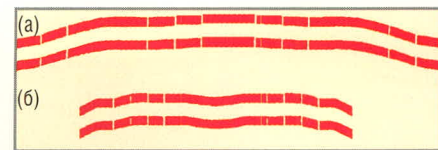


Рис. 9. Схематическое изображение сегментированных рефлкторов с учётом воздействия дифракции

Рефлктор (а) удалённый от границы начала распространения волны; (б) близлежащий к этой границе

нии 128°LiNbO_3 с шириной однопроходного слоя примерно в $1,5 \text{ мс } T_{free} = 0,99776$, а коэффициент $T_{occupied}$ определяется из уравнений (1), (2). Уравнения (6) и (7) являются аналитическими выражениями амплитуды и фазы, зависящих от значений кодированных данных i_j .

В дальнейшем это может быть использовано для вычисления поправки в процессе декодирования данных, получаемых от транспондера, и выбора соответствующих значений амплитуды и фазы. Следует отметить, что процесс кодирования базовой группы данных, рассмотренный выше, несколько упрощён. В действительности интенсивность отражения не всегда равномерна вдоль одиночной группы, и это должно обязательно учитываться при проектировании.

Также следует отметить, что ПАВ, распространяясь по поверхности кристалла транспондера, огибает встречаемые на пути препятствия. Данное явление, наблюдаемое при прохождении волн мимо края препятствия и связанное с отклонением от прямолинейного распространения при взаимодействии с препятствием, называется дифракцией. Дифракция искажает значения фазы и амплитуды сигнала, что влияет на функционирование рефлкторов и увеличивает вносимые потери. Подобная проблема может быть решена путём использования изогнутых сегментированных рефлкторов в соответствии с формой входящей волны (см. рис. 9).

Результаты проведённых испытаний транспондера на ПАВ

На рисунке 10 приведены результаты испытания 128-битной платформы ПАВ-транспондера, соответствующей области кодирования в 64 бита стандарта EPC.

Технические характеристики системы RFID на основе технологии ПАВ компании RF SAW Inc.

Параметр	Описание
Система	
Элемент транспондера	ПАВ-устройство на пьезоэлектрическом кристалле
Ридер	Ридер, использующий адаптивную цифровую модуляцию и работающий в диапазоне ISM 2,44 ГГц
Антенны ридера	Плоские панели, а также антенны с улучшенными рабочими характеристиками (на заказ)
Дальность считывания	От 3 до 20 м в зависимости от компонентов системы
Антиколлизия	Многоуровневый протокол временного, пространственного и кодового разделения данных
Обнаружение ошибок	16-битное кодирование
Электромагнитная совместимость	Короткие маломощные импульсы опроса минимизируют помехи; мониторинг спектра позволяет адаптивно исключать посторонние сигналы; цифровая фильтрация помех
Транспондер	
Совместимость с EPC	Ёмкость данных 64 и 96 бит
Коммерческое применение	24-, 32-, 48-, 64-, 96-битные данные
Диапазон температур	-100...200°C
Радиационная стойкость	До 5 Мрад
Ридер	
Диапазон частот	2,4...2,483 ГГц
Выходная мощность	Регулируемая, максимально 125 мВт
Ввод/вывод данных	RF-порт 3Tx/3Rx, расширяемый до 3Tx/12Rx; порт данных 100Base-T, RJ45, локальный RS-232, 2 удалённых порта ввода пусковых импульсов и 2 выходных управляющих порта
Скорость чтения данных	Получение данных 1000 транспондеров/с, декодирование данных 200 транспондеров/с
Индикаторы	Индикация мощности, аварийного состояния, состояния чтения
Источники питания	12...24 В, 40 Вт максимум
Рабочая температура	-20...50°C

Транспондер содержит группы данных для реализации алгоритма антиколлизии и многоуровневого детектирования ошибок. Вносимые потери для последних обратных импульсов составляют -53 дБ.

Проводилась идентификация самых различных объектов, в том числе металлических и содержащих жидкости. Дальнейшие работы по минимизации вносимых транспондером потерь будут связаны с проектированием однонаправленного встречно-штыревого преобразователя для диапазона частот 2,4 ГГц.

ЗАКЛЮЧЕНИЕ

Глобальная система радиочастотной идентификации на поверхностных акустических волнах (Global SAW Tag RFID System), разработанная компанией RF SAW, является на сегодняшний день уникальной RFID-системой.

Система работает в диапазоне частот 2,4 ГГц, что позволяет использовать её в автоматизированном управлении цепочками поставок (SCM – supply chain management) и других коммерческих приложениях.

Система имеет максимальную дальность считывания данных (3...20 м) в сочетании с высокой скоростью и точностью. Транспондеры RF SAW могут использоваться в жёстких условиях эксплуатации. Они устойчивы к радиационному излучению и работают в расширенном диапазоне температур. Транспондер на основе ПАВ является в полном смысле слова пассивным устройством, в котором благодаря пьезоэлектрическому эффекту короткий высокочастотный импульс напрямую считывает кодированную последовательность отражающих элементов. Поэтому транспондеры на ПАВ не имеют ограничений, присущих транспондерам на интегральных схемах (ИС), которые должны получать энергию для питания микросхемы от мощного непрерывного радиосигнала. Транспондеры на ПАВ устойчиво читаются, даже если мощность сигнала ридера невелика или сигнал временно прерывается (как это часто бывает в реальных условиях). Эти свойства транспондеров позволяют существенно увеличить дальность действия и надёжность RFID-систем на ПАВ по сравнению с

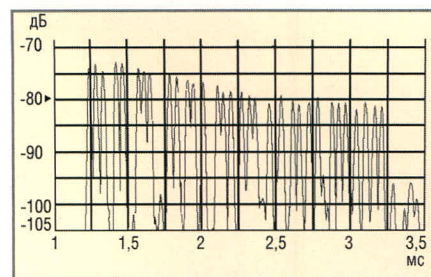


Рис. 10. Результаты испытания 128-битной платформы ПАВ-транспондера

аналогичными системами на ИС. Технические характеристики глобальной системы радиочастотной идентификации на ПАВ компании RF SAW приведены в таблице.

ЛИТЕРАТУРА

1. Electronic Product Code (EPC), www.epc-globalinc.org.
2. Hartman C.S. A Global SAW ID Tag with Large Data Capacity, IEEE Ultrasonic Symp. Munich, Germany. October, 2002.
3. Hartman C.S., Brown P., Bellamy J. Design of Global SAW RFID Tag Devices, Second Int. Symp. on Acoustic Wave Devices for Future Mobile Communication Systems. Chiba Univ., Japan, March 2004.
4. Материалы сайта www.rfsaw.com.

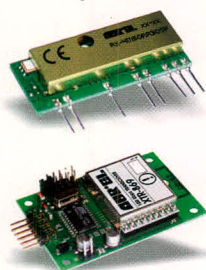


AUR'EL

БЕСПРОВОДНЫЕ РЕШЕНИЯ

для промышленной автоматизации, телеметрии и охранных систем

RF МОДУЛИ И МНОГОКАНАЛЬНЫЕ РАДИОМОДЕМЫ 433 МГц и 868 МГц МОЩНОСТЬ ИЗЛУЧЕНИЯ ПЕРЕДАТЧИКА ДО 10 мВт



BC-NBK	+5 В	2,7 мА	-103 дБм	433,92 МГц	+/- 1200 кГц	2400 байт/с	38,1×13,7×5,5 мм	Приёмник
RX-8L50FM70SF	+5 В	7 мА	-107 дБм	868,3 МГц	600 SAW filter	9600 байт/с	44,9×17,5×9,3 мм	Приёмник
TX-SAW MID	1,8 В/ 3,5 В	3 мА/ 7 мА	10 мВт	433,92 МГц		9600 байт/с	28×12,5×3 мм	Передачик
TX-8L30PF06	+3 В	19 мА	6 мВт	868,30 МГц		9600 байт/с	39×17,5×5 мм	Передачик
XTR-903A-4	+3 В	30 мА RX ON/ 40 мА TX ON/ 0.08 OFF	TX 0,15 мВт – 10 мВт	433 МГц		9600/19200/ 38400	33×23×8 мм	Многоканальный модем

АНТЕННЫ И АКСЕССУАРЫ



HSC-FM-TX	+3 В	10 мА	1 мВт	868 МГц	3 канала	Дистанционный пульт
AS 433			50 Вт	433 МГц	34×175 мм	Вертикальная антенна
GP 868			50 Вт	868 МГц	190×460 мм	Планарная антенна

ProSoft®

ПРОСОФТ – АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (095) 234-0636 • E-mail: info@prochip.ru • Web: www.prochip.ru

Эволюция SPICE-совместимых макромоделей операционных усилителей (часть 1)

Сергей Лозицкий (г. Брянск)

В статье рассмотрены проблемы и особенности моделирования средствами САПР OrCAD 9.2 электронных схем, активными компонентами которых являются ОУ. Особое внимание уделено анализу схем, а также достоинств и недостатков наиболее востребованных SPICE-совместимых макромоделей ОУ. Даны рекомендации по преодолению некоторых проблем моделирования схем, обусловленных недостатками макромоделей ОУ. Приведены краткие сведения об истории создания и совершенствования макромоделей ОУ.

Качество, стоимость и сроки разработки современных электронных устройств существенным образом зависят от эффективности и достоверности методов, используемых для анализа схемных решений. Возможности аналитических методов анализа сложных схем весьма ограничены и во многих случаях имеют недопустимо низкую точность, поскольку в них, как правило, используются упрощающие допущения [1]. Применение аналитических методов сопряжено с трудоёмкими и громоздкими математическими преобразованиями, в процессе выполнения которых высока вероятность совершения ошибок. В настоящее время наиболее продуктивным и точным является метод анализа схем, осуществляемый средствами современных систем автоматизированного проектирования (САПР). По существу мы являемся участниками (или, по крайней мере, свидетелями) очередной научно-технической революции, которая проходит под лозунгом: «Да здравствует САПР – ускоритель технического прогресса, обязательный инструмент и необходимое условие успешной работы каждого инженера!».

Использование современных схемотехнических САПР снимает многие традиционные проблемы разработки схем радиоэлектронных устройств. Однако при использовании новых технологий проектирования возникают и новые проблемы, суть которых очень точно охарактеризо-

вана [2]: «Каждая техническая революция, кроме очевидных преимуществ, о которых пишут и говорят, приносит и трудности, многие из которых становятся явными по мере освоения новой техники». Важно понимать, что указанные трудности являются проблемами нового (более высокого) уровня проектирования и во многих ситуациях могут быть успешно преодолены или, в крайнем случае, обойдены. Однако это возможно только в том случае, когда схемотехник понимает возможности и ограничения, связанные с использованием САПР.

Операционный усилитель (ОУ) является базовым активным компонентом низкочастотной (всё в нашей жизни относительно – сегодня бытующие ОУ работают на частотах, измеряемых сотнями мегагерц) аналоговой схемотехники, и естественно, что наличие в базе данных САПР качественных макромоделей (ММ), точно моделирующих характеристики реальных ОУ, особенно актуально. Однако опыт эксплуатации подсистемы схемотехнического моделирования профессиональной САПР OrCAD 9.2 (и более ранних версий пакета) показал, что, к сожалению, многие ММ ОУ имеют серьёзные недостатки и характерные особенности, которые необходимо учитывать в процессе моделирования. По причине несовершенства ММ результаты моделирования некоторых схемных конфигураций, в состав

которых входят ОУ, оказываются некорректными, то есть настолько отличающимися от истинных параметров анализируемых схем, что говорить о точности (малой погрешности) моделирования не имеет смысла. В статье достаточно подробно рассматриваются достоинства, недостатки и особенности наиболее распространённых макромоделей первого и второго поколений, а также кратко обсуждаются особенности некоторых оригинальных (фирменных) ММ ОУ. Результаты проведённого ниже анализа схем замещения ОУ позволили:

- определить перечни параметров ОУ, которые учитывают (моделируют) наиболее распространённые ММ;
- сформулировать условия, при которых различные ММ неадекватно моделируют работу реальных ОУ;
- дать рекомендации по усовершенствованию (доработке) схем замещения ОУ, которые позволяют устранить отдельные недостатки ММ.

Изложение материала сопровождается значительным количеством практических примеров, иллюстрирующих особенности и проблемы использования ММ ОУ.

Типичные проблемы

Серьёзность проблем, связанных с недостатками ММ ОУ, наглядно иллюстрируют три следующих примера моделирования простых схем.

Пример 1. Имеется вольтметр с достаточно низким входным сопротивлением, равным, например, 2 кОм. Совершенно очевидно, что такой вольтметр очень неточно измеряет напряжение в высокоомных цепях. Естественным решением проблемы повышения входного сопротивления вольтметра является использование на его входе повторителя напряжения, реализованного на ОУ с «плавающими» источниками питания. Проанализируем средствами САПР рабо-

ту схемы усовершенствованного вольтметра, подключенного к верхнему плечу резистивного делителя напряжения, на вход которого подаётся постоянное напряжение 10 В. Анализируемая схема (в том виде, как она представлена в окне PSpice Schematics) и результаты её анализа (узловые напряжения) на постоянном токе изображены на рис. 1а.

В этой схеме резистор RLа, на который нагружен ОУ DA1а, моделирует входное сопротивление цифрового вольтметра. Очевидно, что в идеальном случае, когда вольтметр не изменяет режим работы делителя напряжения, реализованного на резисторах R1а, R2а, должно выполняться следующее условие:

$$V_{R2a} = V_{RLa} = 5 \text{ В}, \quad (1)$$

где V_{R2a} , V_{RLa} – падения напряжений на резисторах R2а и RLа соответственно.

Узловые напряжения, указанные на рис. 1а, позволяют сделать вывод о том, что условие (1) выполняется, и, следовательно, в рассмотренной схемной конфигурации ММ OP-42/AD адекватно моделирует работу реального ОУ. Схемы, изображённые на рис. 1а и 1б, отличаются только тем, что в них используются ММ различных ОУ. Следует заметить, что ОУ типов OP-42 [3] и OPA132 [4] с полевыми транзисторами на входе имеют малые входные токи (не более 250 пА), низкие напряжения смещения (не более 5 мВ) и большие коэффициенты усиления на постоянном токе (не менее 104 дБ). С учётом сказанного можно ожидать, что соответствующие узловые напряжения схем, изображённых на рис. 1а и 1б, должны различаться не более чем на 5...10 мВ. Однако результаты моделирования схемы по рис. 1б дают совершенно неожиданный результат – падение напряжения на резисторе RLb равно:

$$V_{RLb} = 10,0 - 8,57 = 1,43 \text{ В},$$

то есть отличается от ожидаемой величины (5 В) приблизительно в 3,5 раза! Возникает естественный вопрос: неверный результат моделирования является следствием грубой ошибки, имеющейся в описании ММ OPA132/BB, или же эта ММ в силу её характерных особенностей в принципе не может адекватно моделиро-

вать рассмотренную схемную конфигурацию?

Ответ на этот вопрос дают результаты моделирования схем, изображённых на рис. 1в и 1г. Эти схемы отличаются от схем, изображённых соответственно на рис. 1а и 1б только выбором узла, соединённого с общей точкой («землёй») анализируемой схемы. Заземлённый узел схемы является отсчётным в том смысле, что напряжение на нём условно принимается равным нулю, а напряжения всех других узлов отсчитываются от этого (нулевого) уровня. Известно [5], что в реальных схемах при смене узла, соединённого с общей (отсчётной, заземлённой) точкой схемы изменяются величины узловых напряжений, однако разности узловых напряжений (падения напряжений на компонентах схемы) и токи ветвей схемы остаются неизменными. Сравнение результатов моделирования схем по рис. 1а и 1в, в которых используется ММ OP-42/AD, показывает, что при смене точки заземления падения напряжений на компонентах схемы остаются неизменными, или, другими словами, результаты моделирования схем с ММ OP-42/AD оказываются корректными вне зависимости от выбора точки заземления. А вот ММ OPA132/BB преподносит очередной сюрприз: сравнение результатов моделирования схем по рис. 1б и 1г показывает, что при смене точки заземления падения напряжений на компонентах существенно изменяются, и, следовательно, при использовании ММ OPA132/BB результаты моделирования зависят от выбора точки заземления схемы. Однако самое интересное заключается в том, что результаты моделирования схем по рис. 1г являются абсолютно корректными, в чём нетрудно убедиться, сравнив величины узловых напряжений схем, изображённых на рис. 1а, 1в, 1г. Итак, одна и та же ММ ОУ в одной из двух схем, которые различаются только выбором заземленного узла, «работает» неправильно, а в другой – правильно! Дальнейшие исследования показали, что в схеме рис. 1б некорректные результаты моделирования получаются при использовании ММ многих популярных ОУ. Вот только некоторые из них: LM358/MS, OPA77/BB, OP-27/LT, LF355, LT1055/LT, OPA604E/BB. В то же время, при использовании ММ

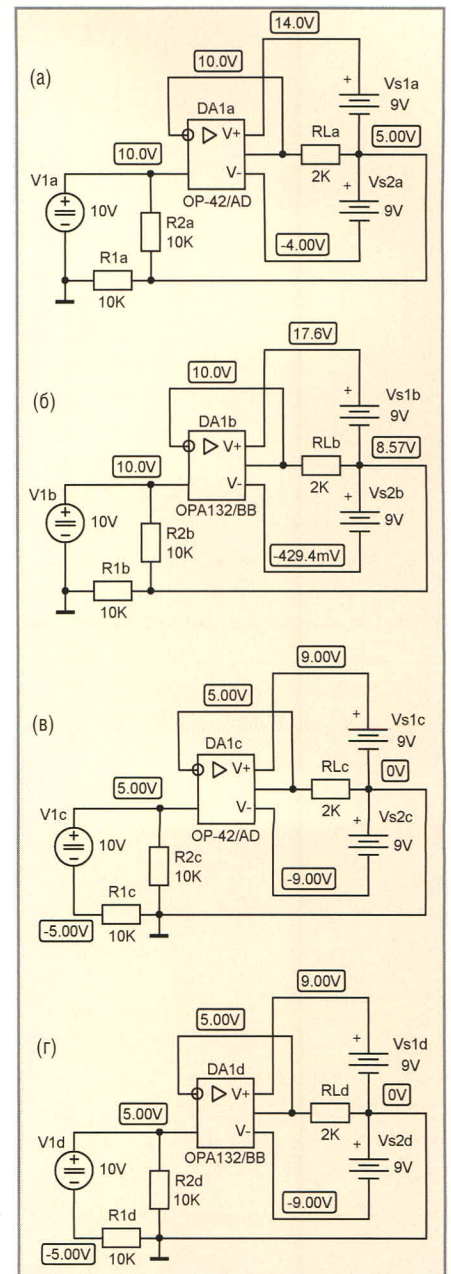


Рис. 1. Варианты анализируемой схемы повторителя напряжения (пример 1)

LM358/NS, OP-77/AD, OP-27/AD, LF355/NS, LF1055/NS, OPA604M/BB результаты моделирования получаются корректными.

Вывод из сказанного достаточно очевиден: многие ММ ОУ «работают» корректно только в тех схемах, у которых заземлена общая точка источников питания ОУ. Причины указанной аномалии поведения ММ станут понятны ниже, когда мы детально проанализируем особенности различных вариантов схем замещения (схем ММ) ОУ.

Пример 2. На рисунке 2 изображена схема повторителя напряжения (ПН) и результаты анализа входного сопротивления трёх вариантов этой схемы, которые различаются только

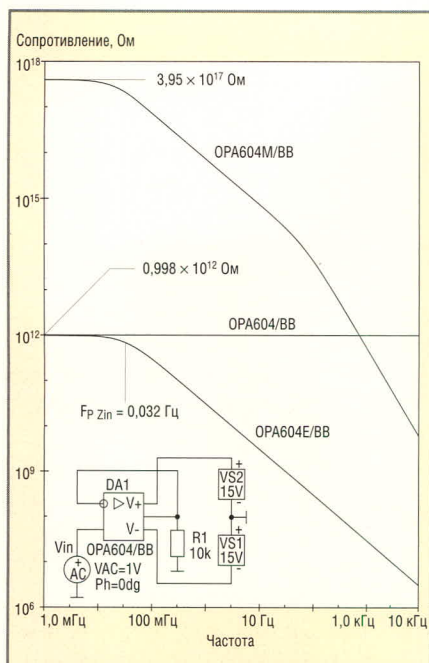


Рис. 2. Результаты анализа вариантов схемы повторителя напряжения (пример 2)

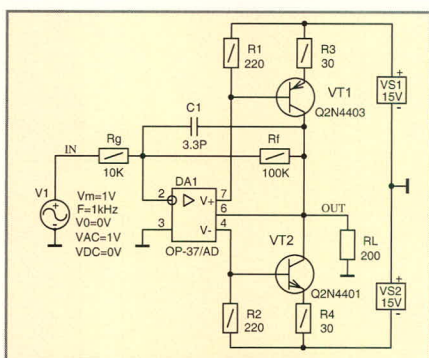


Рис. 3. Схема тестирования параметров усилителя (пример 3)

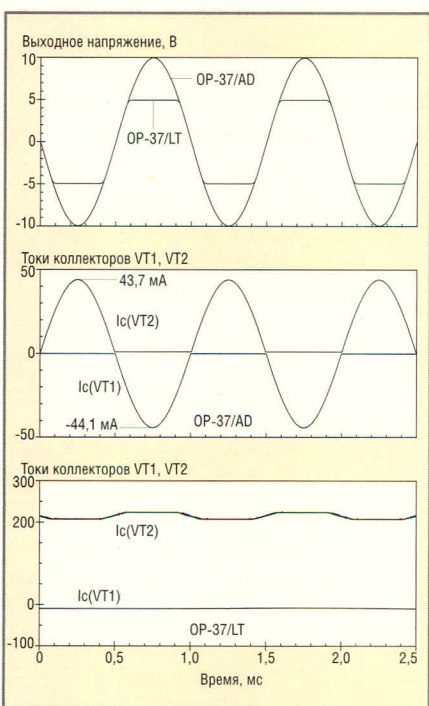


Рис. 4. Результаты моделирования усилителя (пример 3)

тем, что в них используются различные ММ ОУ ОРА604 [6].

Результаты анализа обескураживают и удручают. Модули входных сопротивлений различных вариантов схемы в некоторых частотных диапазонах различаются более чем на пять порядков. Так, в частности, анализ в расширенном частотном диапазоне показал, что на частоте 1 МГц входные сопротивления ПН, в которых используются ММ ОУ ОРА604/ВВ и ОРА604Е/ВВ, различаются приблизительно в 3 миллиона (!) раз. В двух вариантах схемы входное сопротивление ПН существенным образом зависит от частоты, в то время как входное сопротивление третьего варианта схемы является частотно-независимым. Причины столь странного поведения ММ ОУ обсуждаются ниже. Здесь же только отметим, что корректные результаты моделирования входного сопротивления ПН получаются при использовании улучшенных ММ ОУ фирмы Burr-Brown (в именах таких ММ имеется суффикс «Е»: ОРА111Е/ВВ, ОРА604Е/ВВ и т.п.). При использовании большинства других ММ ОУ в ПН (и других схемах, в которых входной сигнал поступает на неинвертирующий вход ОУ) возникают достаточно серьезные проблемы с моделированием входного сопротивления. К счастью, эти проблемы сравнительно легко могут быть преодолены, но об этом поговорим позже.

Пример 3. Необходимо спроектировать усилитель с коэффициентом передачи $K_v = 10$, который при выходном напряжении 10 В отдаёт в нагрузку ток не менее 50 мА и имеет полосу пропускания на уровне -3 дБ не уже 100 кГц. Поставленная задача может быть решена с помощью схемы, изображённой на рисунке 3.

В этой схеме увеличение нагрузочной способности ОУ достигается за счёт того, что коллекторные токи транзисторов VT1 и VT2, пропорциональные токам потребления ОУ от источников питания (соответственно VS1 и VS2), суммируются с выходным током ОУ DA1. Величина коэффициента усиления по току транзисторного двухтактного каскада определяется соотношением сопротивлений резисторов $R1 = R2, R3 = R4$ и лимитируется (при работе транзисторов в режиме АВ) допустимой величиной тока покоя транзи-

сторов VT1, VT2 и температурной нестабильностью этого тока. Результаты моделирования усилителя в режиме Transient для случаев использования в схеме двух различных ММ одного и того же ОУ изображены на рисунке 4.

На верхнем графике изображены временные диаграммы выходного напряжения усилителя. В случае использования ММ ОУ OP-37/AD усилитель уверенно выдаёт на нагрузку 200 Ом неискажённый синусоидальный сигнал амплитудой 10 В и, следовательно, отвечает требованиям в части нагрузочной способности. Однако в случае использования ММ ОУ OP-37/LT выходное напряжение усилителя ограничивается на уровне приблизительно 5 В. Причина этого заключается в том, что ММ ОУ OP-37/LT не моделирует динамику (изменение) тока потребления ОУ, и поэтому транзисторы VT1, VT2 оказываются фактически «выключенными» из работы схемы. Справедливость сказанного наглядно иллюстрируют временные диаграммы коллекторных токов транзисторов VT1, VT2 (средний и нижний графики на рис. 4). В случае использования ММ ОУ OP-37/AD пиковые величины коллекторных токов транзисторов VT1, VT2 приблизительно равны 44 мА, то есть через транзисторы протекает порядка 88% пикового тока нагрузки. В случае же использования ММ ОУ OP-37/LT транзистор VT1 фактически находится в закрытом состоянии, а через транзистор VT2 протекает слабый и незначительно изменяющийся ток, величина которого не превышает 0,22 мА.

Если после прочтения первого раздела вы впали в лёгкое уныние, то это значит, что цель, которую преследовал автор, достигнута. Вы осознали серьёзность обсуждаемых проблем, и нет необходимости убеждать вас в том, что системное изучение схем замещения, специфических особенностей и ограничений применимости различных ММ ОУ является обязательным условием получения достоверных результатов моделирования схем, активными компонентами которых являются ОУ.

Краткий экскурс в историю ММ ОУ

О начале производства первого ОУ типа $\mu A702$, разработанного Робер-

том Видларом (Robert Widlar), фирма Fairchild Semiconductor объявила в начале 1964 года [7]. В том же году был выпущен ставший легендарным ОУ $\mu A709$, который быстро завоевал симпатии разработчиков и стал широко использоваться в серийной аппаратуре. В конце 60-х годов на рынке появились более совершенные ОУ второго поколения: $\mu A741$, LM101 и многие другие. В 1972 году только в США было продано более 50 млн. интегральных ОУ. Однако к началу 70-х годов стали очевидными и серьезные трудности дальнейшего совершенствования ИМС: сложность проектируемых схем возросла до такой степени, что их анализ традиционными методами и средствами стал крайне непродуктивным и требовал титанических усилий от разработчиков, которые выполняли огромные объемы вычислений при помощи ручных калькуляторов. Время требовало создания нового инструмента проектирования ИМС.

Первая версия компьютерной программы моделирования электрических цепей SPICE1 была создана в результате кропотливого совместного труда сотрудников и студентов Калифорнийского университета (г. Беркли) в 1972 году [8]. Программа позволяла анализировать схемы транзисторного уровня и в течение короткого промежутка времени стала стандартным инструментом моделирования ИМС. Однако время монопольного использования SPICE1 разработчиками ИМС продолжалось недолго. Разработчики РЭА, быстро оценив достоинства программы SPICE1, стали активно использовать её для моделирования схем, реализуемых на ИМС и дискретных компонентах. Большие универсальные ЭВМ того времени имели крайне низкую по сегодняшним меркам производительность, и поэтому моделирование на транзисторном уровне схем, в состав которых входило несколько ОУ, требовало огромных затрат машинного времени. В [9] указывается, что в некоторых случаях время, необходимое для анализа устройств средствами САПР, могло превышать время, необходимое для создания и исследования макета этого устройства. Очевидно, что в подобных случаях использование САПР теряет всякий смысл.

Наибольших затрат машинного времени требует анализ нелинейных

устройств. Даже при анализе схемы, в состав которой входит всего один биполярный транзистор (представленный схемой замещения Гуммеля–Пунна), программе анализа необходимо итерационными методами находить решения нескольких достаточно сложных нелинейных уравнений. Из сказанного следует, что существенно сократить время анализа аналоговых схем можно, используя схему замещения (схему ММ), которая моделирует ОУ настолько точно, насколько это возможно, без использования большого количества моделей транзисторов и других нелинейных устройств. Следует заметить, что разработка ММ, которая при использовании минимального числа транзисторов точно имитирует работу реального ОУ во всех возможных ситуациях его применения, является сложнейшей технической задачей.

В начале 1974 года Грэм Бойль (Graeme Boyle) и его коллеги опубликовали статью [10], в которой была описана оригинальная ММ ОУ, позволявшая в процессе моделирования схем существенно сократить время работы центрального процессора больших универсальных ЭВМ того времени. Бойль оставил в ММ всего два транзистора, которые образуют входной дифференциальный каскад ОУ. Все последующие каскады схемы замещения ОУ реализованы на линейных управляемых источниках, пассивных компонентах и диодах. Транзисторы входного каскада были сохранены, поскольку они упрощают моделирование таких реальных эффектов, как входные токи смещения и зависимость скорости изменения выходного напряжения ОУ от величины его входного дифференциального напряжения [9]. Итак, первое несомненное достоинство ММ ОУ Бойля, по сравнению с ММ ОУ транзисторного уровня, заключается в существенном уменьшении машинного времени, которое необходимо для анализа схем, активными компонентами которых являются ОУ. Второе важное достоинство ММ Бойля заключается в её универсальности. Две разновидности ММ Бойля, различающиеся только построением входного каскада и типом используемых в них транзисторов, позволяют моделировать работу любых реальных ОУ, во входных каскадах которых исполь-

зуются биполярные транзисторы (BJT) $n-p-n$ - и $p-n-p$ -типов.

Однако хорошо известно: ничто не дается даром. Указанные достоинства ММ Бойля получены за счёт:

- отказа от моделирования некоторых параметров ОУ;
 - ухудшения точности моделирования некоторых параметров ОУ;
 - использования ряда ограничений, накладываемых на анализируемые схемы, в которых ММ адекватно имитирует работу реального ОУ.
- Из сказанного следует, что ММ имеет ряд недостатков, наиболее существенными из которых являются следующие:
- напряжения внутренних узлов ММ отсчитываются относительно земли (относительно общего проводника моделируемой схемы);
 - ток выходного вывода ОУ внутри его схемы замещения протекает через управляемый источник, соединённый с землей, в то время как в реальном усилителе этот ток протекает через выводы ОУ, к которым подключаются источники питания;
 - возможности моделирования АФЧХ ОУ существенно ограничены двухполюсным характером передаточной функции ММ Бойля;
 - ММ Бойля не моделирует зависимость величины коэффициента ослабления синфазного сигнала (КОСС) от частоты.

Первые два из указанных недостатков ограничивают область использования ММ Бойля схемами, у которых заземлена общая точка источников питания ОУ, а также не позволяют моделировать схемы, функционирование которых зависит от текущих величин токов, потребляемых ОУ от источников питания. Следует заметить, что при моделировании АФЧХ низкочастотных ОУ общего назначения первого и второго поколений двухполюсный характер передаточной функции ММ Бойля не вызывал серьёзных проблем. Однако когда промышленностью был освоен выпуск специализированных (в частности, широкополосных и быстродействующих) ОУ, стало совершенно очевидным, что ММ Бойля не обеспечивает необходимой точности моделирования частотных свойств новых типов ОУ.

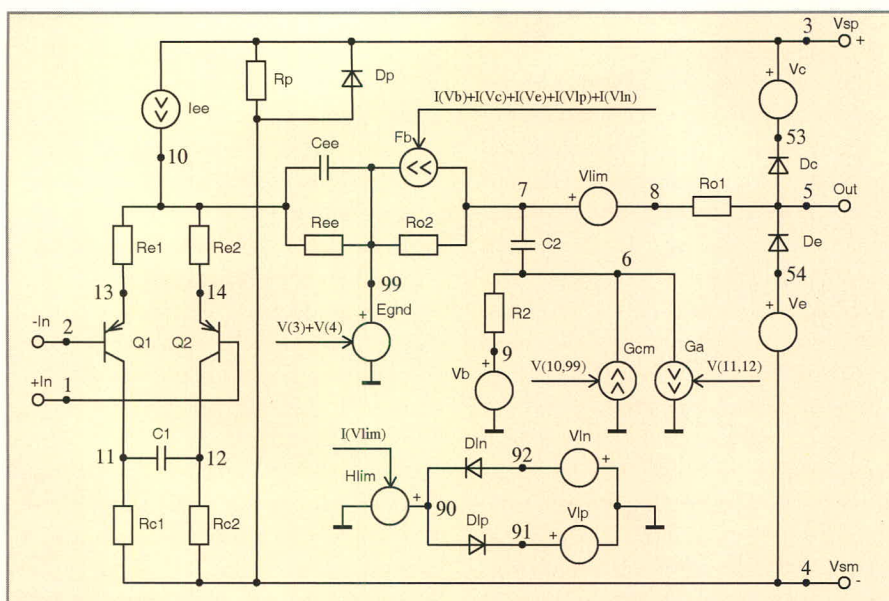


Рис. 5. Вариант схемы ММ Бойля с биполярными р-п-р-транзисторами на входе

Начало 80-х годов ознаменовалось:

- улучшением качественных показателей и существенным расширением номенклатуры выпускаемых ОУ;
- впечатляющим совершенствованием средств вычислительной техники;
- появлением более совершенных версий программы SPICE, в том числе версии, получившей название PSpice, которая работала на IBM PC-совместимых компьютерах.

Сложилась ситуация, когда ограниченные возможности ММ Бойля стали сдерживающим фактором использования САПР для анализа схем, реализованных на быстродействующих ОУ. Время настоятельно требовало создания более совершенной ММ ОУ. На вызов времени ответили специалисты фирмы Precision Monolithic, которые в конце 80-х годов разработали ММ ОУ, во многом свободную от недостатков, присущих ММ Бойля. Новая ММ получила название MPZ (Multiple Pole/Zero Macromodel [9]), поскольку она позволяет моделировать произвольное количество полюсов и нулей передаточной функции ОУ. Схема MPZ ММ имеет три принципиальных отличия от схемы ММ Бойля:

- MPZ ММ представляет собой набор унифицированных функциональных блоков, каждый из которых моделирует определённую группу параметров ОУ;
- схема является адаптируемой: количество блоков, моделирующих зависимость усиления ОУ от частоты, не фиксировано (может быть произвольным). Количество этих

блоков выбирает разработчик ММ на основании результатов анализа специфических особенностей АФЧХ моделируемого ОУ;

- в схеме MPZ ММ отсутствуют узлы, соединённые с землёй (общим проводником моделируемой схемы).

Важно понимать, что существенно более высокая степень совершенства MPZ ММ (по сравнению с ММ Бойля) достигается за счёт усложнения схемы замещения ОУ, и, следовательно, недостаток новой ММ заключается в увеличении затрат машинного времени, необходимого для её анализа. Надо полагать, что именно по этой причине в настоящее время широко используются обе ММ ОУ. ММ Бойля обычно используется для моделирования ОУ общего назначения, а MPZ ММ – для моделирования быстродействующих ОУ, а также ОУ со специфическими особенностями АФЧХ (например, ОУ с немонотонными ФЧХ).

Анализ схемы ММ Бойля

Вариант схемы ММ Бойля, которая моделирует ОУ с р-п-р ВJT на входе, изображён на рисунке 5. Три других варианта схемы ММ Бойля с п-р-п ВJT и JFET (с п- и р-каналами) на входе приведены в [11]. Схема замещения ОУ существенно отличается от привычных схем реальных устройств широким использованием идеальных источников тока и напряжения. В схеме ММ Бойля используется семь независимых источников и пять зависимых (управляемых) источников тока и напряжения. Для удобства различения независимых и зависимых ис-

точников в обозначении последних на рис. 5 используются стрелки, надписи над которыми указывают независимые (управляющие) переменные. Так, например, надпись «V(3)+V(4)» над стрелкой источника Egnd означает, что выходное напряжение этого источника зависит от суммы напряжений узлов с номерами (точнее, с именами) 3 и 4. В качестве примера приведено описание на входном языке PSpice ММ LM358/МС популярного ОУ общего назначения типа LM358, выпускаемого многими производителями (отечественные аналоги: К1040УД1, КР544УД8, КФ1053УД2, УР1101УД101).

* OPA LM358 "macromodel" subcircuit
*

```
.subckt LM358/MC 1 2 3 4 5
*
C1 11 12 3.000E-12
C2 6 7 6.000E-12
Cee 10 99 388.6E-15
Dc 5 53 dx
De 54 5 dx
Dlp 90 91 dx
Dln 92 90 dx
Dp 4 3 dx
Egnd 99 0 poly(2) (3,0) (4,0)
+ 0 .5 .5
Fb 7 99 poly(5) Vb Vc Ve
+ Vlp Vln
+ 0 48.23E6 -50E6 50E6 50E6 -50E6
Ga 6 0 11 12 41.47E-6
Gcm 0 6 10 99 414.7E-12
Iee 3 10 dc 2.543E-6
Hlim 90 0 Vlim 1K
Q1 11 2 13 qx
Q2 12 1 14 qx
R2 6 9 100.0E3
Rc1 4 11 24.11E3
Rc2 4 12 24.11E3
Re1 13 10 3.043E3
Re2 14 10 3.043E3
Ree 10 99 78.65E6
Ro1 8 5 50
Ro2 7 99 25
Rp 3 4 37.62E3
Vb 9 0 dc 0
Vc 3 53 dc 1.800
Ve 54 4 dc .88
Vlim 7 8 dc 0
Vlp 91 0 dc 40
Vln 0 92 dc 40
.model dx D(Is=800.0E-18)
.model qx PNP(Is=800.0E-18 Bf=32.03)
.ends
```

Зависимые источники очень широко используются в технике макромо-

делирования, и поэтому имеет смысл напомнить основные положения их теории. Существует четыре типа линейных зависимых источников:

- источник напряжения, управляемый напряжением (ИНУН);
- источник тока, управляемый напряжением (ИТУН);
- источник напряжения, управляемый током (ИНУТ);
- источник тока, управляемый током (ИТУТ).

Параметры линейных зависимых источников приведены в таблице 1.

В PSpice существует следующее ограничение: если независимой переменной является ток, то это должен быть ток, протекающий через независимый источник напряжения, или, другими словами, при описании на входном языке PSpice ИНУТ и ИТУТ можно ссылаться только на токи независимых источников напряжения. Указанное ограничение приводит к тому, что в схему ММ в некоторых случаях приходится вводить независимые источники нулевого напряжения (фиктивные источники напряжения) исключительно для того, чтобы ссылаться на их токи при описании ИНУТ и/или ИТУТ. В схеме ММ Бойля (см. рис. 5) фиктивными являются источники напряжения V_b и V_{lim} , токи которых $I(V_b)$ и $I(V_{lim})$ являются управляющими переменными соответственно для ИТУТ Fb и ИНУТ Hlim. Формат описания линейных зависимых источников на входном языке PSpice, а также графические символы источников, реализованных на базе шаблона Template, приведены в таблице 2.

В ММ ОУ находят применение и полиномиальные зависимые источники, которые в общем случае являются нелинейными. Полиномиальный зависимый источник управляется k независимыми входными переменными $X_1, X_2, \dots, X_k$, которые связаны с выходной зависимой переменной Y полиномом следующего вида:

$$Y(X_1, X_2, \dots, X_k) = P_0 + P_1 X_1 + P_2 X_2 + \dots + P_k X_k + P_{k+1} X_1^2 + P_{k+2} X_1 X_2 + P_{k+3} X_1 X_3 + \dots + P_{2k+1} X_1 X_k + P_{2k+2} X_2^2 + P_{2k+3} X_2 X_3 + \dots$$

Правило записи полинома:

- последовательно записываются группы членов полинома в порядке возрастания суммарных степеней аргументов: 0, 1, 2, ...;

- в пределах каждой группы члены полинома записываются в порядке убывания степени первого аргумента и возрастания степеней последующих аргументов: сначала второго, затем третьего и т.д.

Так, например, полиномы, зависящие от одной и двух независимых переменных, записываются следующим образом:

$$Y(X_1) = P_0 + P_1 X_1 + P_2 X_1^2 + P_3 X_1^3 + \dots$$
$$Y(X_1, X_2) = P_0 + P_1 X_1 + P_2 X_2 + P_3 X_1^2 + P_4 X_1 X_2 + P_5 X_2^2 + P_6 X_1^3 + P_7 X_1^2 X_2 + P_8 X_1 X_2^2 + P_9 X_2^3 + P_{10} X_1^4 + \dots$$

Формат описания полиномиальных зависимых источников на входном языке PSpice приведён в таблице 3.

Следует особо отметить, что, к сожалению, в описании линейных и нелинейных полиномиальных зависимых источников не допускается использование идентификаторов

глобальных параметров, т.е. параметры передачи K_u , Y_t , Z_t , K_i , и полиномиальные коэффициенты в описании схемы могут задаваться только числовыми величинами.

В ММ Бойля используются полиномиальные зависимые источники, у которых имеются отличные от нуля коэффициенты P_i только при степенях X_j не выше первой. Такие источники реализуют полиномы следующего вида:

$$Y(X_1, X_2, \dots, X_k) = P_0 + P_1 X_1 + P_2 X_2 + \dots + P_k X_k \tag{2}$$

Очевидно, что частный случай полиномиального нелинейного источника, соответствующего выражению (2), является линейным источником, и, следовательно, затраты машинного времени на его моделирование минимальны. В ММ Бойля используется два полиномиальных источника: ИНУН Egnd и ИТУТ Fb, которые, при-

Таблица 1. Параметры линейных зависимых источников

Параметры зависимого источника	ИНУН	ИТУН	ИНУТ	ИТУТ
Независимая входная переменная	V_{IN}	V_{IN}	I_{IN}	I_{IN}
Зависимая выходная переменная	V_{OUT}	I_{OUT}	V_{OUT}	I_{OUT}
Уравнение связи входной и выходной переменных	$V_{OUT} = K_v V_{IN}$	$I_{OUT} = Y_t V_{IN}$	$V_{OUT} = Z_t I_{IN}$	$I_{OUT} = K_i I_{IN}$
Параметр передачи	Коэффициент K_v передачи по напряжению	Передающая проводимость Y_t [A/B]	Передающее сопротивление Z_t [B/A]	Коэффициент K_i передачи по току
Входное сопротивление $Z_{IN} = V_{IN}/I_{IN}$	∞	∞	0	0
Выходное сопротивление $Z_{OUT} = V_{OUT}/I_{OUT}$	0	∞	0	∞

Таблица 2. Формат описания и графические символы линейных зависимых источников

Источник	Формат описания	Графические символы
ИНУН	Exxx N+ N- Ny+ Ny- Kv	
ИТУН	Gxxx Nin Nout Ny+ Ny- Yt	
ИНУТ	Hxxx N+ N- Name_Vy Zt	
ИТУТ	Fxxx Nin Nout Name_Vy Ki	

Таблица 3. Формат описания полиномиальных зависимых источников

Источник	Формат описания
ИНУН	Exxx N+ N- POLY(k) (N1y-, N1y+)...(Nky+, Nky-) List_Coeff_Poly
ИТУН	Gxxx Nin Nout POLY(k) (N1y-, N1y+)...(Nky+, Nky-) List_Coeff_Poly
ИНУТ	Hxxx N+ N- POLY(k) Name_V1y...Name_Vky List_Coeff_Poly
ИТУТ	Fxxx Nin Nout POLY(k) Name_V1y...Name_Vky List_Coeff_Poly

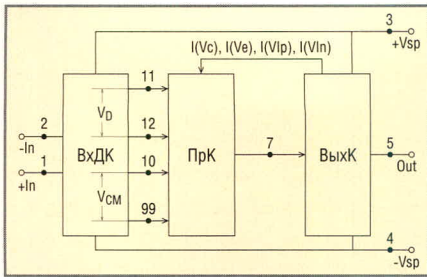


Рис. 6. Функциональная схема ММ Бойля

менительно к ММ LM358/MC, описываются следующими предложениями входного языка PSpice:

```
Egnd 99 0 poly(2) (3,0) (4,0) 0
+ .5 .5
Fb 7 99 poly(5) Vb Vc Ve Vlp
Vln 0 48.23E6 -50E6 50E6 50E6 -50E6
```

Эти источники реализуют следующие линейные зависимости:

$$V_{Egnd} = 0,5V(3,0) + 0,5V(4,0) \quad (3)$$

$$I(Fb) = 48,23 \times 10^6 I(Vb) - 50 \times 10^6 I(Vc) + 50 \times 10^6 I(Ve) + 50 \times 10^6 I(Vlp) - 50 \times 10^6 I(Vln) \quad (4)$$

В схеме ММ Бойля (см. рис. 5) достаточно очевидно назначение только двух элементов: резистор R_p моделирует зависимость статического тока потребления ОУ от суммарной величины (размаха) питающих напряжений, а диод D_p – резкое возрастание тока потребления ОУ в нештатной ситуации, когда источники питающих напряжений оказываются подключенными к ОУ в «обратной» полярности. Назначение остальных компонентов схемы замещения ОУ далеко не очевидно. Анализ полной схемы ММ Бойля весьма затруднителен. Зна-

чительно проще анализировать её отдельные функциональные составляющие, моделирующие различные группы параметров реальных ОУ. На рисунке 6 изображена функциональная схема ММ Бойля, в состав которой входят: ВхДК – входной дифференциальный каскад; ПрК – промежуточный каскад; ВыхК – выходной каскад.

ВхДК моделирует:

- эффект уменьшения усиления ОУ при увеличении уровня входного дифференциального сигнала ОУ;
- высокочастотный полюс передаточной функции ОУ;
- входные токи ОУ;
- активную составляющую дифференциального входного сопротивления ОУ.

ВхДК формирует два выходных сигнала: напряжение $V(11,12) = V_D$, нелинейно зависящее от уровня входного дифференциального сигнала ОУ, и напряжение $V(10,99) = V_{CM}$, равное уровню синфазного входного сигнала ОУ.

ПрК моделирует:

- усиление ОУ на постоянном токе;
- низкочастотный (доминирующий) полюс передаточной функции ОУ;
- подавление синфазного входного сигнала ОУ.

В моделировании эффекта ограничения максимальных скоростей нарастания и спада выходного сигнала ОУ одновременно участвуют ВхДК и ПрК. Механизм моделирования этого эффекта описан ниже.

ВыхК выполняет следующие функции:

- моделирует активную составляющую выходного сопротивления ОУ;
- формирует отличные от нуля токовые сигналы $I(Vc)$, $I(Ve)$ в тех случа-

ях, когда уровень выходного напряжения реального ОУ ограничивается размахом питающих напряжений и напряжениями насыщения транзисторов выходного каскада;

- формирует отличные от нуля токовые сигналы $I(Vlp)$, $I(Vln)$ в тех случаях, когда уровень выходного тока реального ОУ ограничивается схемой защиты выхода усилителя от токовой перегрузки.

Эффект моделирования ограничения выходного напряжения и/или тока ОУ достигается за счёт того, что сформированные ВыхК токовые сигналы $I(Vc)$, $I(Ve)$, $I(Vlp)$, $I(Vln)$ поступают на ПрК (см. рис. 6) и уменьшают его коэффициент усиления.

Входной каскад ММ Бойля

На рисунке 7 изображена схема входного ВхДК ММ LM358/MC, реализованная по структуре Бойля. В библиотеках OrCAD 9.2 отсутствуют модели многовходовых полиномиальных источников, поддерживаемых графическими символами, или, другими словами, полиномиальные источники, выходная переменная которых зависит более чем от одной входной переменной, могут быть введены в схему только средствами входного языка PSpice. Для сохранения наглядности схемы ВхДК ММ (её полного представления графическими символами) в ней вместо источника Egnd используется аналоговый функциональный блок ABM2, который реализует зависимость (3). Элементы I_{EE} и R_{EE} моделируют источник тока с конечным выходным сопротивлением, который задаёт эмиттерные токи транзисторов Q1, Q2. Следует особо отметить, что ёмкость C_{EE} используется в схеме ММ только в тех случаях, когда моделируются ОУ с неодинаковыми максимальными скоростями нарастания и спада выходного напряжения.

Источники испытательных сигналов Vd1, Vd2 позволяют задавать произвольный уровень дифференциального входного напряжения V_{DVD} каскада, а источник Vsinf – произвольный уровень синфазного входного напряжения V_{CMV} каскада. На рис. 7 указаны узловые напряжения и токи ветвей, полученные в результате анализа ВхДК на постоянном токе (в режиме Bias Point Detail) при нулевых напряжениях источников Vsinf, Vd1, Vd2. У разработчиков, не знакомых с тонкостями моделирования транзисторов в PSpice, работоспо-

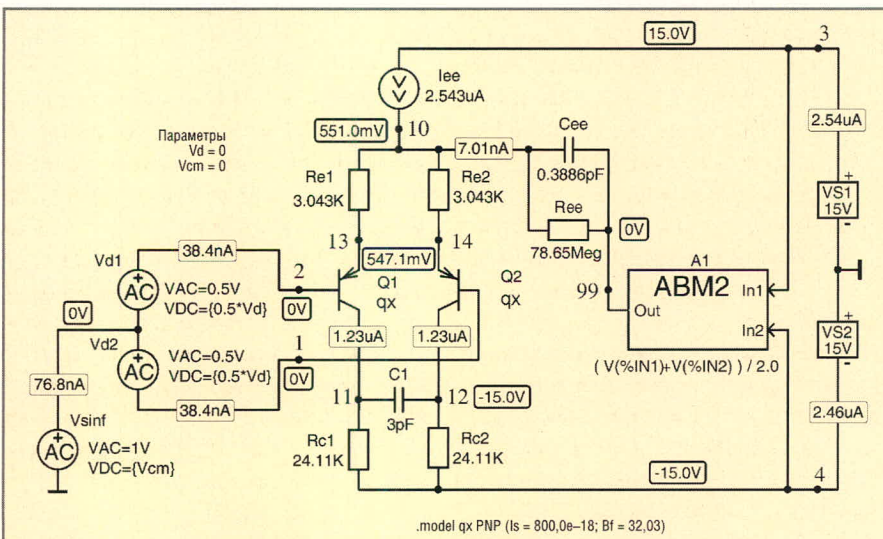


Рис. 7. Схема тестирования параметров ВхДК ММ Бойля

способность схемы (см. рис. 7), скорее всего, вызовет серьезные сомнения. Для таких сомнений есть веские основания:

- при токах коллектора порядка 1 мкА коэффициент усиления тока базы реальных транзисторов уменьшается до неприемлемо низких величин [12];
- при столь малых коллекторных токах реальных транзисторов не удастся получить широкую полосу пропускания усилителя [12].

PSpice-модель (в отличие от реального транзистора) позволяет задавать практически любые величины параметров модели. Этой возможностью часто пользуются разработчики ММ ОУ и других ИМС. Важно понимать, что транзисторы Q1, Q2, параметры которых описываются моделью qх (см. описание модели qх на рис. 7), во многих отношениях идеальны. При анализе схемы рис. 7 необходимо учитывать следующие особенности используемой модели транзисторов:

- коэффициент усиления тока базы $B_F = I_C/I_B$ транзистора не зависит от тока коллектора I_C ;
- ёмкости переходов и объёмное сопротивление базовой области транзистора равны нулю;
- выходное сопротивление транзистора, включенного по схеме с ОЭ или с ОБ, равно бесконечности;
- в PSpice не моделируются эффекты электрического пробоя обратносмещённых переходов транзистора, или, другими словами, к переходам модели транзистора могут быть приложены сколь угодно большие запирающие напряжения.

На постоянном токе работа ВхДК при $V_{\text{sinf}} = V_{D1} = V_{D2} = 0$ описывается следующими соотношениями:

$$\varphi_T = \frac{kT}{q} = 8,61708 \times 10^{-5} (273,15 + t(^{\circ}\text{C})) \quad (5)$$

$$r_E = \frac{\partial V_{BE}}{\partial I_E} = \frac{2\varphi_T}{I_{EE} - I_{REE}} \quad (6)$$

$$R_{inD} = 2(B_F + 1)(r_E + R_E) \quad (7)$$

$$R_{inCM} = (B_F + 1)[R_{EE} + 0,5(r_E + R_E)] \quad (8)$$

$$S_{\text{max}} = \frac{\partial I_C}{\partial V_D} = \frac{B_F}{R_{in}} \quad (9)$$

$$A_{VDI\text{max}} = \frac{V_{\text{out}}}{V_D} = \frac{V(12,11)}{V_D} = \frac{2B_F R_C}{R_{inD}} \quad (10)$$

$$I_B = I_{BQ1} = I_{BQ2} = \frac{0,5(I_{EE} - I_{REE})}{B_F + 1} \quad (11)$$

$$V(11,12)_{\text{lim}} = \pm \frac{B_F R_C (I_{EE} - I_{REE})}{B_F + 1} \quad (12)$$

В формулах (5) – (12) использованы следующие обозначения:

φ_T – температурный потенциал;
 $k = 1,38062 \times 10^{-23}$ Дж/°К – постоянная Больцмана;
 T – абсолютная температура, °К;
 $q = 1,60219 \times 10^{-19}$ К – заряд электрона;
 r_E – дифференциальное сопротивление эмиттерного перехода транзисторов Q1, Q2;
 I_{REE} – ток, протекающий через резистор REE;
 R_{inD} – дифференциальное входное сопротивление каскада;
 R_{inCM} – синфазное входное сопротивление каскада;
 V_D – дифференциальное входное напряжение каскада;
 S_{max} – максимальная крутизна транзисторов Q1, Q2 (крутизна при $V_D = 0$);
 $A_{VDI\text{max}}$ – максимальная величина коэффициента усиления входного дифференциального напряжения;
 I_B – входной ток каскада;
 $V(11,12)_{\text{lim}}$ – предельные величины выходного напряжения.

Подставляя в (5) – (12) значения $t(^{\circ}\text{C}) = 27$ (температура в PSpice по умолчанию); $I_{EE} = 2,543$ мкА; $I_{REE} = 7,005$ нА; $B_F = 32,03$; $R_E = R_{C1} = R_{C2} = 3,043$ кОм и $R_C = R_{C1} = R_{C2} = 24,11$ кОм, получаем:
 $\varphi_T = 25,865$ мВ, $r_E = 20,40$ кОм, $R_{inD} = 1,549$ МОм, $R_{inCM} = 2,598$ ГОм, $S_{\text{max}} = 20,68$ мкА/В, $A_{VDI\text{max}} = 0,9974$, $I_B = 38,39$ нА, $V(11,12)_{\text{lim}} = \pm 59,3$ мВ.

Известно [13], что усиление транзисторного ВхДК максимально при $V_D = 0$ и быстро убывает при увеличении абсолютной величины $|V_D|$ дифференциального входного напряжения. На рисунке 8 изображены зависимости выходного напряжения и усиления каскада (рис. 7) от величины дифференциального входного напряжения, полученные в результате моделирования схемы в режиме DC Sweep.

Полученные зависимости хорошо согласуются с данными, приведёнными в работе [13].

Входной балансный каскад, по причине абсолютной симметрии его плеч, имеет нулевой коэффициент передачи синфазного сигнала и бесконечно большую величину коэффициента ослабления входного синфазного сигнала:

$$A_{VCM} = \frac{V_{\text{out}}}{V_{CM}} = \frac{V(12,11)}{V_{CM}} \equiv 0 \quad (13)$$

$$CMRR_I [\text{дБ}] = 20 \lg \frac{A_{VDI}}{A_{VCM}} \equiv \infty \quad (14)$$

Здесь уместно напомнить, что уровень синфазного входного напряже-

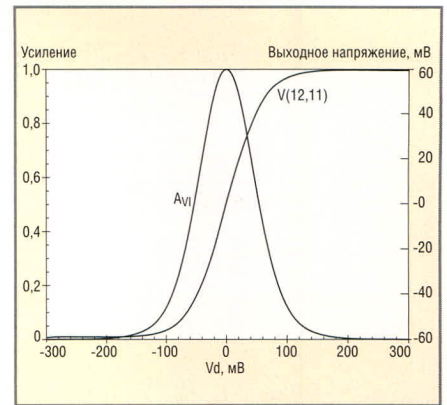


Рис. 8. Зависимости выходного напряжения и усиления ВхДК ММ LM358/MC от дифференциального входного напряжения

ния ОУ определяется как разность полусumm напряжений на его входах и на шинах питания:

$$V_{CM} = 0,5(V_{+in} + V_{-in}) - 0,5(V_{SP} + V_{SM}). \quad (15)$$

Во ВхДК синфазное напряжение, приблизительно соответствующее выражению (15), формируется между узлами 10 и 99 схемы ММ:

$$V(10,99) = V_{BE} + 0,5(V_{+in} + V_{-in}) - 0,5(V_{SP} + V_{SM}) \approx V_{CM},$$

где V_{BE} – падение напряжения на эмиттерных переходах транзисторов Q1, Q2.

Из сказанного следует, что ВхДК имеет два выхода, на одном из которых формируется дифференциальное выходное напряжение $V(11,12)$, а на другом – синфазное выходное напряжение $V(10,99)$.

Важно понимать: полное подавление входного синфазного сигнала на дифференциальном выходе ВхДК вовсе не означает, что уровень этого сигнала не оказывает влияния на другие характеристики каскада. На рисунке 9 изображены семейства зависимостей тока коллектора транзистора Q1 и коэффициента передачи каскада от дифференциального входного напряжения, полученные в результате многовариантного анализа схемы в режиме DC Sweep при пяти различных величинах синфазного входного напряжения.

Существенное отличие кривых $I_C(Q1)$ и A_{VDI} при $V_{CM} = -15,4$ В от кривых, соответствующих другим уровням V_{CM} , объясняется смещением переходов база–коллектор тран-

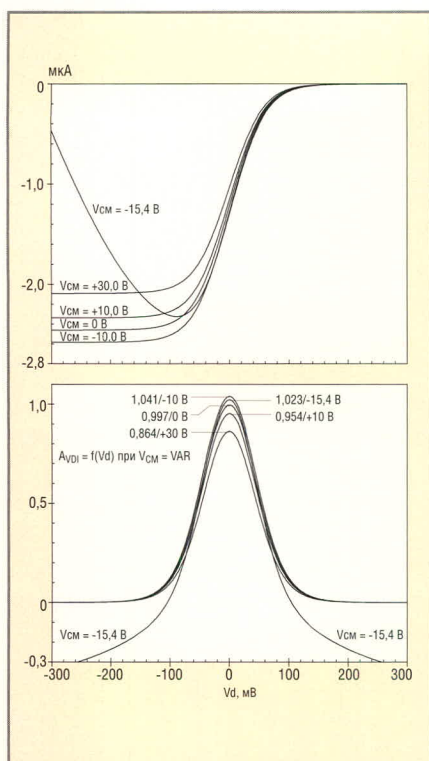


Рис. 9. Семейства зависимостей $I_C(Q1)$ и A_{VDI} ВхДК ММ LM358/МС от дифференциального входного напряжения

зисторов Q1, Q2 в прямом направлении. При $V_D = 0$ напряжение (приблизительно равное 0,4 В) прямого смещения коллекторных переходов транзисторов Q1, Q2 оказывается недостаточным для того, чтобы вызвать протекание существенных токов через эти переходы. При изменении величины V_D прямое смещение коллекторного перехода одного из транзисторов Q1, Q2 увеличивается на $V_D/2$, а другого – уменьшается на такую же величину. Так, при $V_D = 100$ мВ коллекторный переход транзистора Q1 оказывается смещённым в прямом направлении напряжением приблизительно 0,45 В, что вызывает протекание через него тока, соизмеримого с током коллектора транзистора. В конечном итоге открывание коллекторных переходов транзисторов приводит к тому, что при некоторых величинах V_D (зависящих от V_{CM}) происходит инверсия знака коэффициента A_{VDI} передачи ВхДК. В тех случаях, когда выполняется условие $V_{CM} > -15$ В, имеет место слабо выраженная зависимость $A_{VDI \max}$ от уровня синфазного входного напряжения, которая находится в полном соответствии с формулами (6), (7), (10) и объясняется изменением степени шунтирующего действия,

оказываемого на источник тока I_{EE} резистором R_{EE} . Увеличение синфазного входного напряжения на величину ΔV_{CM} вызывает уменьшение суммарного тока коллекторов транзисторов Q1, Q2 на величину $\Delta V_{CM}/R_{EE}$, что, в свою очередь, приводит к увеличению r_E , $R_{IN D}$ и уменьшению $A_{VDI \max}$.

Изготовитель (Motorola) гарантирует нормальную работу ОУ LM358 при выполнении следующего условия [14]:

$$V_{SM} \leq V_{in OPA} \leq V_{SP} - 1,7 \text{ В},$$

где $V_{in OPA}$ – напряжение на любом из входов ОУ; V_{SM} , V_{SP} – величины соответственно отрицательного и положительного питающих напряжений.

Однако результаты анализа (см. рис. 9) показывают, что входной каскад ММ ОУ LM358/МС нормально функционирует даже в том случае, когда входное синфазное напряжение на 15 В превышает напряжение источника положительного питания V_{S1} . Более того, дополнительный анализ показал, что в результате повышения V_{CM} до 100 В величина $A_{VDI \max}$ уменьшается до 0,53, то есть менее чем в два раза. Если учесть, что типовая и минимальная величины коэффициента усиления ОУ LM358 могут различаться в четыре раза [14], то становится очевидным следующий факт: модель входного каскада игнорирует факт существенного превышения входным напряжением уровня положительного питающего напряжения V_{SP} , что, конечно же, не соответствует действительности. В реальной схеме входного каскада с р-п-р-транзисторами верхний предел входного синфазного сигнала ограничен величиной:

$$V_{CM \max} = V_{SP} - V_{IEE \min} - V_{BE},$$

где $V_{IEE \min}$ – минимальное падение напряжения на источнике тока, при котором реализующие его транзисторы находятся в линейном режиме; V_{BE} – падение напряжения на прямосмещённых переходах база-эмиттер входных транзисторов.

Отсутствие явно выраженного верхнего предела синфазного входного напряжения в модели ВхДК

объясняется тем, что в ней используется идеальный источник тока I_{EE} , который «выдаёт» в эмиттеры транзисторов Q1, Q2 неизменный ток 2,543 мА вне зависимости от величины и знака приложенного к нему напряжения.

Сказанное позволяет сделать следующие выводы:

- ММ Бойля не моделирует напряжение смещения и разность входных токов реального ОУ;
- в общем случае ВхДК ММ Бойля не моделирует эффекты, связанные с выходом за пределы допустимых значений входных напряжений ОУ.

Из второго вывода следует, что пользователь САПР в процессе анализа схемы должен убедиться не только в том, что она отвечает предъявляемым к ней требованиям, но также и в том, что во всех возможных случаях входные напряжения используемых в ней ОУ находятся в пределах регламентированных значений.

Входной ВхДК ММ Бойля реализует однополюсную передаточную функцию [1]:

$$A_{VDI}(S) = \frac{\omega_{PI}}{S + \omega_{PI}}, \quad (16)$$

где $\omega_{PI} = 2\pi F_{PI}$ – частота полюса передаточной функции.

Частота полюса F_{PI} , на которой коэффициент передачи ВхДК уменьшается на 3,0103 дБ, рассчитывается по формуле:

$$F_{PI} = \frac{1}{2\pi(R_{C1} + R_{C2})C_1}. \quad (17)$$

В результате подстановки в (17) значений $R_{C1} = R_{C2} = 24,11$ кОм и $C_1 = 3$ пФ получаем величину $F_{PI} = 1,10$ МГц. АЧХ и ФЧХ ВхДК, полученные в результате Pspice-анализа схемы (рис. 7), изображены на рисунке 10.

Результаты анализа показывают, что ВхДК реализует высокочастотный полюс передаточной функции ММ Бойля.

Выше отмечалось, что во ВхДК ММ Бойля используются идеализированные модели транзисторов с нулевыми емкостями переходов и не зависящими от частоты параметрами. Естественно предположить, что дифференциальная и синфазная составляющие входного сопротивления ВхДК, реализованного на

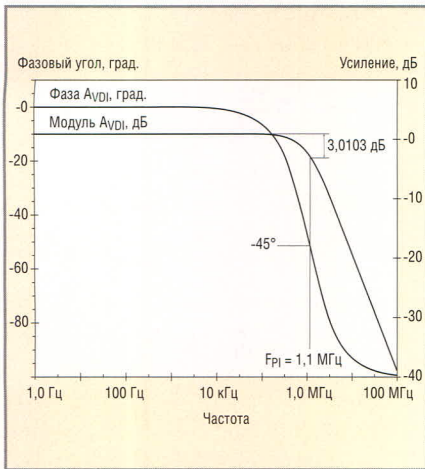


Рис. 10. АЧХ и ФЧХ ВхДК ММ LM358/CM

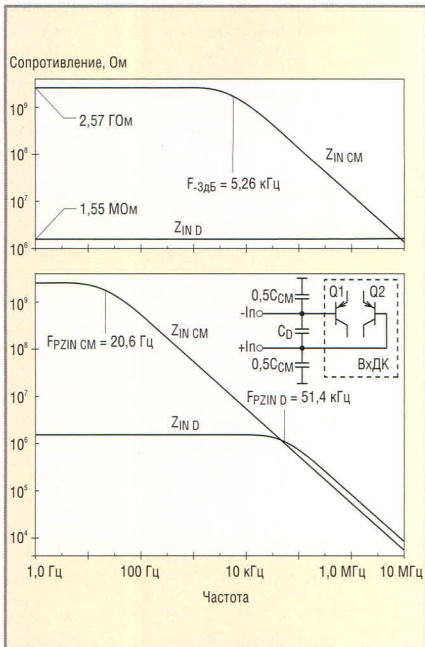


Рис. 11. Результаты тестирования входного сопротивления ВхДК

таких транзисторах, не зависят от частоты. Правомочность этого предположения подтверждают результаты тестирования входного сопротивления ВхДК (рис. 7), изображенные на верхнем графике рисунка 11.

Метки на рисунке 11 имеют следующий смысл:

$|Z_{IN D}|$, $|Z_{IN CM}|$ – модули соответственно дифференциальной и синфазной составляющих входного сопротивления ВхДК;

$F_{PZIN D}$, $F_{PZIN CM}$ – частоты полюса соответственно дифференциального и синфазного входных сопротивлений ВхДК, на которых эти сопротивления уменьшаются на 3,0103 дБ по сравнению с их значениями на постоянном токе.

Уменьшение синфазного входного сопротивления ВхДК на частоте

тах, превышающих 5 кГц, объясняется шунтированием резистора R_{EE} на высоких частотах ёмкостью C_{EE} . Однако, как уже отмечалось выше, величина ёмкости C_{EE} выбирается исходя из соображений, которые ни коим образом не связаны с моделированием входного сопротивления ОУ (более того, ёмкость C_{EE} часто вообще исключается из схемы ММ Бойля). Сказанное позволяет сделать следующий важный вывод: *ММ Бойля не моделирует зависимости входных сопротивлений ОУ от частоты*. Известно [15], что входные сопротивления реального ОУ существенно зависят от частоты. Доминирующими факторами, определяющими частотные зависимости $Z_{IN D}(S)$ и $Z_{IN CM}(S)$, являются дифференциальная C_D и синфазная C_{CM} составляющие входных паразитных ёмкостей реального ОУ. К сожалению, изготовитель [14] не указывает типичные величины ёмкостей C_D , C_{CM} ОУ LM358. Однако известно [15], что у биполярных ОУ общего назначения величины входных ёмкостей обычно лежат в пределах: $C_D = 2...5$ пФ и $C_{CM} = 3...8$ пФ. На нижнем графике рис. 11 изображены кривые $|Z_{IN D}|$ и $|Z_{IN CM}|$, полученные в результате тестирования схемы ВхДК, между входами которого подключена ёмкость $C_D = 2$ пФ, а между каждым из входов и «землёй» – ёмкости $0,5C_{CM} = 1,5$ пФ. Сравнение кривых, изображённых на верхнем и нижнем графиках рис. 11, наглядно показывает, что ёмкости C_D , C_{CM} оказывают очень существенное влияние на частотные характеристики входных сопротивлений ОУ. На нижнем графике зависимости $|Z_{IN D}|$, $|Z_{IN CM}|$ имеют однополюсный характер. Частоты полюсов рассчитываются по формулам:

$$F_{PZIN D} = \frac{1}{2\pi R_{inD} C_D}, \quad (18)$$

$$F_{PZIN CM} = \frac{1}{2\pi R_{inCM} C_{CM}}. \quad (19)$$

На частотах, превышающих частоту полюса, соответствующее входное сопротивление ВхДК убывает со скоростью 20 дБ на декаду частоты. Ирония суровой действительности заключается в следующем: чем выше входное сопротивление ОУ на постоянном токе, тем раньше (на меньших частотах) начинается спад этого со-

противления. Именно по этой причине ОУ с полевыми транзисторами на входе имеют преимущество в части входного сопротивления перед биполярными ОУ только на низких частотах.

Продолжение следует

ЛИТЕРАТУРА

1. Лоизикский С. Методы анализа операционных схем в частотной области. Схемотехника. 2004. №№ 7 – 12; 2005. №№ 1 – 5.
2. Банк М.У. Аналоговые интегральные схемы в радиоаппаратуре. М.: Радио и связь, 1981. С. 128.
3. High Speed, Fast Settling Precision Operational Amplifier OP-42. Data Sheet, Analog Devices.
4. High Speed FET-Input Operational Amplifiers OPA132, OPA2132, OPA4132. Product Data Sheet, PDS-1309B, Burr-Brown Corporation, 1995.
5. Бессонов Л.А. Теоретические основы электротехники. Изд. 6-е, перераб. и доп. М.: Высш. школа, 1973. С. 13 – 14, 38 – 41.
6. FET-Input, Low Distortion Operational Amplifier OPA604. Product Data Sheet, PDS-1161C, Burr-Brown Corporation, 1995.
7. Современные линейные интегральные микросхемы и их применение: Пер. с англ. Под общ. ред. М. В. Гальперина. М.: Энергия, 1980. С. 4.
8. <http://www.ecircuitcenter.com>.
9. SPICE-Compatible Op Amp Macro-Models, by M. Alexander and D. F. Bowers, Application Note AN-138, Analog Devices, 1990.
10. Boyle G.R., Cohn B.M., Pederson D.O., Solomon J.E. Macromodeling of Integrated Circuit Operational Amplifiers. IEEE Journal of Solid-State Circuits, SC-9, 353 (1974).
11. Burr-Brown Spice Based Macromodels, Rev. F, Application Bulletin AB-020F, by Biagi H., Stitt R.M., Baker B., Baier S. Burr-Brown Corp. 1990. P. 6 – 7.
12. Изумнов Д.В. и Николаевский И.Ф. Транзисторы в микрорежиме. М.: Сов. радио, 1978.
13. Найдоров В.З., Голованов А.И., Юсупов З.Ф. и др. Функциональные устройства на микросхемах. Под ред. В.З. Найдорова. М.: Радио и связь, 1985. С. 6 – 11.
14. Dual Low Power Operational Amplifiers LM358, LM258, LM2904. Motorola Analog IC Devices Data, 1995.
15. Достал И. Операционные усилители: Пер. с англ. М.: Мир, 1982.

Электромагнитная совместимость и ограничения при конструировании печатных плат (часть 3)

Публикуется по: *Electromagnetic Compatibility and Printed Circuit Boards Constraints, Philips Semiconductors Application Note ESG 89001* (<http://www.semiconductors.philips.com/acrobat/applicationnotes/U89001.pdf>).

Перевод Владимира Семёнова (г. Великий Новгород)

В заключительной части статьи приведена информация об экранировании соединительных кабелей и фильтрации помех.

РАЗМЕЩЕНИЕ СОЕДИНИТЕЛЕЙ

Все разъёмы, обеспечивающие связь с другими устройствами, должны размещаться как можно ближе друг к другу. В этом случае синфазные токи, которые наводятся в кабелях, не будут проходить через проводники внутренних схем печатной платы (см. рис. 11). Кроме того, разность потенциалов между общими точками на печатной плате не будут возбуждать антенны-кабели.

Чтобы избежать таких синфазных эффектов, может потребоваться разделение заземлённой полоски около разъёмов, с одной стороны, и «земляной» плоскости и общих цепей других схем на печатной плате, с другой. Эта полоска должна быть, по возможности, соединена с металлическим корпусом изделия. Связь этой заземлённой полоски с другими «землями» допускается делать только через высокоимпедансную цепь: индуктивность, резистор, электрохимическое реле, оптоизолятор. Это будет объяснено при описании фильтровой цепи в разделе «Правильное использование и размещение фильтров и их деталей».

Вывод 9: Необходимо размещать все разъёмы как можно ближе друг к другу для того, чтобы избежать прохождения внешних токов через проводники или общие шины печатной платы.

ПРАВИЛЬНЫЙ ВЫБОР КАБЕЛЯ И СООТВЕТСТВУЮЩЕГО СОЕДИНИТЕЛЯ

Экранированные кабели имеют передаточный импеданс (см. рисунок 12). Кабель следует выбирать, учитывая амплитуду и частоту сигнала,

проходящих через него. Если кабели, выходящие из корпуса, несут данные с тактовой частотой более 10 кГц, экранирование этих кабелей является необходимым. Этот экран должен быть связан с «землёй» (металлическим корпусом изделия) на обоих концах провода, чтобы действовать как электрический и магнитный экраны.

Если используются отдельные «земли» (для разъёма и схемы), экран нужно соединять с «землёй» разъёма, а не со схемой.

Экран кабеля обычно не используется как путь возвратного тока. Исключение составляют коаксиальные кабели.

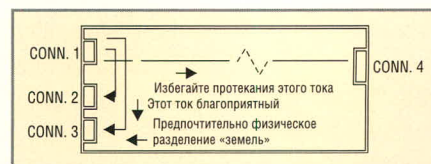


Рис. 11. Оптимальное размещение разъёмов на печатной плате

Используя пассивные фильтры последовательно во входных и выходных сигнальных цепях для уменьшения высокочастотных компонент, можно избежать необходимости в высококачественном экранировании и соответствующем разъёме.

Хороший экранированный кабель имеет передаточный импеданс не более чем $|\omega \times 10 \text{ нГн/м}|$. Каждый провод имеет индуктивность в 1 нГн/мм. В случае, если экран такого кабеля при соединении к разъёму свёрнут в «косичку», её индуктивность будет уменьшать экранирующее действие

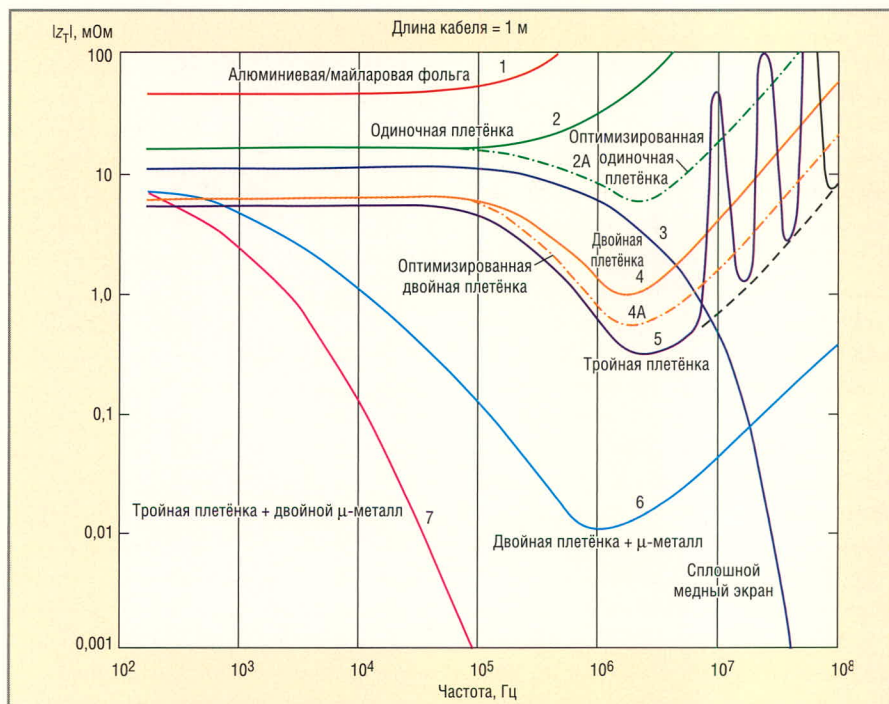


Рис. 12. Передаточный импеданс различных кабельных экранов

Передаточный импеданс Z_T представляет собой отношение между током, проходящим через экран от внешнего источника, и напряжением, наведённым на номинальном нагрузочном сопротивлении этого кабеля

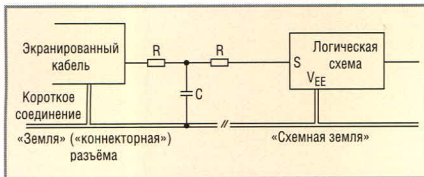


Рис. 13. Схема взаимосвязи и фильтрации экранированного кабеля по отношению к печатной плате

кабеля, увеличивая его передаточный импеданс.

Вывод 10: Хороший экранированный кабель заслуживает соответствующего разъёма.

Правильное использование и размещение фильтров и их деталей

Сужение спектра сигналов можно получить, используя низкочастотные RC-фильтры. В случае, если падение напряжения на последовательном резисторе недопустимо, следует использовать индуктивность с высокими потерями на радиочастотах. Низкочастотный LC-фильтр всегда проявляет резонансы, и, следовательно, следует сохранять его добротность низкой.

Фильтр можно использовать: 1) чтобы избежать излучения от печатной платы и 2) чтобы улучшить защиту платы от внешних воздействий, например, от излучения радиопередатчиков, из-за электростатических разрядов (ESD) и т.д.

Схема соединения экрана кабеля и низкочастотного RCR-фильтра дана на рисунке 13. Расположение элементов фильтра следует осуществлять таким образом, чтобы не нарушать требований к максимальным длинам проводников (см. табл. 7).

Вывод 11: Токи, которые не принадлежат к внутрисхемным сигналам, должны проходить по другому пути.

Вывод 12: Спектр сигнала должен быть ограничен до возможной наименьшей величины. Используйте самое медленное семейство логических микросхем, подходящих для данной задачи.

ДЕМОНСТРАЦИОННАЯ ПЕЧАТНАЯ ПЛАТА: ЭФФЕКТЫ РАЗВОДКИ И РАЗВЯЗКИ

Для того чтобы продемонстрировать эффекты сигнальных линий и их возвратных токов по отношению к магнитному излучению, была использована печатная плата формата EURO-card (100 × 160 мм).

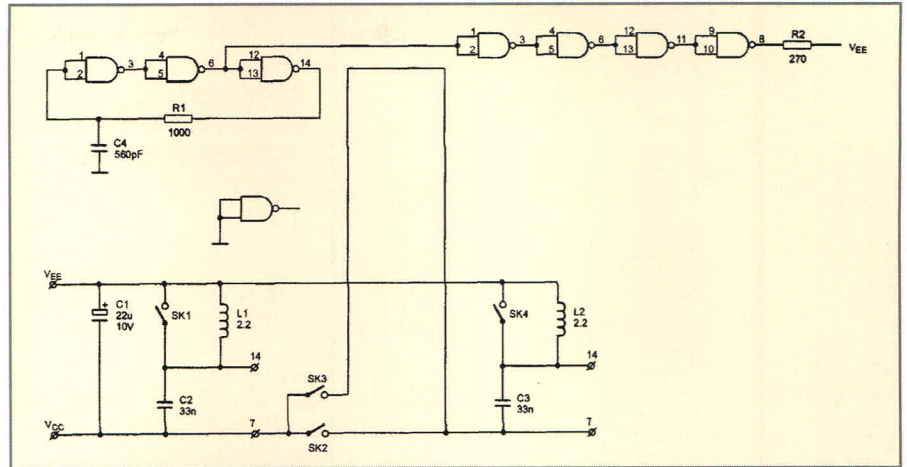


Рис. 14. Схема демонстрационной платы

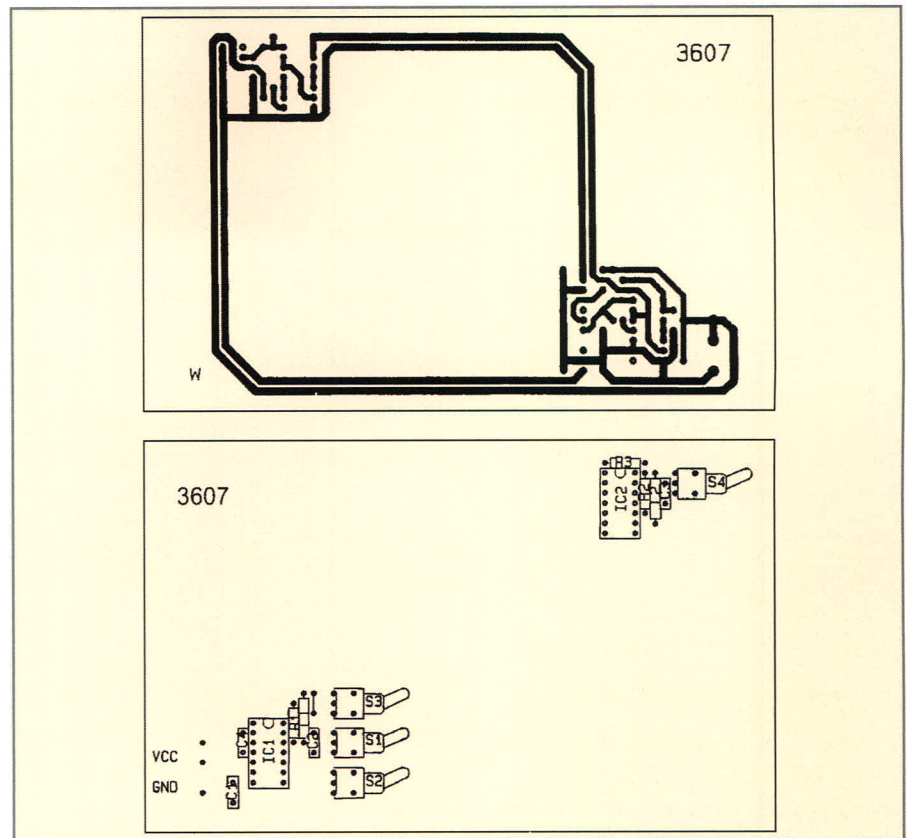


Рис. 15. Топология демонстрационной платы и расположение её компонентов

Плата содержит релаксационный генератор, созданный тремя инверторами (NANDs) и RC-цепочкой (1 кОм, 560 пФ), который генерирует прямоугольный сигнал. Частота определяется используемой логикой и её пороговыми напряжениями (в первую очередь, конечно, RC-цепочкой. – Прим. пер.). Этот генератор помещён в угол платы вместе с несколькими переключателями для того, чтобы изменять путь возвратного тока и развязку по питанию. В противоположном углу печатной платы в качестве ёмкостной нагрузки расположен другой счётверённый логический элемент И-НЕ. Эти элементы расположены каскадно

и изменяют свое состояние с некоторой задержкой. Последний элемент нагружен резистором. Развязку питания этой интегральной схемы также можно изменять.

Таблица 8. Список конфигураций переключателей на демонстрационной плате, используемых при измерении излучения

Ситуация	Положение переключателей			
	SW1	SW2	SW3	SW4
1	Вкл.	Вкл.	Выкл.	Вкл.
2	Вкл.	Вкл.	Вкл.	Вкл.
3	Вкл.	Выкл.	Вкл.	Вкл.
4	Выкл.	Выкл.	Вкл.	Выкл.

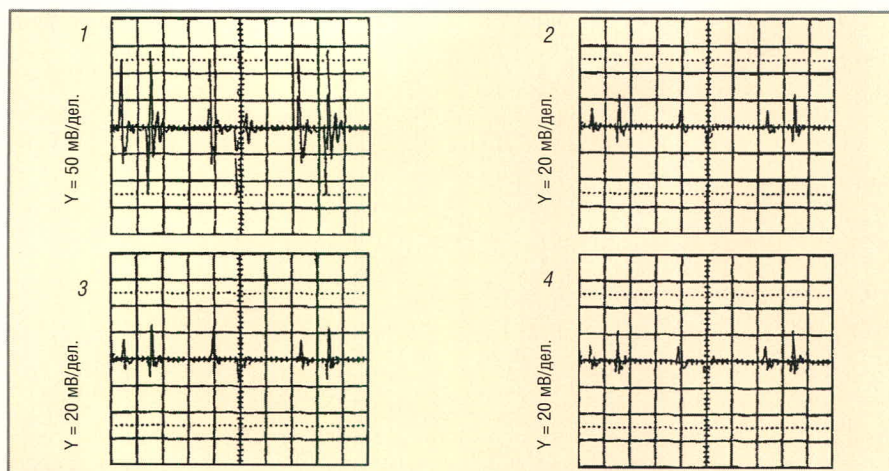


Рис. 16. Результаты временных измерений излучения демонстрационной платы в полосе пропускания 150 МГц
Скорость развёртки 0,5 мкс/дел.

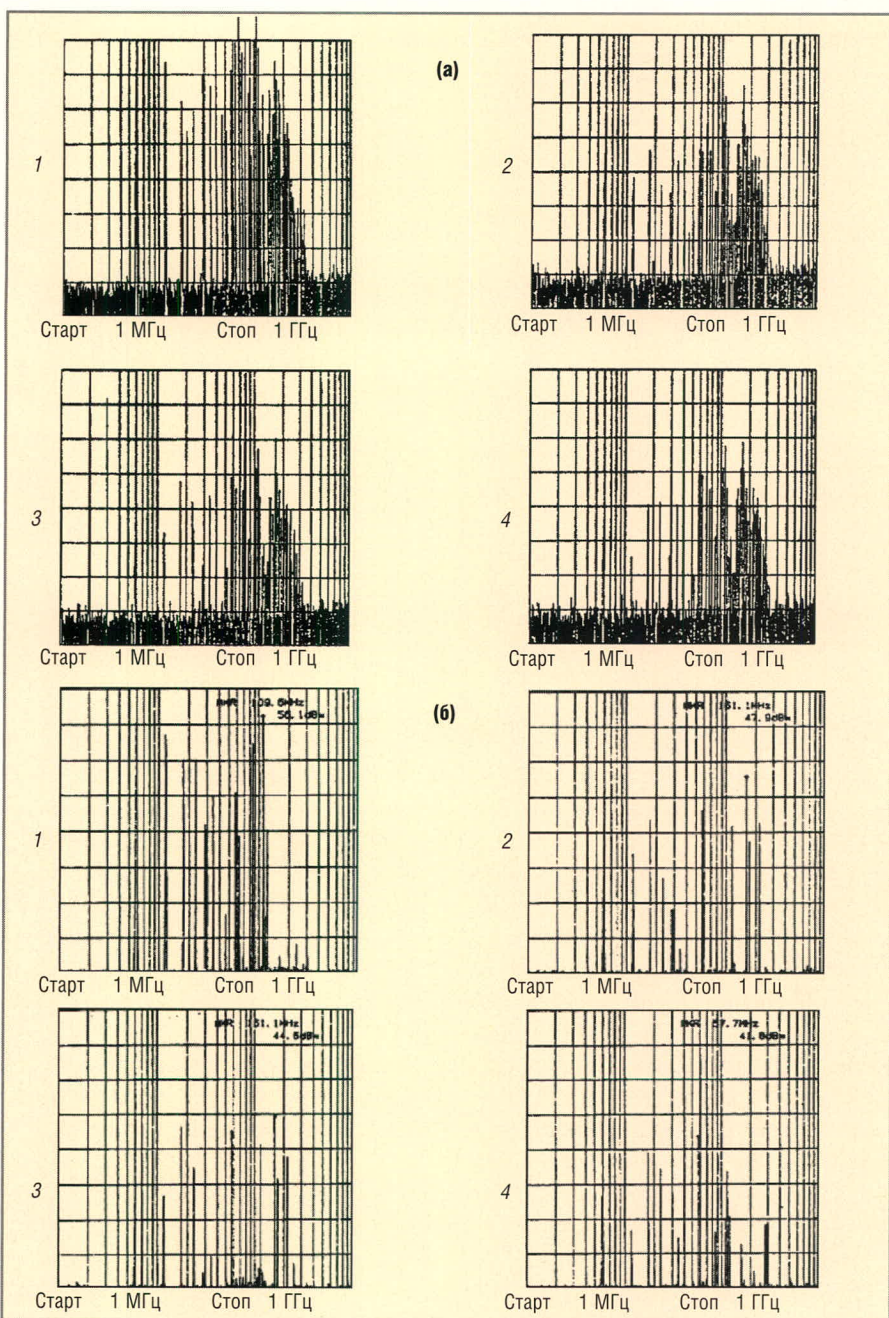


Рис. 17. Результаты частотных измерений излучения демонстрационной платы
а) пик-детектором; б) усредняющим детектором. REF 60 дБм, ATT 10 дБ, 5 дБ/дел.

Схема приведена на рисунке 14, а топология печатной платы и расположение компонентов – на рисунке 15.

Топология выбрана таким образом, чтобы проводники питания находились как можно ближе друг к другу. В соответствии с указаниями, данными выше, параллельно сигнальному проводнику помещается путь возвратного тока. На выводах питания каждой интегральной схемы добавляется развязывающий конденсатор. Посредством переключателей в цепь питания можно добавить или убрать последовательную индуктивность.

В таблице 8 показаны четыре положения переключателей:

Положение 1. Развязка питания происходит только посредством конденсаторов, и путь возвратного тока проходит через проводник питания V_{cc} (V_{dd}).

Положение 2. Развязка питания происходит только посредством конденсаторов, и путь возвратного тока проходит через проводник питания V_{cc} (V_{dd}), а также через проводник, параллельный сигнальному проводнику. Электромагнитная связь между сигналом и его возвратным током определяет прохождение только малой части возвратного тока через проводники питания.

Положение 3. Проводник питания, V_{cc} (V_{dd}), исключается, и I_{cc} и возвратный ток должны проходить через проводник, следующий рядом с линией сигнала. Высокочастотные компоненты возвратного тока всё же будут проходить через проводник V_{cc} (V_{ss}) благодаря развязывающим конденсаторам на выводах питания интегральной схемы.

Положение 4. При добавлении индуктивности с большими радиочастотными потерями последовательно с проводником питания V_{cc} ко всем интегральным схемам, все возвратные токи должны проходить через проводник, приближенный к линии сигнала, а излучение от контура на печатной плате уменьшается.

Эффекты, связанные с излучением, могут быть измерены во временной и частотной областях. Измерение в частотной области имеет преимущество в том, что можно показать разницу между ситуациями 3 и 4, слабо различимую на осциллографе.

Чтобы показать эти явления, используется осциллограф с полосой пропускания 150 МГц. Маленькая

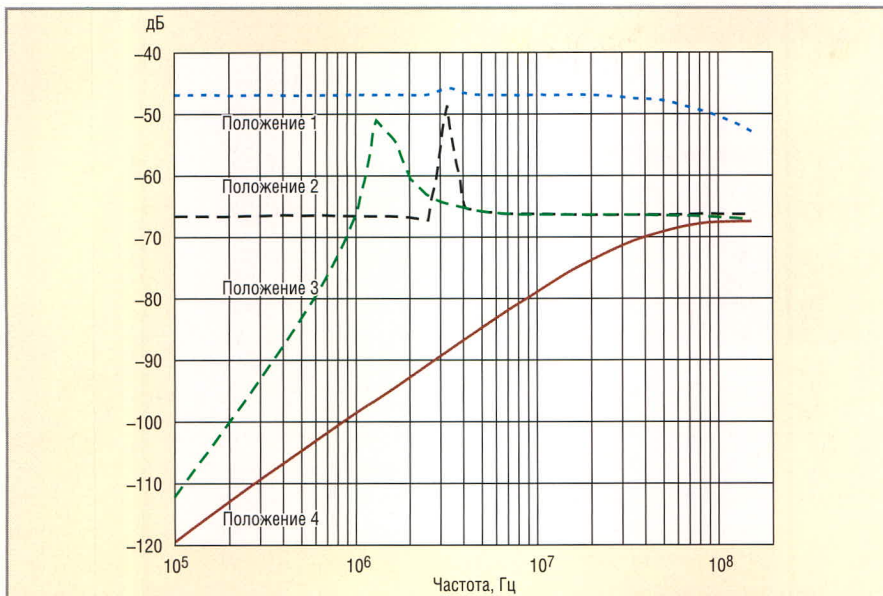


Рис. 18. Результаты анализа электромагнитного излучения демонстрационной платы в четырёх ситуациях с помощью программы PHILPAC

(электрически экранированная) петля используется как измерительный зонд. При отсутствии такого зонда можно использовать петлю, созданную путем использования пробника напряжения, в котором «земляной» щуп накоротко замкнут с измерительным. Эту «петлю» помещают на

печатную плату как вторичный контур около проводников питания. На осциллографе можно наблюдать влияние положений переключателей. Результаты измерений во временной области показаны на рисунке 16.

В случае, если используется спектральный анализатор, следует помес-

тить на печатную плату электрически экранированную измерительную петлю в качестве вторичного контура около проводников питания. На экране можно наблюдать влияние положений переключателей. Результаты измерений в частотной области показаны на рисунке 17.

Поведение печатной платы было смоделировано с помощью программы PHILPAC для синусоидального источника сигнала, и суммарный ток через проводники V_{cc} и V_{dd} показан на рисунке 18. В смоделированной схеме принята во внимание паразитная ёмкость дросселей, что привело к одинаковому результату на более высоких частотах в положениях 3 и 4. До тех пор, пока измерительный зонд находится вне зоны генератора, который сам по себе является источником излучения (а также благодаря переключателям), это влияние проявляется совершенно определённо.

Замечание: Поскольку излучение любой пассивной цепи является взаимным, те же результаты могли бы быть получены в случае исследования восприимчивости к электромагнитному излучению.



ChipEXPO

ОКТАБРЬ 18-20
-2005

3-Я МЕЖДУНАРОДНАЯ ВЫСТАВКА
РОССИЯ • МОСКВА • ЭКСПОЦЕНТР

ПРИ ПОДДЕРЖКЕ:



Министерство промышленности и энергетики Российской Федерации
Министерство экономического развития и торговли Российской Федерации
Федеральное агентство по промышленности
Департамент науки и промышленной политики города Москвы
Московская торгово-промышленная палата

ИНФОРМАЦИОННАЯ ПОДДЕРЖКА



ОРГАНИЗАТОР ВЫСТАВКИ

ЗАО «ЧипЭкспо», Россия,
111141, Москва, ул. Перовская 19/2, стр. 3,
тел./факс: (095) 368-1039, e-mail: info@chipexpo.ru

www.chipexpo.ru



Практикум программиста USB-устройств

Часть 1. EZ-USB FX2LP – универсальное USB-решение

Дмитрий Чекунов (г. Ижевск)

Данный цикл статей является логическим продолжением цикла «Программисту USB-устройств». Теперь, когда есть теоретические знания о шине USB, надо применить их на практике. Но с чего начать? В какой последовательности действовать? Новый цикл статей даст ответы на подобные вопросы. Выполним мини-проект по разработке USB-устройства и последовательно пройдем все этапы, начиная от знакомства с элементной базой и заканчивая написанием собственного драйвера.

ВСТУПЛЕНИЕ

Для сопряжения устройств с шиной USB существует множество микросхем, специализированных и универсальных, со встроенным микроконтроллером и без. И если подключение с использованием специализированных микросхем не вызовет затруднений, поскольку они обычно преобразуют поток данных к некоему классическому интерфейсу (USART, SPI и прочих), то использование «родной» USB-микросхемы может не только вызвать затруднения, но и сильно затормозить процесс разработки из-за слабой изученности данного интерфейса. Чем выгодно применение «родных» USB-микросхем? Во-первых, только они способны дать вам действительно высокую скорость передачи данных. Во-вторых, только с их помощью можно создать топологию USB, соответствующую идеологии вашего устройства. В конечном счёте, все мы осваивали интерфейс USART, шину ISA, и в те времена это тоже казалось сложно. Главное – начать...

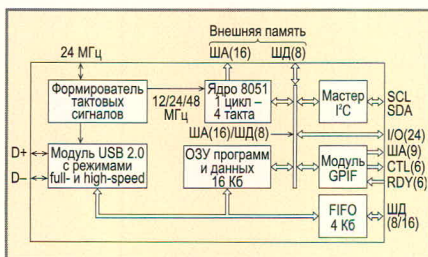


Рис. 1. Структура EZ-USB FX2LP

Итак, в качестве базовой микросхемы возьмём микроконтроллер CY7C68013A из семейства EZ-USB FX2LP фирмы Cypress [1]. Это новое семейство малопотребляющих микроконтроллеров с поддержкой интерфейса USB 2.0, его прародителем и почти полным аналогом является CY7C68013 из семейства EZ-USB FX2. Поэтому всё, что мы будем рассматривать далее, за исключением небольших деталей, в полной мере применимо к 68013.

Сразу ответу на вопросы, интересующие программистов в первую очередь:

- *какая среда разработки используется для получения исполняемого кода?* Обычный ассемблер для микроконтроллеров 8051 с поддержкой включаемых файлов. Я использую ассемблер `asem-51`, доступный для свободного использования и скачивания через Интернет [2];
- *каким образом код «зашивается» в память программ?* Код загружается через USB, память программ представляет собой ОЗУ, поэтому заменять программу можно в любой момент, бесконечное количество раз – простор для экспериментов.

ОБЗОР МИКРОКОНТРОЛЛЕРА

Микроконтроллер из семейства EZ-USB FX2LP (см. рис. 1) представляет собой высокоинтегрированную микросхему, построенную на базе быстродействующего ядра 8051, имею-

щую встроенную память объёмом 24 Кб и дополненную самыми разнообразными модулями, поддерживающими стандартные (USB, I²C) и универсальные интерфейсы (GPIF, FIFO) с внешними устройствами.

Микросхема питается напряжением 3,3 В и в любом рабочем режиме потребляет ток не более 85 мА, что позволяет использовать её в устройствах с питанием от шины USB.

Для работы микросхемы используется кварц с частотой 24 МГц. Формирователь тактовых сигналов, в соответствии с запрограммированным значением (перепрограммирование допускается в любой момент по ходу выполнения программы), выдаёт тактовый сигнал на ядро 8051 с частотой 12, 24 или 48 МГц. Для модуля USB формируется сигнал с частотой 480 МГц, что позволяет ему работать в высокоскоростном режиме.

Загрузка кода в FX2LP производится через интерфейс I²C или USB.

После прохождения сигнала Reset микроконтроллер проверяет наличие загрузочной микросхемы на шине I²C. В случае, если микросхема найдена, выполняется загрузка кода и подаётся внутренний сигнал Reset на ядро 8051. Устройство регистрируется на шине с новыми идентификаторами и дальше работает по заложенной программе.

В случае, если микросхема на шине I²C не найдена, ядро 8051 остается выключенным, а модуль USB регистрируется на шине как устройство с топологией, заданной по умолчанию (см. рис. 2). Теперь, после регистрации, возможна загрузка исполняемого кода через USB. Загрузка кода всегда заканчивается подачей внутреннего сигнала Reset на ядро 8051; далее, как правило, происходит отключение устройства от шины USB и повторное подключение уже с другими идентификаторами (VID, PID, DID). Дальней-

шая работа устройства определяется новой программой.

Обновление программы через USB доступно в любой момент. Память программ имеет тип ОЗУ, поэтому ограничений на число загрузок программного обеспечения нет.

Микроконтроллеры в корпусах с количеством выводов 100 и 128 имеют дополнительно 2 встроенных последовательных порта (USART0, USART1), дополнительные входы внешних прерываний (INT4, INT5, INT6), счётные входы для таймеров/счётчиков (T0, T1, T2), а также сигналы для управления внешним ОЗУ (RD, WR). Подключение внешней памяти программ возможно только для микроконтроллеров в 128-выводном корпусе.

Система прерываний

Для повышения эффективности работы система прерываний FX2LP значительно расширена. Помимо стандартных прерываний, унаследованных от 8051, дополнительными источниками для него являются: таймер T2, последовательный порт USART1, модули USB, I²C, GPIF/FIFO, внешние входы INT4, INT5, INT6 и событие RESUME. Перечень всех источников прерываний представлен в табл. 1.

Событие RESUME переводит микроконтроллер из спящего состояния в рабочее. Прерывание, генерируемое этим событием, имеет наивысший приоритет и является немаскируемым. Источниками, «пробуждающими» микроконтроллер, являются: внешние входы WAKEUP, WU2/PA3 и активность на шине USB. Индивидуальные разрешения и активные логические уровни для внешних входов устанавливаются в регистре WAKEUPCS.

Для всех остальных источников прерываний имеется программное изменение приоритетов и разрешение на обслуживание прерывания.

Особое внимание следует уделить прерываниям от модулей USB и GPIF/FIFO. Для каждого из этих прерываний характерно большое количество событий, формирующих запрос. В таблицах 2 и 3 в порядке убывания приоритета представлены события, контролируемые модулями USB и GPIF/FIFO соответственно. Как видим, их количество достаточно велико, поэтому для быстрого перехода на соответствующий вектор прерывания используется дополнительная таблица векторов прерываний совместно с сис-

темой автоматического перенаправления (autovectoring). Включение системы осуществляется битами AV2EN (для USB) и AV4EN (для GPIF/FIFO) в регистре INTSETUP. Тогда при возникновении прерывания происходит автоматическая идентификация его источника и загрузка программного счётчика соответствующим адресом из таблицы векторов, после чего выполняется переход на подпрограмму обслуживания.

Прерывание GPIF/FIFO/INT4 является разделяемым и используется входом INT4 или модулями GPIF/FIFO. Выбор источника прерывания осуществляется битом INT4SRC в регистре INTSETUP.

Организация памяти

Микроконтроллер FX2LP имеет стандартное для 8051 внутреннее ОЗУ объёмом 256 байт и SFR-регистры.

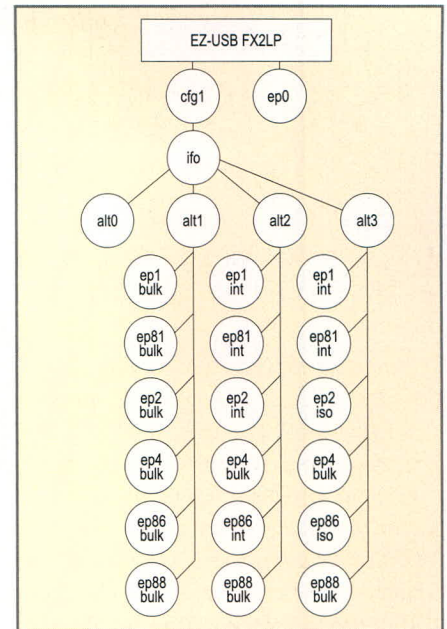


Рис. 2. Топология EZ-USB FX2LP по умолчанию

Таблица 1. Источники прерываний EZ-USB FX2LP

Приоритет	Источник прерывания	Возможность изменения приоритета	Вектор прерывания	Описание
0	RESUME	Нет	0033h	Пробуждение МК по событию RESUME
1	INT0	Да (IP.0)	0003h	Внешнее прерывание по входу INT0
2	T0	Да (IP.1)	000Bh	Прерывание от таймера T0
3	INT1	Да (IP.2)	0013h	Внешнее прерывание по входу INT1
4	T1	Да (IP.3)	001Bh	Прерывание от таймера T1
5	USART0	Да (IP.4)	0023h	Окончание приёма или передачи последовательным портом USAR
6	T2	Да (IP.5)	002Bh	Прерывание от таймера T2
7	USART1	Да (IP.6)	003Bh	Окончание приёма или передачи последовательным портом USART1
8	USB	Да (EIP.0)	0043h	Событие на шине USB
9	I ² C	Да (EIP.1)	004Bh	Завершение операции на шине I ² C
10	INT4/GPIF/FIFO	Да (EIP.2)	0053h	Внешнее прерывание по входу INT4 или прерывание от GPIF/FIFO
11	INT5	Да (EIP.3)	005Bh	Внешнее прерывание по входу INT5
12	INT6	Да (EIP.4)	0063h	Внешнее прерывание по входу INT6

Таблица 2. Источники прерываний GPIF/FIFO

Приоритет	Источник прерывания	Смещение в таблице векторов прерываний	Описание
1	EP2PF	80h	Заполненность FIFO точки 2 достигла запрограммированного значения
2	EP4PF	84h	Заполненность FIFO точки 4 достигла запрограммированного значения
3	EP6PF	88h	Заполненность FIFO точки 6 достигла запрограммированного значения
4	EP8PF	8Ch	Заполненность FIFO точки 8 достигла запрограммированного значения
5	EP2EF	90h	FIFO точки 2 пуст
6	EP4EF	94h	FIFO точки 4 пуст
7	EP6EF	98h	FIFO точки 6 пуст
8	EP8EF	9Ch	FIFO точки 8 пуст
9	EP2FF	0A0h	FIFO точки 2 заполнен
10	EP4FF	0A4h	FIFO точки 4 заполнен
11	EP6FF	0A8h	FIFO точки 6 заполнен
12	EP8FF	0ACh	FIFO точки 8 заполнен
13	GPIFDONE	0B0h	GPIF выполнил заданное количество транзакций
14	GPIFWF	0B4h	При выполнении транзакции установлен запрос на прерывание

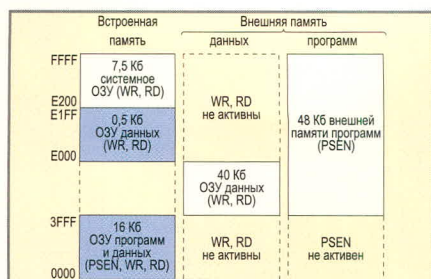


Рис. 3. Адресное пространство при EA = 0

Организация прочей памяти FX2LP сочетает в себе гарвардскую и фон-неймановскую архитектуру. В микроконтроллере имеется встроенное ОЗУ, воспринимаемое ядром как внешняя память данных (сегмент XDATA), в определённых случаях используемая как память программ.

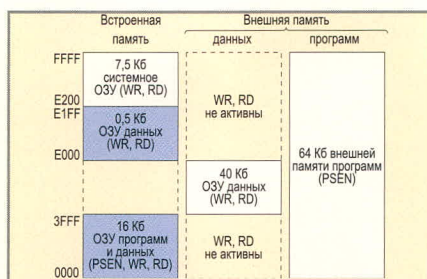


Рис. 4. Адресное пространство при EA = 1

Распределение и назначение встроенного ОЗУ зависит от количества выводов у микроконтроллера и схемы включения.

Так, адресное пространство для микроконтроллеров в 56- и 100-выводном корпусе ограничено только встроенным ОЗУ и представлено в левом

столбце на рис. 3. Хотя микроконтроллер в 100-выводном корпусе и имеет сигналы WR и RD, отсутствие внешней шины данных лишает его возможности обращения к внешней ОЗУ.

Распределение адресного пространства для микроконтроллера в 128-выводном корпусе, с входом EA, подключенным к корпусу, показано на рис. 3. При таком включении область встроенного ОЗУ (0000...03FFFh) используется как память данных и программ, а сигнал PSEN формируется только при обращении к адресам программы выше 03FFFh. Когда вход EA подключен к логической единице (рис. 4), вся встроенная память работает как память данных, а память программ располагается во внешней памяти.

Области встроенного ОЗУ, расположенные по адресам 0...3FFFh и 0E000h...0E1FFh (на рисунках выделены цветом), всегда доступны модулям USB и I²C для загрузки данных. Область 0E000h...0E1FFh всегда является памятью данных общего назначения. Системное ОЗУ, занимающее адреса 0E200h...0FFFFh, содержит регистры для управления встроенными модулями FX2LP, буферы контрольной и дополнительных точек, таблицы форм для GPIF.

Организация и работа FIFO

Из встроенного ОЗУ FX2LP область, расположенная по адресам 0F000h...0FFFFh, организована как 8 блоков FIFO объёмом по 512 байт. Данное FIFO является буфером так называемых «больших» точек – EP2, EP4, EP6, EP8 – и используется для высокоскоростной передачи больших объёмов данных.

При конфигурировании точки программист выбирает размер FIFO (512 или 1024 байта) и глубину его буферизации (×2, ×3, ×4). Возможные варианты объединения блоков FIFO в домены и соответствующие им точки показаны на рис. 5. Несмотря на то что FIFO является буферизированным, обращение всегда происходит к адресам первого блока в домене. Например, передача данных через точку EP2IN с буфером, имеющим трёхкратную глубину, реально осуществляется так:

- записываем данные в первый блок и передаём его под управление модулю USB;
- повторяем запись в первый блок (реально записываем уже в следующую...

Таблица 3. Источники прерываний модуля USB

Приоритет	Источник прерывания	Смещение в таблице векторов прерываний	Описание
1	SUDAV	00h	Данные, полученные в фазе SETUP, доступны в буфере
2	SOF	04h	Начало фрейма или микрофрейма
3	SUTOK	08h	Получен маркер запроса Setup
4	SUSPEND	0Ch	Получено требование на переход в режим пониженного потребления
5	USB RESET	10h	Получен сигнал Reset по шине USB
6	HISPEED	14h	Высокоскоростной режим работы доступен
7	EP0ACK	18h	FX2LP подтвердил фазу Control маркером ACK
8	Зарезервировано	1Ch	Не используется
9	EP0IN	20h	Буфер данных EP0 пуст
10	EP0OUT	24h	В буфер EP0 поступили данные
11	EP1IN	28h	Буфер EP1IN пуст
12	EP1OUT	2Ch	В буфер EP1OUT поступили данные
13	EP2	30h	IN: буфер пуст. OUT: в буфер поступили данные
14	EP4	34h	IN: буфер пуст. OUT: в буфер поступили данные
15	EP6	38h	IN: буфер пуст. OUT: в буфер поступили данные
16	EP8	3Ch	IN: буфер пуст. OUT: в буфер поступили данные
17	IBN	40h	На маркер запроса IN выдано подтверждение NAK
18	Зарезервировано	44h	Не используется
19	EP0PING	48h	На маркер запроса PING выдано подтверждение NAK
20	EP1PING	4Ch	На маркер запроса PING выдано подтверждение NAK
21	EP2PING	50h	На маркер запроса PING выдано подтверждение NAK
22	EP4PING	54h	На маркер запроса PING выдано подтверждение NAK
23	EP6PING	58h	На маркер запроса PING выдано подтверждение NAK
24	EP8PING	5Ch	На маркер запроса PING выдано подтверждение NAK
25	ERRLIMIT	60h	Количество ошибок на шине достигло ограничения
26	Зарезервировано	64h	Не используется
27	Зарезервировано	68h	Не используется
28	Зарезервировано	6Ch	Не используется
29	EP2ISOERR	70h	При изохронной передаче нарушена последовательность PID
30	EP4ISOERR	74h	При изохронной передаче нарушена последовательность PID
31	EP6ISOERR	78h	При изохронной передаче нарушена последовательность PID
32	EP8ISOERR	7Ch	При изохронной передаче нарушена последовательность PID

щий) и передаём его под управление модулю USB;

- в третий раз заполняем первый блок (реально уже третий) и передаём его модулю USB.

После трёхкратного заполнения будет установлен признак полного буфера USB – флаг FULL в регистре EP2CS. Переключение буферов происходит аппаратно, и программист не знает номер реально используемого буфера в домене.

Для контроля состояния FIFO каждой точки используются следующие флаги: EPxEF – FIFO точки x пуст, EPxFF – FIFO точки x полон, EPxPF – FIFO точки x заполнен на запрограммированную величину. При установке соответствующего разрешения флаги генерируют запрос на прерывание. Все возможные источники прерывания для FIFO показаны в табл. 2.

FIFO имеет два режима работы: программный и аппаратный. В программном режиме ведущую роль играет сам микроконтроллер, который в соответствии с программой заполняет FIFO данными и передаёт его под управление модулю USB.

Второй режим подразумевает наличие некоторого аппаратного модуля, который самостоятельно заполняет FIFO и автоматически передаёт его модулю USB. В таком случае вмешательство микроконтроллера в работу FIFO не требуется, что позволяет достигать максимальной скорости передачи данных.

В FX2LP имеются два варианта аппаратного управления памятью FIFO. Первый вариант – это использование встроенного модуля GPIF (параллельный программируемый интерфейс), а второй вариант – подключение внешнего модуля управления памятью FIFO. Для подключения внешнего модуля имеются следующие сигнальные линии FIFO:

- тактовый сигнал – может быть как внешним, так и внутренним;
- шина данных – 8- или 16-разрядная;
- сигналы управления SLCS, SLWR, SLRD, SLOE, ADR0, ADR1 (номер точки), PKTEND;
- сигналы состояний FLAGA, FLAGB, FLAGC, FLAGD.

Модуль GPIF

GPIF – это мастер управления памятью FIFO с поддержкой программируемого параллельного интерфейса. Модуль GPIF предназначен для аппа-

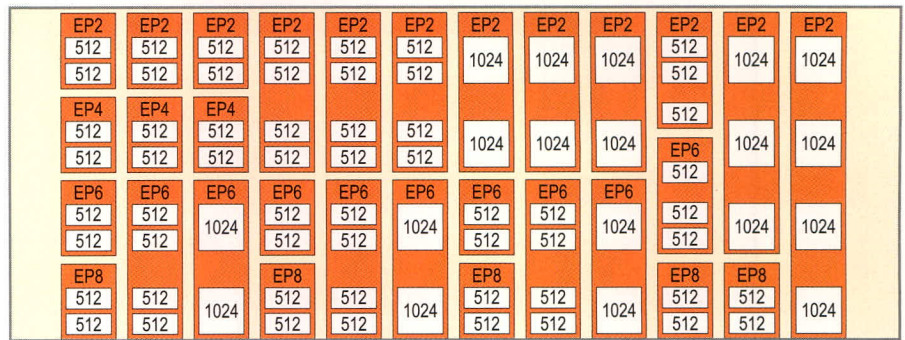


Рис. 5. Варианты объединения буферов FIFO в домены

ратной передачи данных между буферами FIFO и внешними устройствами.

Для подключения внешнего устройства модуль GPIF имеет следующие сигнальные линии:

- 9-разрядную шину адреса (охватывает адресное пространство объёмом 1024 байта – максимальный размер пакета USB);
- 6 выходных линий управления CTL0...CTL5;
- 6 входных контрольных линий RDY0...RDY5.

Последовательность формирования сигналов на линиях CTLx, контроль сигналов RDYx, изменение адреса, момент обмена данными – всё это задаётся программно и до начала работы заносится в таблицу форм. Перепрограммирование таблицы доступно в любое время.

Модуль GPIF поддерживает 4 режима работы:

- FIFO Read – пакетное чтение. GPIF самостоятельно заполняет FIFO данными и передает буфер для отправки. При заполнении всех буферов GPIF приостанавливает работу до появления свободного буфера. Вмешательство микроконтроллера не требуется;
- FIFO Write – пакетная запись. GPIF передаёт данные из FIFO внешнему устройству. При отсутствии данных в FIFO GPIF приостанавливает работу до прихода нового пакета. Вмешательство микроконтроллера не требуется;
- Single Read – одиночное чтение. Для активизации транзакции используется микроконтроллер. При обращении к регистрам XGPIFGLDATH/L со стороны ЦПУ модуль GPIF формирует заданную последовательность сигналов, принимает данные от внешнего устройства и помещает их в названные регистры;
- Single Write – одиночная запись. Для активизации транзакции используется микроконтроллер. При записи

данных в регистры XGPIFGLDATH/L GPIF передаёт данные внешнему устройству, дополняя их последовательностью служебных сигналов.

За GPIF зарезервировано два прерывания (см. табл. 2): GPIFDONE и GPIFWF. Первое обычно используется при пакетном обмене данными и является признаком завершения передачи заданного объёма информации. GPIFWF – прерывание, устанавливаемое в процессе выполнения транзакции при совпадении определённых условий, используется в одиночных транзакциях.

Модуль GPIF позволяет реализовать такие интерфейсы, как ATA, UTOPIA и прочие.

Для улучшения характеристик модуля GPIF в FX2LP добавлен модуль коррекции ошибок ECC. Он позволяет контролировать данные, проходящие через GPIF, и корректировать ошибку в одном бите или обнаружить ошибку в двух битах блока данных.

Модуль USB-интерфейса

Теперь рассмотрим возможности встроенного модуля USB-интерфейса. Модуль поддерживает два режима работы шины USB из трёх возможных – полноскоростной (full-speed) и высокоскоростной (high-speed). Подключение модуля к шине USB происходит программно с помощью бита DISCON в регистре USBCS. Сразу после подключения происходит аппаратная идентификация доступного режима работы для FX2LP. В случае, когда хост предоставляет возможность работать в высокоскоростном режиме, модуль USB вырабатывает прерывание HISPEED, иначе модуль продолжает функционировать в полноскоростном режиме.

Как известно, далее хост запрашивает описание устройства. В FX2LP имеется встроенная поддержка стандартных требований. Программист управ-

ляет разрешением встроенной поддержки битом RENUM регистра USBCS [3]. В случае разрешения (RENUM = 0) микроконтроллер передаёт описание устройства, топология которого представлена на рис. 2. Если RENUM = 1, то необходимо самостоятельно обеспечить обслуживание стандартных требований, и в таком случае топология устройства полностью определяется программистом. Для упрощения передачи длинных дескрипторов имеется специальный указатель SUDPTR. При обслуживании требования GET_DESCRIPTOR в данный указатель достаточно загрузить адрес запрашиваемого описания, и вся последующая передача будет выполнена аппаратно.

Контрольная точка модуля имеет два буфера: один для пакета Setup, размером 8 байт, второй для дополнительных данных, передаваемых в одноименной фазе, размером 64 байта.

Кроме стандартных требований, модуль поддерживает дополнительные (vendor) требования. Фирма Cypress зарезервировала номера требований 0A0h...0AFh. Требование 0A0h используется для обмена данными со встроенным ОЗУ FX2LP, расположенным по адресам 0...3FFFh и 0E000h...0E1FFFh. С помощью данного требования происходит загрузка нового кода для ядра 8051. Программист даже при отключении встроенной поддержки стандартных требований не может запретить выполнение зарезервированных требований, и поэтому для своих дополнительных требований необходимо использовать оставшиеся свободными номера.

Модуль USB поддерживает шесть точек. Точки EP1 и EP81 имеют буферы по 64 байта и считаются «малыми». Эти точки используются только для передачи типа bulk и interrupt. Точки EP2, EP4, EP6, EP8 имеют в качестве буферов FIFO размером 512...1024 байта с двух-, трёх- или четырёхкратным буферизированием и считаются «большими» точками. Направление обмена «большими» точек программируется.

Источники прерывания модуля USB представлены в табл. 3.

Модуль I²C

FX2LP имеет встроенный модуль поддержки интерфейса I²C. Модуль работает только в режиме «мастер» на выбранной программно скорости – 100 или 400 КГц. Для работы исполь-

зуются всего три регистра: I2CS, I2DAT, I2CTL. Модуль генерирует прерывание после передачи или приёма байта по шине.

Помимо общего назначения – обмена данными с микросхемами I²C в процессе работы, данный модуль имеет ещё одно специфическое назначение. После прохождения внешнего сигнала Reset модуль используется для загрузки памяти программ из внешней микросхемы. Поиск загрузочной микросхемы происходит в следующем порядке:

- чтение данных из ячейки по адресу 0 микросхемы с адресом 0, для которой адрес ячейки задаётся одним байтом;
- чтение данных из ячейки по адресу 0 микросхемы с адресом 1, для которой адрес ячейки задаётся двумя байтами.

Если считанный байт имеет значение 0C0h, то происходит загрузка идентификационных значений (VID, PID, DID). Если считанный байт имеет значение 0C2h, то происходит загрузка программы. В конце любой загрузки происходит подача внутреннего сигнала Reset на ядро 8051.

ОБЗОР ПРОГРАММНЫХ ИНСТРУМЕНТОВ

После знакомства с микроконтроллером перейдём к знакомству с программными инструментами, которые обеспечат взаимодействие с разрабатываемым USB-устройством и его «сердцем» – CY7C68013x. На начальном этапе нам потребуется поддержка выполнения следующих действий: трансляция программы в машинные коды, загрузка программного кода в микроконтроллер, передача USB-требований и обмен данными с заданной точкой устройства.

Выбор и настройка транслятора

Существует огромное количество трансляторов, которые позволяют получить код для микроконтроллеров, совместимых с 8051, поэтому предпочтение следует отдать хорошо изученному транслятору. Главное, чтобы он поддерживал включаемые файлы с предопределёнными именами регистров.

В частности, для решения нашей задачи подойдёт ассемблер asem-51 [2]. Его несомненными достоинствами являются свободное распространение и многоплатформенность.

Для того чтобы в будущем не заострять внимание на формате вызова транслятора, создадим простой пакетный файл, скрывающий особенности того или иного ассемблера. Основные требования к пакетному файлу:

- после завершения сообщить о результате выполнения операции;
- при успешном завершении создать файл с кодом программы для CY7C68013x;
- в случае возникновения ошибок создать файл с их полным перечнем.

Пример файла asm.bat:

```
@echo off
rem Задаём имя главного файла
rem проекта
set NAME_PROJECT=mydevice
rem Вызываем ассемблер по заданному
rem пути и с необходимыми параметрами
...\.asem5113\asem %NAME_PROJECT%.asm >%NAME_PROJECT%.err
rem Анализируем результат завершения
rem операции
if %ERRORLEVEL% geq 1 goto error
rem Сообщаем об успешном завершении
echo Трансляция завершена - Ok
Программа - %NAME_PROJECT%.hex
del %NAME_PROJECT%.err
goto end
:error
rem Сообщаем об ошибке
echo Трансляция завершена - ошибки
rem смотри в файле %NAME_PROJECT%.err
:end
rem Конец пакетного файла asm.bat
```

В третьей строке определено имя главного файла нашего низкоуровневого проекта – mydevice (например), это значит, что в текущем каталоге должен находиться главный файл проекта mydevice.asm.

В пятой строке пакетного файла происходит вызов ассемблера с указанием полного пути к нему; путь обязательно должен соответствовать реальному пути к ассемблеру на вашем компьютере.

В результате выполнения будет выдано сообщение об ошибке или об успешном завершении.

Готовый пакетный файл можно найти на сайте журнала.

Пакет программ для работы с CY7C68013x

Для связи с микроконтроллерами семейств EZ-USB FX2[LP] фирма

Cypress предоставляет разработчикам программный пакет – USB Developer's uStudio [4]. Пакет содержит универсальный, настраиваемый пользователем драйвер, библиотеки для работы с драйвером и программу управления USB-устройствами. Данный комплект программ позволяет разработчику практически сразу приступить к разработке и отладке низкоуровневого программного обеспечения.

Настройка драйвера

Драйвер является связующим звеном между приложением пользователя и USB-устройством. После установки пакета USB Developer's uStudio установочные файлы драйвера располагаются в каталоге \Program Files\Cypress\USB DevStudio\Driver. К установочным файлам относятся:

- CyUSB.sys – собственно сам драйвер, совместимый с моделью WDM и предназначенный для работы под управлением операционной системы Windows 2000 или Windows XP;
- CyUSB.inf – информационный файл, определяющий рабочие параметры.

Изначально информационный файл не имеет сведений о каких-либо устройствах и действиях над ними, поэтому перед установкой драйвера необходимо отредактировать CyUSB.inf. Для того чтобы приступить к работе с микроконтроллером, нам достаточно включить его поддержку и предусмотреть поддержку разрабатываемого устройства. Итак, добавим в информационный файл следующие идентификаторы:

- VID=04B4h&PID=8613h – для поддержки микроконтроллера;
- VID=3112h&PID=1973h – для поддержки разрабатываемого устройства (например).

В любом текстовом редакторе открываем файл CyUSB.inf, находим раздел [Cypress], содержащий единственную строку следующего вида:

```
;%VID_XXXX&PID_XXXX.DeviceDesc%=CyUsb, USB\VID_XXXX&PID_XXXX,
```

и ниже добавляем две строки в аналогичном формате, но с указанием собственных идентификаторов вместо символов XXXX. В результате получим описание:

```
%VID_04B4&PID_8613.DeviceDesc%=CyUsb, USB\VID_04B4&PID_8613
```

```
%VID_3112&PID_1973.DeviceDesc%=CyUsb, USB\VID_3112&PID_1973
```

Сразу замечу, что строки, начинающиеся с символа точки с запятой (;), являются комментарием и в процессе работы игнорируются, поэтому в добавляемых строках названные символы необходимо удалить.

Далее, почти в самом конце файла, находим раздел [String] и в нём строку следующего содержания:

```
VID_XXXX&PID_XXXX.DeviceDesc="Cypress Generic USB Device".
```

Здесь происходит сопоставление идентификаторов устройства и названия. Добавляем ещё две строки следующего вида (XXXX заменяем реальными значениями):

```
VID_04B4&PID_8613.DeviceDesc="MCU CY7C68013x"
VID_3112&PID_1973.DeviceDesc="My First USB Device"
```

Заданные нами названия будут использованы системным диспетчером устройств и консольной программой CyConsole при отображении подключенных устройств.

Итак, установочные файлы драйвера готовы. Запомним каталог, в котором они располагаются, так как при первом подключении устройства необходимо будет произвести установку драйвера, указав полный путь к установочным файлам.

Возможности драйвера на этом не исчерпаны. Программисту доступны для использования в собственных программах функции CyAPI из библиотеки CyAPI.lib, обеспечивающие взаимодействие с драйвером CyUSB. Для более подробного знакомства с библиотечными функциями следует обратиться к руководству программиста Cypress CyAPI Programmer's Reference, входящего в состав пакета USB Developer's uStudio.

Файл CyUSB.inf, отредактированный в соответствии с рассмотренным примером, можно найти на сайте журнала.

Обзор возможностей программы обслуживания

Теперь, когда драйвер подготовлен к установке, познакомимся с программой обслуживания USB-устройств. Программа CyConsole.exe входит в со-

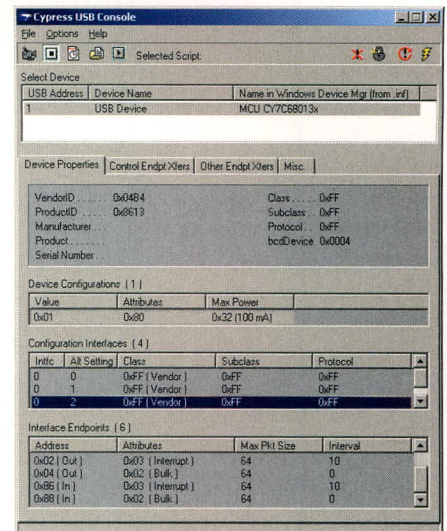


Рис. 6. CyConsole: закладка свойства устройства

став пакета USB Developer's uStudio и находится в каталоге \Program Files\Cypress\USB DevStudio\CyConsole. Программа имеет два режима работы:

1. Обмен данными с типовым USB-устройством;
2. Низкоуровневый доступ к функциям микроконтроллера CY7C68013x.

Внешний вид консоли для первого режима работы представлен на рис. 6. Как можно заметить, интерфейс программы вполне дружелюбен, нагляден и интуитивно понятен. В таблице Select Device отображаются найденные устройства. По умолчанию программа работает с драйвером CyUSB, поэтому круг идентифицируемых устройств ограничен списком, составленным пользователем в информационном файле CyUSB.inf. На протяжении всего времени работы программы осуществляется контроль за подключением устройств, а любое изменение незамедлительно отражается в таблице Select Device.

Выбор устройства для работы осуществляется простым «кликанием мыши», при этом на закладке Device Properties будут показаны его свойства. Пользователю доступны для изменения следующие свойства: конфигурация, интерфейс и альтернативная установка. Изменение любого из параметров приводит к переходу устройства в новый режим работы, а точки, доступные в этом режиме, отображаются в таблице Interface Endpoints. Значения, установленные на первой закладке, становятся активными для работы на остальных закладках и не меняются до следующего выбора пользователя.

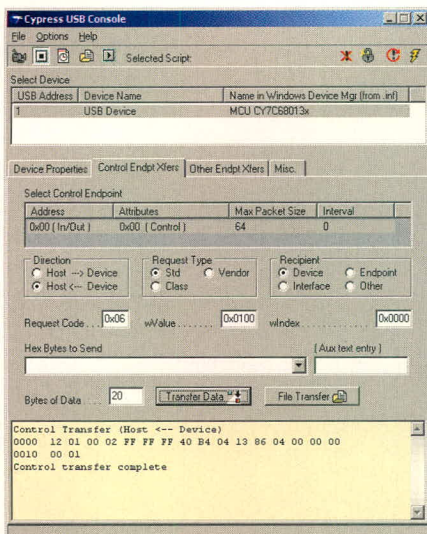


Рис. 7. CyConsole: закладка контрольных транзакций

На рис. 7 представлена закладка Control Endpt Xfers, предназначенная для передачи USB-устройству как стандартных, так и дополнительных требований. Пользователь, используя элементы управления, имеет возможность сформировать 8-байтный пакет SETUP с любыми значениями полей. В примере, показанном на рис. 7, выполнено стандартное требование GET_DESCRIPTOR, с помощью которого получено описание устройства.

Закладка Other Endpt Xfers, показанная на рис. 8, предназначена для обмена данными с некоторой точкой. Набор доступных точек соответствует альтернативной установке, выбранной на первой закладке. Направление передачи данных определяется адресом точки.

Для передачи данных точке с направлением OUT пользователь должен ввести данные в шестнадцатеричном виде в строку Hex Bytes to Send или в текстовом виде в строку Aux text entry и нажать кнопку <Transfer Data>. Для передачи данных из файла используется кнопка <File Transfer>, после её нажатия появится диалоговое окно выбора файла данных.

Перед обменом данными с точкой IN необходимо задать количество принимаемых байт в строке Bytes of Data и нажать кнопку <Transfer Data>, принятые данные будут показаны в информационном окне. Для приёма и сохранения данных в файл необходимо использовать кнопку <File Transfer>.

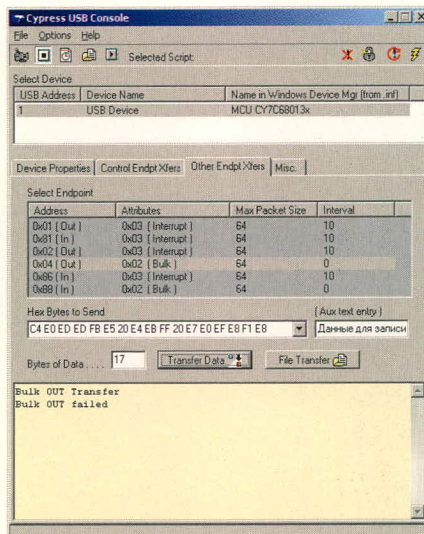


Рис. 8. CyConsole: закладка связи с точками USB-устройства

В примере на рис. 8 передача данных в точку с адресом 4 завершилась с ошибкой. Буфер точки занят (Bulk out failed), поэтому данные не достигли адресата.

Последняя закладка, показанная на рис. 9, может понадобиться в случае, если программист использует расширенные возможности драйвера CyUSB и среди нескольких драйверов требуется выбрать определённый.

Второй режим работы программы предоставляет низкоуровневый доступ к функциям микроконтроллера. Для перехода в этот режим необходимо выбрать пункты меню Options → EZ-USB Interface. На экране появится окно, представленное на рис. 10. Среди огромного количества кнопок управления выделим наиболее значимые:

- <Clear> – очистить окно с информацией;
- <Download> – загрузить программу в ОЗУ микроконтроллера;
- <Lg EEPROM> – записать закодированную программу в загрузочную

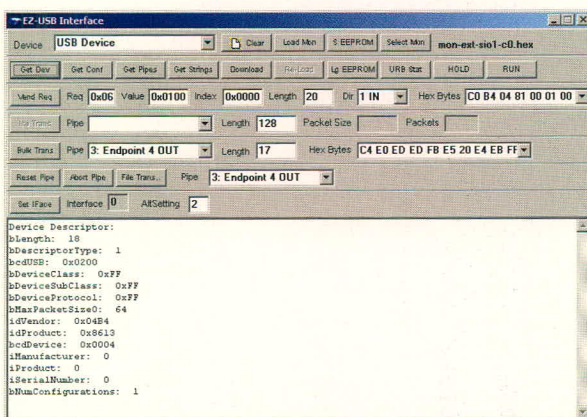


Рис. 10. CyConsole: режим доступа к функциям микроконтроллера

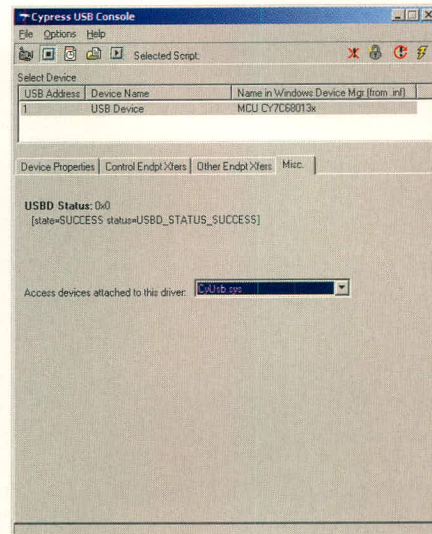


Рис. 9. CyConsole: закладка выбора активного драйвера

микросхему EEPROM с двухбайтным адресом;

- <S EEPROM> – записать закодированные данные/программу в загрузочную микросхему EEPROM с однокбайтным адресом.

Остальные кнопки предназначены для передачи различных требований контрольной точке и обмена данными с дополнительными точками, то есть дублируют закладки, представленные на рис. 7 и 8. Все результаты выполнения команд сохраняются в информационном окне, как показано на рис. 10, где отображены сведения об устройстве, полученные при нажатии кнопки <Get Dev>.

ЛИТЕРАТУРА

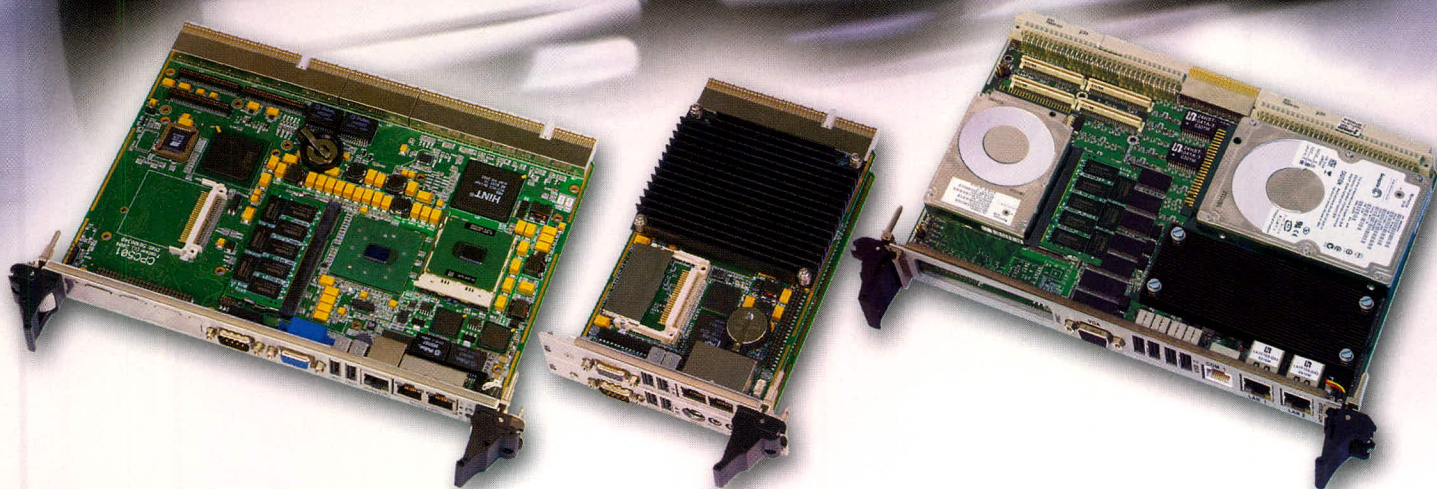
1. CY7C68013A/CY7C68015A EZ-USB FX2LP USB Microcontroller High-Speed USB Peripheral Controller. www.cypress.com.
2. http://plit.de/ase-51/final13.htm.
3. EZ-USB FX2 Technical Reference Manual. www.cypress.com.
4. ftp://ftp.efo.ru/pub/cypress/usb/USBDev-Studio_1031.exe.

Уважаемый читатель!

Ваши пожелания и замечания предлагаю оставлять на форуме сайта журнала «Современная электроника». Статьи цикла готовятся на «ходу», поэтому при возникновении у читателей большого количества вопросов темы могут быть скорректированы в соответствии с ситуацией. Думаю, что живой диалог с читателем увеличит качество и ценность предоставляемого материала.

С уважением,
Дмитрий Чекунов





Процессорные платы CompactPCI и VME с процессором Pentium M

CPC501

Для телекоммуникаций

- Формат PCI, 6U, 4HP
- Процессор Intel Pentium M 1,6 ГГц
- ОЗУ до 1 Гбайт DDR ECC
- Вideosистема с разрешением QXGA
- 2×Gigabit Ethernet, 1×Fast Ethernet
- 5×USB, 4×COM
- Слот PMC

CPC502

Для контрольно-измерительных систем

- Формат PCI, 3U, 4/8/12HP
- Процессор Intel Pentium M 1,6 ГГц
- ОЗУ 512 Мбайт DDR ECC
- Вideosистема с разрешением QXGA
- 2×Gigabit Ethernet
- 2×Serial ATA
- 4×USB, 4×COM
- Поддержка PXI 2.1

CPC600

Для специальных систем управления

- Формат VME 64X, 6U
- Процессор Pentium M до 2,0 ГГц
- ОЗУ до 2 Гбайт DDR ECC
- Вideosистема с разрешением QXGA
- 4×Gigabit Ethernet
- 2×Serial ATA
- 4×USB 2.0
- Слот PMC 64 бит

Диапазон рабочих температур: -40...+85°C (0...+70°C по запросу)

Удар: до 15g

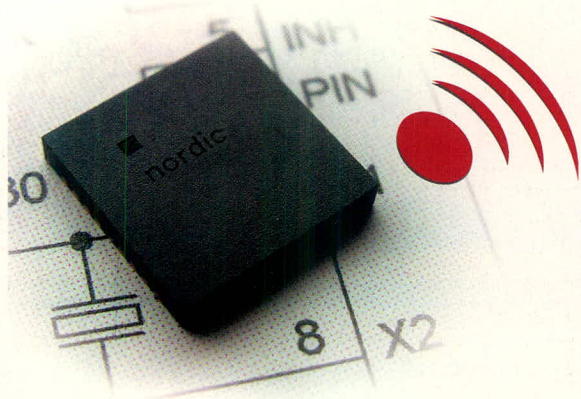
Вибрация: до 2g



Твой шаг в мир без проводов:



однокристальные трансиверы Nordic Semiconductor



- Встроенные микроконтроллер и АЦП
- Индустриальный диапазон рабочих температур
- Расширенный диапазон питающих напряжений
- Минимальное количество внешних компонентов
- Сверхнизкое потребление тока в режиме покоя
- Аппаратные протоколы защиты от коллизий

Основные характеристики	nRF905	nRF9E5	nRF2401A, nRF2402*	nRF24E1, nRF24E2*
Диапазон частот	433/868/915 МГц	433/868/915 МГц	2,4 ГГц	2,4 ГГц
Встроенный микроконтроллер	-	8051-совместимый	-	8051-совместимый
Встроенный АЦП	-	10 бит, 4-канальный	-	10 бит, 8-канальный
Скорость передачи данных	До 100 Кбит/с	До 100 Кбит/с	До 1 Мбит/с	До 1 Мбит/с
Мощность передатчика	До 10 мВ	До 10 мВ	До 1 мВ	До 1 мВ
Потребление тока в режиме покоя	2,5мкА	2,5 мкА	1мкА	2 мкА



Основные области применения

- | | |
|---|---|
| <ul style="list-style-type: none"> ■ системы сбора данных ■ охранные системы ■ телеметрия ■ автоматизация зданий ■ устройства удаленного контроля и управления | <ul style="list-style-type: none"> ■ компьютерная периферия ■ бытовая электроника ■ спортивное оборудование ■ медицинское оборудование ■ телеметрия ■ системы контроля доступа ■ промышленная и домашняя автоматика ■ автомобильная электроника |
|---|---|



**Закажите набор
для разработчиков**

*Только передатчик

ProSoft®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

МОСКВА (095) 234-0636 • **С.-ПЕТЕРБУРГ** (812) 326-2216

E-mail: info@prochip.ru • Web: www.prochip.ru

Только для умных голов!

все виды подписки ■

новый
журнал
для
специалистов

- События рынка
- Компоненты
- Схемные решения
- Модули и приборы
- Системы и сети
- Проектирование и моделирование
- Технологии и материалы

**СОВРЕМЕННАЯ
ЭЛЕКТРОНИКА**

1
2005

Подпишитесь!

- **ПЛАТНАЯ ПОДПИСКА:**
можно оформить на почте

Подписные индексы:

по каталогу «Роспечать» – 46459

по каталогу «Пресса России» – 43588/43589

- **БЕСПЛАТНАЯ ПОДПИСКА:**
смотрите информацию на обратной стороне

*Преимущество платной подписки в том,
что Вы **гарантированно** получаете журнал «Современная Электроника»*

Тел.: (095) 232-00-87 • WWW.SOEL.RU

**СОВРЕМЕННАЯ
ЭЛЕКТРОНИКА**

Для того **чтобы получать журнал «Современная электроника» бесплатно,**
вам **необходимо оформить БЕСПЛАТНУЮ ПОДПИСКУ**

- на сайте журнала www.soel.ru;
- по телефону (095) 232-0087;
- заполнив анкету и прислав её по факсу (095) 232-1653
или по почте: 119313, Москва, а/я 26.

Фамилия, имя, отчество

Фирма

Должность

Телефон (.....)

Факс (.....)

E-mail

Сайт

Адрес предприятия

Индекс

Город, район, область

Адрес

Почтовый адрес для доставки журнала, если он отличается от адреса предприятия

Индекс

Город, район, область

Адрес

Ваши должностные обязанности

- ☐ Разработка
- ☐ Комплектация производства
- ☐ Организация производства
- ☐ Менеджмент
- ☐ Реклама, PR
- ☐ Руководство
- ☐ Другое

Какие компоненты используются в вашей фирме?

- ☐ Микропроцессоры, микроконтроллеры
- ☐ Микросхемы памяти
- ☐ Цифровые сигнальные процессоры
- ☐ ЦАП, АЦП
- ☐ Программируемые логические матрицы
- ☐ Программируемые аналоговые матрицы
- ☐ Телекоммуникационные компоненты и модули
- ☐ Дисплеи, индикаторы
- ☐ Оптоэлектронные компоненты
- ☐ СВЧ-компоненты
- ☐ Датчики
- ☐ Компоненты силовой электроники
- ☐ Стандартные аналоговые микросхемы
- ☐ Микросхемы стандартной логики
- ☐ Дискретные активные компоненты
- ☐ Электромеханические компоненты
- ☐ Коммутационные изделия
- ☐ Другое

Область деятельности вашей фирмы

- ☐ Силовая электроника
- ☐ Импульсные источники питания
- ☐ Отображение информации
- ☐ Вычислительная техника
- ☐ Системная интеграция
- ☐ Промышленная автоматизация
- ☐ Связь, телекоммуникации
- ☐ Медицинская техника
- ☐ Охранные системы
- ☐ Бытовая электроника
- ☐ ВПК
- ☐ Измерительные приборы
- ☐ Производство печатных плат
- ☐ Контрактное производство
- ☐ Научные исследования
- ☐ Образование
- ☐ Дистрибуция
- ☐ Другое

Ваша фирма использует компоненты для:

- ☐ Собственных нужд предприятия
- ☐ НИР, ОКР
- ☐ Мелкосерийного производства
- ☐ Серийного производства
- ☐ Продажи

Размер фирмы

- ☐ До 10 чел.
- ☐ 10...50 чел.
- ☐ 50...100 чел.
- ☐ Более 100 чел.
- ☐ Более 1000 чел.

Компоненты каких фирм вы используете в работе

.....

.....

.....

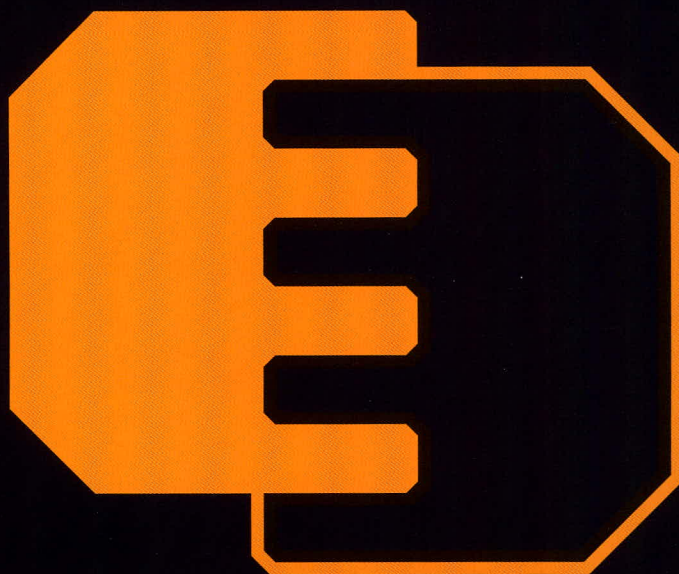
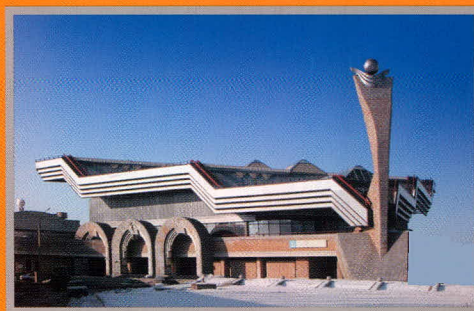
Санкт-Петербург, Ленэкспо,
14-17 февраля 2006 года

ElectronExpo

идеальный контакт

Второй форум для профессиональных
разработчиков, производителей
и поставщиков электронной
аппаратуры и компонентов.

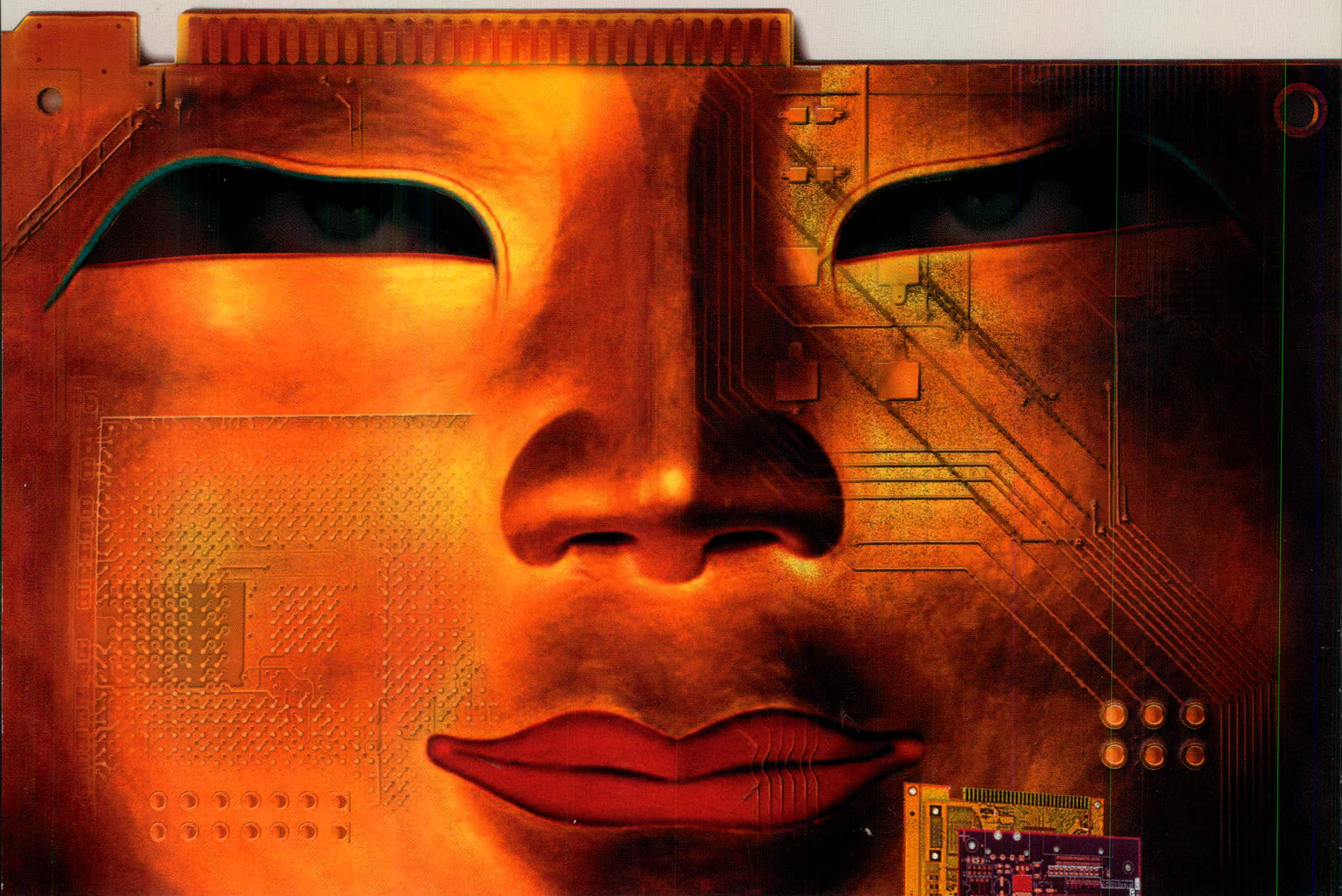
Ориентирован
на промышленный рынок
Северо-Западного региона России!



Мы делаем идеальные контакты возможными!

www.electronexpo.ru

Маски, подчёркивающие достоинства!



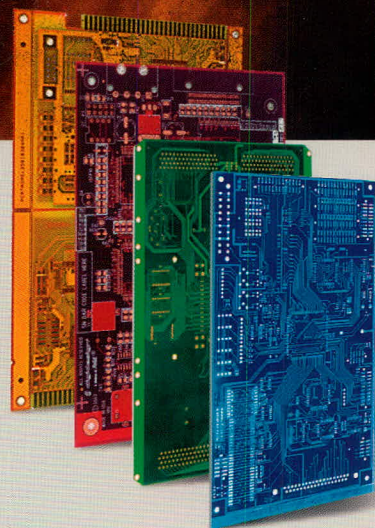
Печатные платы заводов SEP — это мировой уровень, отвечающий всем необходимым параметрам

Сервис

- оперативное решение Ваших запросов в течение 24 часов
- своевременная доставка от шести дней
- адаптация топологии под автоматический монтаж
- техническая поддержка

Технологии

- односторонние и двусторонние платы
- многослойные платы
- гибкие и гибко-жесткие печатные платы
- платы с контролем импеданса
- платы с глухими и скрытыми переходными отверстиями
- платы с серебряными переходными отверстиями
- платы с лазерной сверловкой
- платы с металлическим основанием
- СВЧ-платы (фторопласт, тефлон)
- платы большой толщины



Телефон: (095) 234-0639

Факс: (095) 232-1654

E-mail: pcb@fastwel.ru

Компания Фаствел — Генеральный поставщик продукции заводов SEP (Южная Корея) на территории России и стран СНГ



www.sepco.ru



www.fastwel.ru